

如何利用 **FPGA** 实现优异的家用电器设计

电能的高效率应用能够使家用电器成本降低并保护环境。绝大多数的家用电器，如电冰箱、洗衣机、烘干机、洗碗机以及空调，都是由电机驱动的。

这些设备通常包括了电源、电机、电机控制电路和机械系统。我们可以采用多种方法来改善系统效率。包括：

1. 维持电压恒定；
2. 尽量减少相位不平衡；
3. 维持功率因数恒定；
4. 保持良好的电源质量；
5. 采用可调式速度驱动或双速电机；
6. 控制好温度；
7. 匹配电机运行速度。

利用数字电路或 **FPGA** 控制模拟电机电路将使系统成本和功耗大大降低。采用 **FPGA** 除了可以节能之外，还能够将嵌入式数字信号处理(DSP)、微控制器、I/O 接口等功能整合到一起，从而实现完整的家电设计。

脉冲宽度调制

用数字方式控制模拟电机电路的一种典型方法是采用脉冲宽度调制(PWM)。此时方波的时间周期是恒定的，而接通时间(TON)即信号保持高电平的时间可以被改变或调制。因此，信号的占空比或平均直流电平是变化的。借助于数字系统的支持，PWM 已经成为控制模拟电路的一种极好方式。图 1 就是数字脉冲的接通时间改变的例子。

应用实例包括电压调整，即通过改变占空比将输出电压控制到所要求的电平。另一个例子是功率发送，这时的平均发送功率是调制占空比的函数。PWM 的实现取决于具体的使用方法，对于简单的电压调整，可以使用 CPLD(例如 Altera MAX II)实现，而对于需要利

用内部 DSP 模块的复杂控制算法,可以使用低成本的 FPGA(例如 Altera Cyclone III)实现。

图 2 是 PWM 的基本方框图,而图 3 则是一个驱动模拟电机接口电路的调制输出。UP 和 DOWN 输入信号被用来调整输出信号的占空比,它们可以由微控制器产生。第一个模块利用所有 MAX II 器件中都有的 UFM 振荡器来产生两个频率不同的时钟。来自该模块的 4 位输出信号 DUTY_CYCLE 的增加或降低取决于 UP 或 DOWN 信号的证实。第二个 4 位输出信号 COUNT 以第一个模块中产生的较高时钟频率连续增加。该信号与第二个模块中相同频率的 DUTY_CYCLE 信号进行比较。比较的结果是分配到最终输出信号 PWM 的单个位。信号 DUTY_CYCLE 是一个 4 位的变量,因此输出信号的占空比具有 16 个不同的取值。在本设计实现中,输入 UP 的优先级要高于 DOWN。因此,如果两个信号同时为高电平,输出信号将被视作占空比的增加。

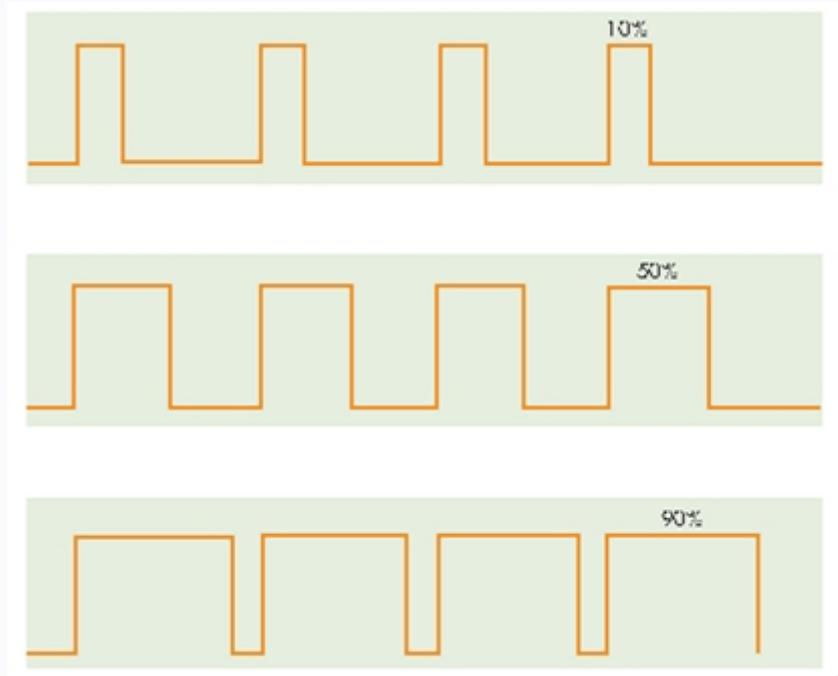


图 1: PWM 波形示例



图 2: PWM 基本框图

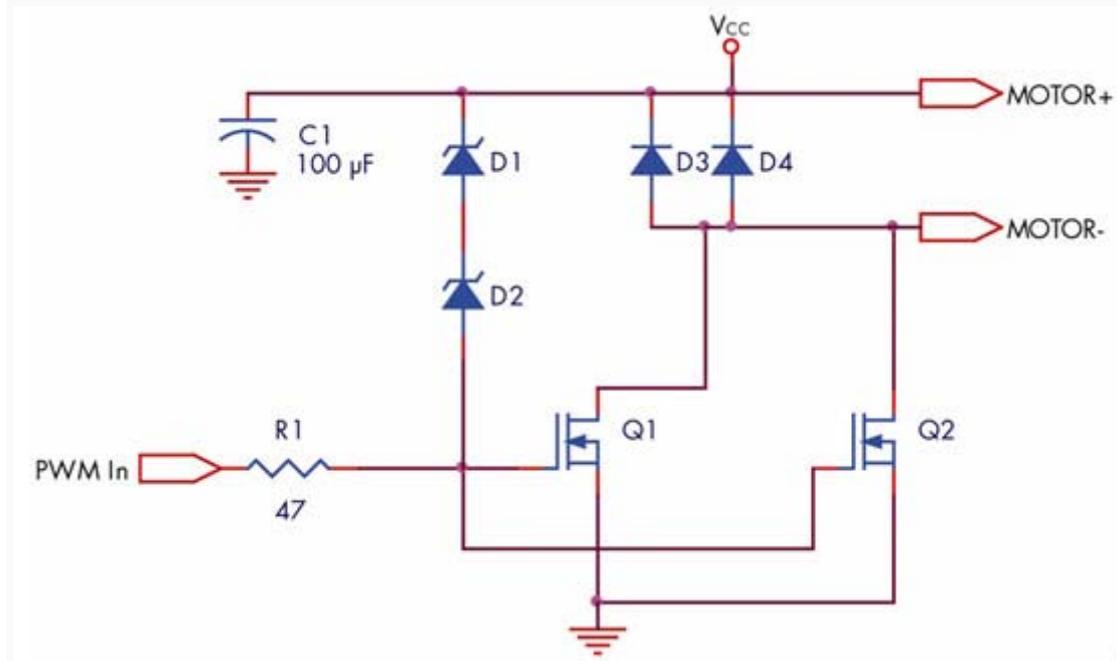


图 3: 电机模拟驱动电路

DSP 电机控制

Cyclone III FPGAs 中的嵌入式 DSP 功能块(如图 4 所示)为设计更复杂和效率更高的电机控制系统提供了关键要素。基于 FPGA 的 DSP 芯片使得大型家电制造商能够降低研发时间和成本,并且在未来升级时不需要重新布板。FPGA 所提供的可重配置解决方案可用来实现 DSP 应用以及满足高 DSP 吞吐率的需求。由于 FPGA 可以实现硬件重配置,因而能实现完整的硬件定制并实现复杂的电机控制 DSP 功能。因此,由 FPGA 实现的 DSP 系统可以具有定制的架构、定制的总线结构、定制的存储器、定制的硬件加速器模块和各种大量的乘法-累加(MAC)块。

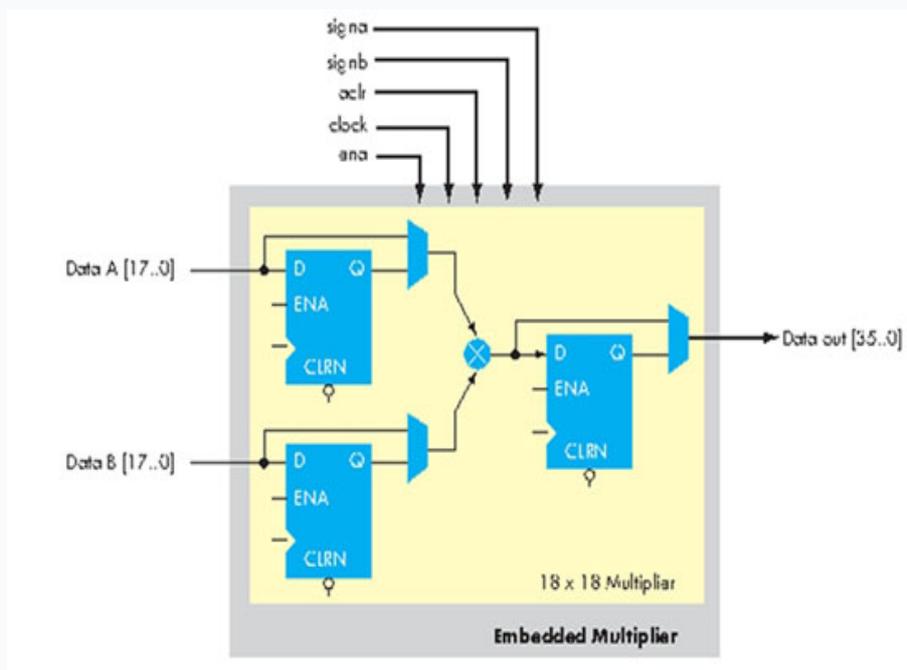


图 4: FPGA 中的嵌入式 DSP 块

为了使交流电机的运行效率更高，内部永久磁铁的位置与施加的交流电压频率同步至关重要。可以使用传感器来检测磁转子的位置，并以此调节电压的频率。该方法类似于伺服控制锁相环(PLL)系统，只不过这里采用 DSP 来实现这一任务。

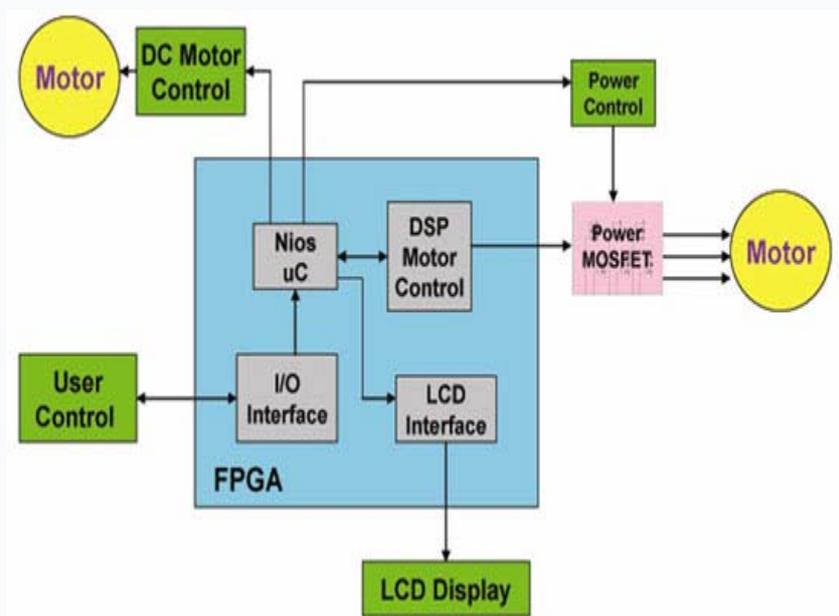


图 5: 典型的应用方框图

新一代的家电将需要更复杂的电路来监控电机和整个系统的运行状况。使用 FPGA 中 DSP 功能的先进控制算法设计将能够实现比特特殊应用标准产品(ASSP)或特殊应用集成电路(ASIC)更灵活的系统。由于 FPGA 可以编程,因此可以根据市场需求的变化修改或加入新功能。如果加入一个以太网 IP 核, FPGA 还能够通过 IP 网络与外界进行通讯,从而允许系统安排好系统发生故障之前的维护和服务工作,并实现用户家庭网络的无线通信。

微控制器

新一代家电设备将通过微控制器实现用户接口和其他的功能控制。具有嵌入式微控制器的 FPGA 提供了一个集成的解决方案,无需另外再配外部专用处理器。嵌入式处理器设计师面临的主要挑战是如何选择处理器,使之最适合具体的应用但又不过分地浪费或牺牲功能。像 Altera 的 Nios² II 软件处理器就允许设计师创建理想的硬件(CPU, 外设以及定制硬件加速器)、软件(存储器接口)和成本的综合环境,以满足每一个新的家电设计阶段的独特需求。

此外, Altera 公司的 Nios II C-to-Hardware Acceleration (C2H) Compiler 可以帮助那些对 FPGA 比较陌生的工程师利用 ANSI C 代替原理图或 RTL 输入进行嵌入式处理器系统设计。

LCD 面板接口

FPGA 中内置的 LVDS I/O 接口允许直接耦合并驱动简单文本或视频质量的显示器面板,因而在系统中可以很容易设计出用于显示器的视频处理器和定时控制器。一片 Cyclone III FPGA 可以被设计和配置成为一个驱动典型液晶显示器(LCD)接口的图像增强引擎。而预先经过优化的 IP MegaCore²功能,例如去交织、量化、滤波以及色彩空间转换器,都可以处理来自任何源设备的视频输入,并输出到象具有网络功能的电冰箱上的视频显示器这样的 LCD 面板上。

本文小结

低成本的 FPGA 或 CPLD 可以帮助家电设计师利用灵活的、集成有 DSP 算法的单片集成解决方案实现节能的电机控制。此外,这些具有内置软处理器的可编程器件还有助于简化设备的用户接口设计。利用这些器件还可以使新一代的家电设备能够与用户的家庭网络进行无线通信。