

MCS-51 单片机的系统扩展技术（一）

在 MCS-51 单片机的内部虽已集成了很多资源，但这类单片机属于一种“通用”的单片机，单片机内部的各种资源都是折衷配置的，如片内程序存储器、数据存储器的容量都不大，并行 I/O 端口的数量也不很多，此外，在有些应用中，片内定时器、中断、串行口等也显得不足，还有一些功能基本型 MCS-51 单片机所没有的，比如 A/D 转换，D/A 转换等等。实际应用中的要求是各种各样的，如果用到了 MCS-51 单片机内部所没有资源（如 A/D，D/A 等），或者单片机内部虽有，但却不够使用的资源，就要根据需要，对单片机进行扩展，以增加所需要的功能。

MCS-51 单片机所可能需要扩展的芯片种类非常多，但这里并不面面俱到，主要是通过对外程序存储器、数据存储器、I/O 接口、A/D 和 D/A 的介绍，使读者熟悉单片机接口的一般方法。实际上，如果对于这些常规的扩展芯片能够熟练地掌握和应用，并能理解其扩展的原理，拿到任何一块需要扩展的芯片，只要有这块芯片的数据手册或接口时序之类的资料，就能自行设计芯片的接口电路部份。

1. MCS-51 单片机扩展的原理

MCS-51 单片机被设计成具有通用计算机那样的外部总线结构，所以用 MCS-51 单片机进行扩展很方便，下面首先了解片外总线的工作原理。

1.1 片外总线结构

图 1 是单片机的三总线结构示意图，一般芯片的引脚都很多，要进行扩展，直接的问题是各种芯片如何与单片机连接。MCS-51 系列单片机采用“总线”的方法进行扩展。所谓总线，实际上就是连接系统中主机与各扩展部件的一组公共信号线。各个外围功能芯片通过三组总线与单片机相连。这三组总线分别是地址总线、数据总线和控制总线，下面分别介绍。

(1) 数据总线 (DB): 用于外围芯片和单片机之间进行数据传递，比如将外部存储器中的数据送到单片机的内部，或者将单片机中的数据送到外部的 D/A 转换器。在 51 单片机中，数据的传递是用 8 根线同时进行的，也就是 51 单片机的数据总线的宽度是 8 位，这 8 根线就被称之为数据总线。数据总线是双向的，既可以由单片机传到外部芯片，也可以由外部芯片传入单片机。

(2) 地址总线 (AB): 如果单片机扩展外部的存储器芯片，在一个存储器芯片中有许多的存储单元，要依靠地址进行区分，在单片机和存储器芯片之间要用一些地址线相连。除存储器之外，其它扩展芯片也有地址问题，也需要和单片机之间用地址线连接，各个外围芯片共同使用的地址线构成了地址总线。地址总线也是公用总线中的一种，用于单片机向外部输出地址信号，它是一种单向的总线。地址总线的根数决定了单片机可以访问的存储单元数量和 I/O 端口的数量。有 n 根线，则可以产生 2^n 个地址编码，访问 2^n 个地址单元。

(3) 控制总线 (CB): 这是一组控制信号线, 有一些是由单片机送出 (去控制其它芯片) 的, 而有一些则是由其它芯片送出 (由单片机接收以确认这些芯片的工作状态等) 的。对于 51 单片机而言, 这一类线的数量不多。这类线就其某一根而言是单向的, 可能是单片机送出的控制信号, 也可能是外部送到单片机的控制信号, 但就其总体而言, 则是双向的,

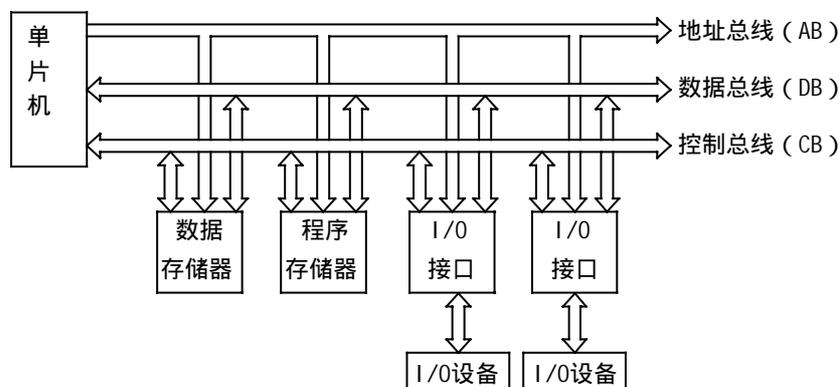


图 1 单片机的三总线结构

因为控制总线里面有几根是送出的, 有几根是接收的, 所以在图 5-1 中以双向的方式来表示控制总线。

1.2 三总线扩展的方法

51 单片机有 4 个 8 位的并行口, 已占用了 32 条引线, 而 51 单片机总共只有 40 条引脚, 这 8 根数据线和 16 根地址线必须采用引脚复用的方法, 也就是一根引脚必须有两种或更多种功能, 才能满足需要, 某一根引脚究竟作何用, 则根据硬件的要求进行设计从而使用不同的功能。

1. P0 口作为数据总线和低 8 位地址线

MCS-51 单片机的 P0 口是一个多功能口, 如果扩展外围芯片, P0 口就可以作为数据总线和低 8 位的地址总线来使用。CPU 先从 P0 口送出低 8 位地址, 然后从 P0 口送出数据或接收数据。

2. 以 P2 口作为高 8 位地址线

在 MCS-51 访问外部存储器或 I/O 口时, 可能需要超过 8 位的地址线, 这时就用 P2 作为高 8 位的地址线。在 P0 口出现低 8 位地址信号时, P2 口也出现高 8 位的地址线, 这样一共就可以有 16 根地址线。

3. 地址、数据分离电路

单片机的 P0 口作为数据总线和低 8 位的地址总线来使用, 如果直接将 P0 口接到扩展芯片的数据总线和低 8 位地址线是行不通的, 例如单片机选定了外部存储器的 0000H 单元, P0、P2 口就应当输出 00H, 这样才能选中 0000H 单元, 在选中 0000H 单元后, 就从这个单元读取数据, 这个数据的值是随机的, 假设这个数据是 10H, P0 口就变成了 10, 但这样就不再是选中 0000H 单元, 而是选中了 0010H 单元了, 显然, 这从逻辑上是讲不通的, 所以 P0 口送出地址和接收或更新出数据是分时进行的, 一定要把地址和数据区分开。

图 2 是 P0 口的地址/数据复用关系, 从图中可以看出, 在每一个周期里, P2 口始终是输出高 8 位的地址信号, 而 P0 口却被分成二个时段, 第一个时段是输出低 8 位的地址, 而

第二个时段则是传输数据，为了要把低 8 位的地址信号提取出来，要用到一个称之为“锁存器”的芯片。从图 2 还可以看出，在 ALE 的上升沿到来时，P0 口是处于“浮空”状态，也说是“高阻”状态，即构成 P0 口输出的两个晶体管均处于“截止”的状态。这样，不会影响到锁存器，否则这段时间里面又乱了。

ALE 信号就是 MCS-51 单片机提供的专用于数据/地址分离的一个引脚。



图 2 P0 口地址、数据复用示意图

图 3 是一种锁存器芯片 74LS373 的引脚图。

可以把 74LS373 的功能描述为：当控制端 LE 是高电平时，输出端（Q0-Q7）和输入端（D0-D7）相连，因此输出端的状态与输入端相同。当控制端 LE 是低电平时，输出端（Q0-Q7）与输入端（D0-D7）断开连接，并且保持原来的状态，或者说，当控制端 LE 是低电平时，即便输入端（D0-D7）的状态发生变化，输出端（Q0-Q7）的状态也不会随之改变。

图 4 是利用上述芯片构成的地址/数据分离电路示意图。其中 74LS373 的输入端（D0-D7）与单片机的 P0 口相连，而控制端 LE 则接到单片机的 ALE 输出引脚上，74LS373 的输出端（Q0-Q7）接到外部扩展芯片的低 8 位地址线（A0-A7）上。

这个电路实现地址/数据分离的关键就在于 ALE 信号。从图 2 中可以看出，ALE 信号在 P0 口输出地址信号的那一段时间是高电平，因此，这段时间中，74LS373 的输出端的状态和 P0 口的状态相同，即反映了低 8 位的地址信号。而当 P0 口开始准备接收或者发送数据时，ALE 端就变成了低电平，因此，即便此时 P0 口的状态发生变化，74LS373 的输出端也不会跟着发生变化，即低 8 位的地址信号被“锁”住了。

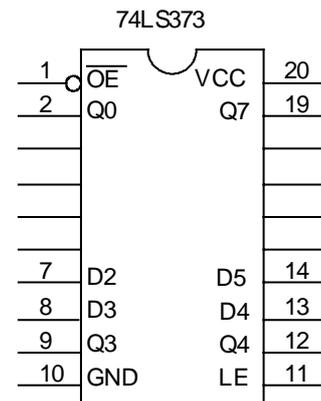


图 3 74LS373 引脚及功能示意图

4. MCS-51 单片机的系统扩展能力

MCS-51 单片机共可扩展 16 位的地址线，可以构成 64K 的寻址空间，寻址范围 0000H~FFFFH。由于 MCS-51 单片机在访问外部的数据存储器和程序存储器时使用了不同的控制信号，ROM 和 RAM 可以同时使用 0000H~FFFFH 地址段而不会冲突，因此 MCS-51 单片机的片外的扩展能力是外部数据存储器和外部程序存储器各 64K。

对于片内或片外的程序存储器，单片机使用相同的指令或机制进行访问，对两者是通过硬件来实现的，当 $\overline{EA}=0$ 时，它只能访问片外程序存储器，片外存储器可以使用的地址范围是 0000H~FFFFH。而 $\overline{EA}=1$ 时，则可以访问片内程序存储器和片外程序存储器，在从 0000H 开始的低地址区访问片内程序存储区，如果访问地址超过了片内存储器的容量，则自动转向访问片外程序存储区。如果片内存储器的容量是 4K，地址范围是

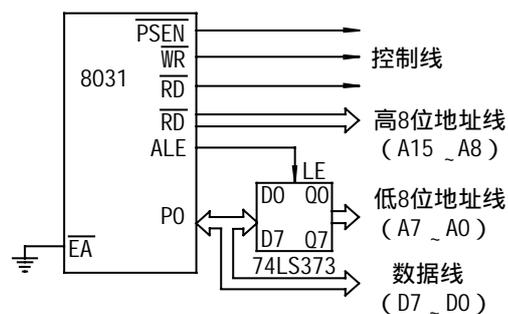


图 4 P0 口地址/数据分离示意图

0000H~0FFFH，则当程序访问到 1000H~FFFFH 单元地址中的内容时，自动转向片外存储器访问，在设计硬件、烧写程序时必须注意。

对于片外数据存储器，单片机使用了与访问片内数据存储器不同的指令进行访问。此外，如果扩展了其它的如 I/O 等芯片，它们也要占用 RAM 空间。

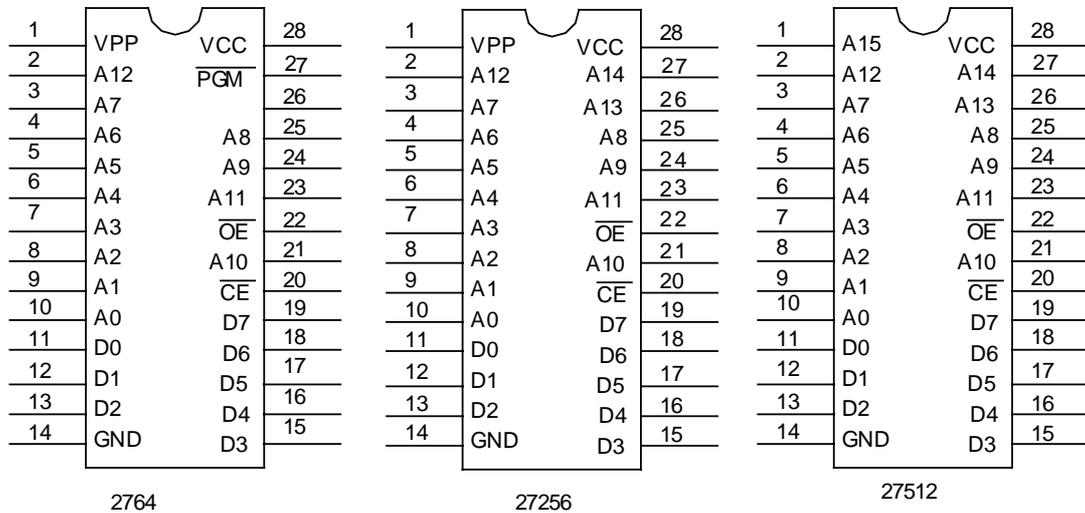


图 5 部份 EPROM 的引脚图

2 程序存储器的扩展

对于无 ROM 型的单片机如 8031，存储器的扩展是必需的，虽然现代单片机越来越强调“单片”应用，但是程序存储器的扩展原理和方法还是要掌握的。

2.1 常用程序存储器介绍

程序存储器常采用 EPROM 芯片构成，图 5 是部份常用 EPROM 的引脚图。以 27C512 为例对 EPROM 的引脚作一介绍。其中：

A0~A15：地址线，共 16 根；

D0~D7：数据线，共 8 根；

\overline{CE} ：片选信号端，低电平有效；

\overline{OE} ：读选通（输出允许）信号输入线，低电平有效；

VPP：编程电源输入端；

VCC：工作电源输入端，一般为+5V；

GND：接地端；

PGM/ \overline{PGM} ：编程脉冲输入端。

2.2 典型的 EPROM 扩展电路

图 6 是以 8031 为主机，外部扩展 8KB EPROM 27C64 的电路图。

从图中可以看出，由于 8031 内部没有 ROM，所以 8031 的 \overline{EA} 端接地。8031 的 P0 口通

过锁存器 74LS373 进行数据和地址总线的分离，分离后的低 8 位地址线接到 EPROM 的 A0-A7 引脚，P2 口与 EPROM 的高 8 位地址线 A8-A13 相连。P0 口接到 EPROM 的数据线 D0-D7 上，作为数据总线使用，EPROM 的 \overline{OE} 引脚接到单片机的 \overline{PSEN} 引脚。MCS-51 单片机的 \overline{PSEN} 引脚是专门用作程序存储器扩展的，在 MCS-51 单片机从外部程序存储器中取指令的时候， \overline{PSEN} 引脚会产生由高电平变为低电平的变化，允许 EPROM 进行数据的输出，而在不存取 EPROM 中的数据时， \overline{PSEN} 引脚是高电平，EPROM 的输出引脚全部处于“高阻”（相当于从电路中断开）的状态，不会干扰其它芯片使用总线。

P2 口虽然没有全部用完（还有 P2.7 和 P2.6），但是这两个引脚一般不能再作为通用 I/O 来使用了，可以悬空。

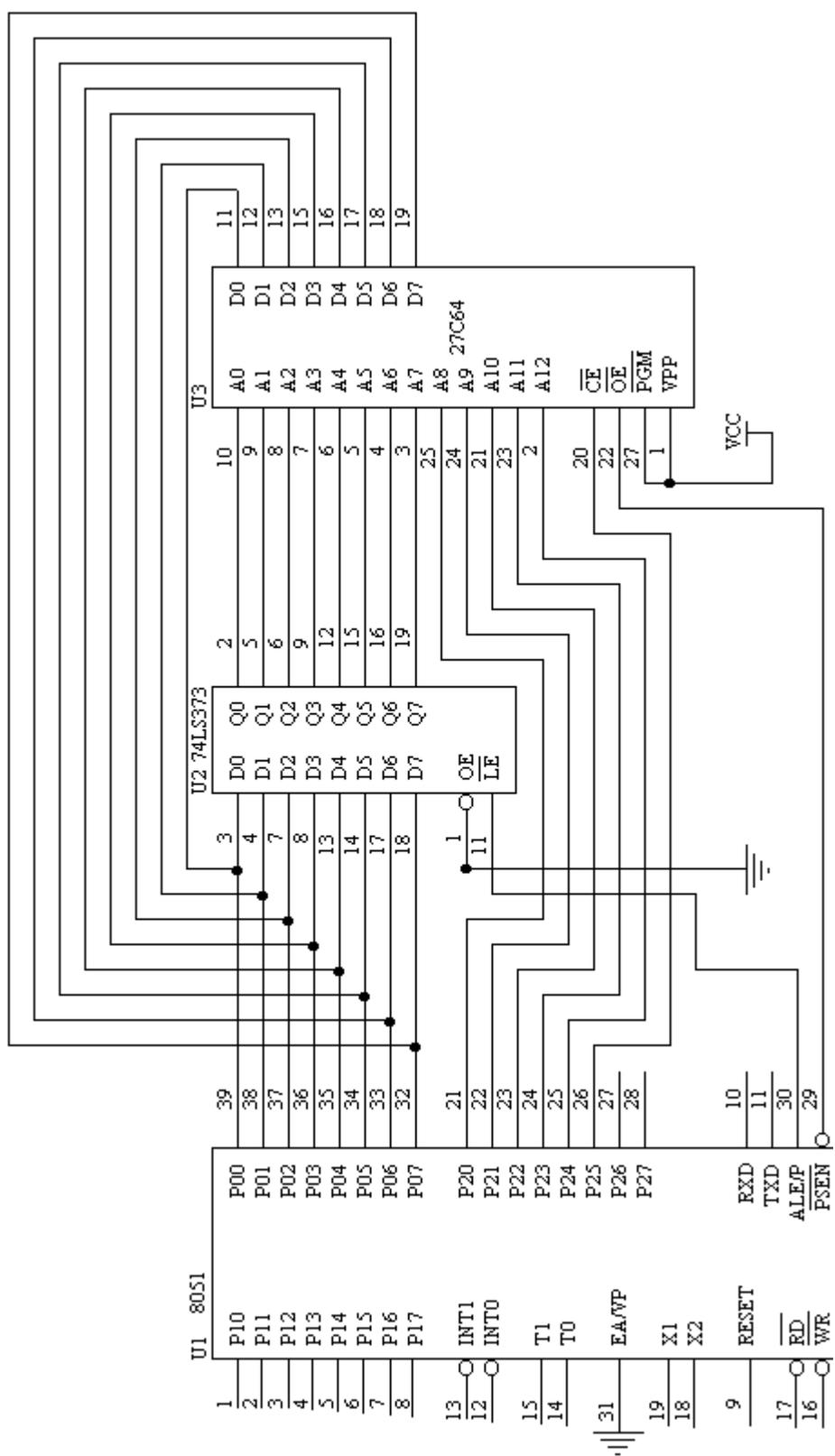


图 6 用 2764 扩展程序存储器