

基于 ARM 的 便携式系统的功耗管理

作者：

Accelent 系统公司
Cliff Brake

摘要：

现如今，越来越多的计算机产品向便携式方向发展，在许多基于 ARM 的系统中都有功耗管理部分。ARM[®] 微处理器因其高性能和低功耗的特性，特别适合于便携式系统的应用。而系统级的功耗管理也是其中非常重要的一个问题。

本文主要对硬件及系统的功耗管理作一些介绍。

功耗管理器能尽可能地降低便携式系统的用电量。最主要的优点是延长电池的使用寿命，当然还有其他一些优点，如减少散热量等。充分了解系统各部分组件的耗电情况、降低哪部分设备的耗电量是比较合理的等等问题是至关重要的。图 1 所示为 PDA 类产品的功耗分布情况。功耗管理是由软件、处理器、外设、供电设备等一起组成的系统问题。

1. 处理器

便携式系统的处理器中有大量与系统其他电路相连的开关晶体管，消耗了大量的电能。因处理器运行着软件，所以可使其中某些不执行任务的部件停止或减慢运行速度。

1.1 CMOS 基础

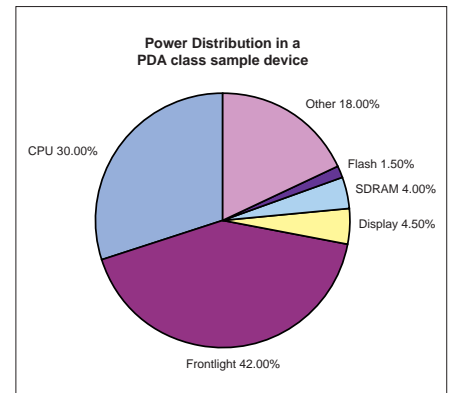
处理器由 CMOS 电路构成。下面的公式显示了功耗 P ，CMOS 门电容 C ，开关频率 f 及供电电压 V 之间的关系：

$$P = C \cdot f \cdot V^2$$

对一个具体的处理器来说，CMOS 门电容 C 是个常量。但开关频率 f 和供电电压 V 可根据实际的应用要求而调整。供电电压 V 和开关频率 f 之间还有以下关系需要考虑，即更高的开关频率需要更高的供电电压支持：

$$V \propto f$$

处理器厂商通常会指定一些操作电压与频率之间的组合配置。



▲ 图 1 PDA 类系统中的功耗分布图

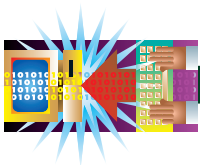
1.2 处理器空闲模式 (Idle Mode)

现今，几乎所有的处理器设计都有空闲模式。在空闲模式状态下，处理器的时钟停止，以减少处理器在空闲状态下的功耗。当操作系统发现处理器当前没有可执行的任务时，便将处理器置于空闲状态。当系统发生中断时，处理器从空闲状态被唤醒。大多数系统都有操作系统计时器中断，因此，处理器在一秒钟之内可能几千次地进出空闲状态。

值得注意的是：处理器空闲模式仅影响处理器本身，但对系统的其他硬件不产生任何影响。

1.3 电压与频率的配比

电压与频率的动态变化关系非常有趣。从单纯 CMOS 的角度来看，执行每一个指令所需的能耗是相同的，因此降低 CMOS 频率几乎无法减少耗电量。空闲状态的存在是单单降低频率无法节约能耗的原因。在高的时钟频率下，处理器



仅仅是加快了完成工作的速度，但在空闲状态下停留的时间会更长。若电压随着频率一起降低，这样每执行一条指令的能耗就随之降低。因为电压的平方 V^2 与功耗 P 成正比，所以稍稍降低一点电压，功耗便能大大减少。例如降低电压 29%，功耗将降低 50%。

从系统的角度来看，改变系统频率可能会带来一些好处。有研究^[1]表明：在供电不稳定或电压峰值比较大的情况下，电池将不能有效地工作。空闲模式时间比较长的系统可能会出现这种情况，这主要取决于电池技术及与系统进出空闲模式频率相关的电源滤波。仔细的系统分析和测试可以确定：只是动态地改变频率能否为某个具体系统的功耗优化带来好处。

同时改变电压和频率是当前移动式电脑处理器^[2]常用的技术。处理器制造商可能会详细列出一些电压及频率的配比，然而，系统运行时的电压及频率的动态配比却更为重要。必须注意的是：要谨慎控制电源电压的变化率，并令其与处理器要求相匹配；在频率变化过程当中，处理器的某些部分可能需要关闭。

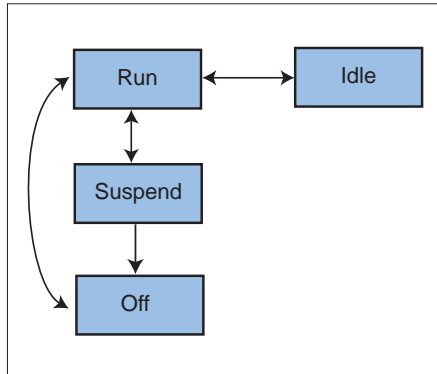
最近，ARM 与国半(National Semiconductor)共同宣布，电压控制技术将最终集成到处理器中去。处理器的电路设计将考虑频率、温度和工艺相关的参数来优化工作电压，而不是仅仅简单地考虑最坏情况。

1. 4 处理器外设

多数基于 ARM 的处理器，都在片内集成了大量的外设模块。外设不被使用的时候，在允许的情况下要关闭其时钟输入。支持该外设的其他电路也应该被切断供电。

2. 系统考虑

图(2)显示了基本的系统功耗管理状态。



▲ 图2 系统的状态转换

2. 1 系统挂起模式

在系统挂起模式(也称睡眠模式)下，只有以下部件继续工作：

- SDRAM
- 处理器功耗管理电路
- 唤醒电路

因 SDRAM 里面的内容受到保护，系统的运行状态可以存入 SDRAM 里保存。以下是进入睡眠模式的典型步骤：

1. 用户指定、超时、低电量状态等因素启动了挂起模式。
2. 操作系统调用驱动程序把外设调整到节电状态。
3. 处理器未保存的寄存器存入 SDRAM。
4. SDRAM 进入自刷新模式。
5. 处理器进入挂起模式。在该模式下，处理器的时钟停止，系统中各供电模块关闭。

重新恢复的次序与挂起次序相反，由处理器的唤醒信号或处理器内部唤醒信号源(如实时计时警报)启动。系统执行挂起模式是个庞大的任务，必须了解如何将系统中所有的外设切换到节电状态。

对于 PDA 类产品，挂起模式时功耗仅为 10mW 左右。系统在运行及挂起状态之间可以轻易切换，只需用短短的 10 毫秒。

2. 2 系统关闭状态

对 PDA 类系统来说，挂起状态虽然已大大减小了功耗，但系统在挂起状态下也仅能维持数周。因而需要一种关闭模式，像系统没有电源一样。这种模式在电池耗尽时可以有效地保护电池不被损坏；同时可使产品在安装有电池的情况下进行运输和储存。

2. 3 软启动

大多数系统需要一种软启动功能，软启动的时候，处理器被复位，但是 SDRAM 里面的内容仍旧保持。目前，大部分便携式系统都选择在 RAM 中存储用户文件，这是一项非常有用的功能。

3. 硬件

有许多外设硬件需要为功耗管理作特殊考虑。

3. 1 显示及背光

在 PDA 系统中，显示设备的耗电最多。目前，有许多类型的显示设备，但大多数现代的 PDA 产品都选用反射式薄膜液晶(TFT)显示加背光灯来作为显示设备。虽然在光线充足的情况下可以看清屏幕上的内容，但是，考虑到阅读的舒适度，还是需要把背光灯打开。目前，以下两类背光灯应用得比较普遍：

- 冷阴极背光灯管 CCFT
- 四周安装的发光二极管(LED)

LED 背光灯耗电较少，但是有许多其他缺点。

若在短时间内没有任何输入，目前大部分便携式系统设计都会把背光关闭。在许多应用里（如：音乐播放器等），关闭显示器是可以接受的。

3.2 低功耗 SDRAM

许多系统都使用低功耗的 SDRAM，工作电压为 1.8~2.5V（而不是通常的 3.3V）。表 1 为 64MByte RAM 存储器分别在 3.3V 和 2.5V 电压下的耗电比较。计算所用的数据来自 Micron 256Mbit SDRAM 存储器产品的数据手册^{[3][4]}。在运行（100% 整循环和挂起模式时）用到 2 片 SDRAM 芯片，表中的数据是手册中数据的两倍。

Ram Type	Run Power mW	Suspend Power mW
Normal(3.3V)	891	9.9
Low Power(2.5)	324	1.26

▲ 表 1 RAM 在不同工作电压下的功耗比较

用 1.8V 代替 3.3V，将大大延长便携式系统的运行时间和挂起时间。

SDRAM 支持多种低功耗状态。当系统处于挂起状态时，SDRAM 将进入自刷新状态。在该状态下，除了 CKE，所有对 SDRAM 的信号都无效，SDRAM 自己管理自身的刷新。当系统处于运行或空闲状态时，SDRAM 也可进入电源关闭状态。

3.3 音频

应选择具有低功耗模式（节电等级为 A 级）的音频元件。否则，在系统挂起模式下要切断该元件的电源。另外，应注意避免在音频电路的功耗模式切换中发出刺耳难听的声音。

3.4 供电设备（电源）

集成电路电源厂商不断改进产品。

先进的开关电源支持 MHz 级的开关速率，减小了电路所需的电容和磁场。在高速开关频率下，必须谨慎设计电源的布局布线，使电源的控制回路能正常工作。若开关电源在挂起状态下运行，它应该支持一种低功率模式，只输出挂起状态所需的极低功率就可以了。这通常被称为双模开关电源。

3.5 备用电源

如果系统的主供电电池是可抽取式的，则还须设计某种类型的备用电源。备用电源能在挂起状态下进行主电池替换的时候对系统继续供电。多数 PDA 类系统使用一个小电池做备用电源，以满足系统挂起状态下的供电需要。

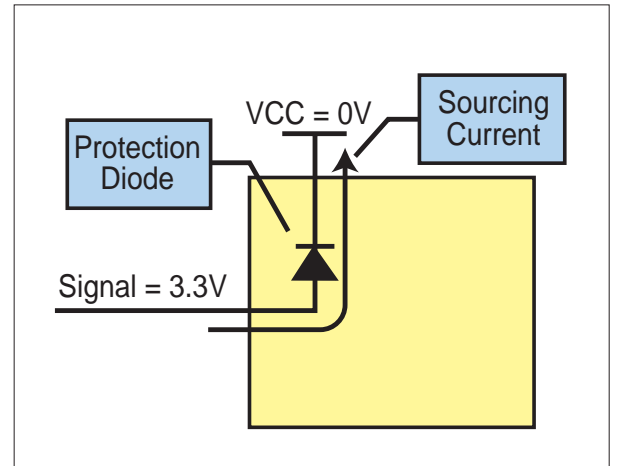
3.6 紧急情况

一般硬件需要能够支持一些紧急情况。最重要的事件是电池缺电。在此状态下，操作系统必须被告知系统电量低，然后操作系统无条件将系统转入挂起状态。另一种危急事件是电池耗尽。此时电池的电能还没有真的全部耗尽，但为了保护电池，电池将不再对外放电。这种事件由少数低功耗硬件处理，硬件电路监测到这种状态后，将把主电池从系统中断开。需要注意的是，断电后所有 SDRAM 存储器里的内容都将丢失。

3.7 漏电问题

漏电问题可能是当系统进入挂起状态后面临的头号问题。当集成电路断电后，若某个输入信号仍维持为高电平，就会产生漏电问题。如图 3，集成电路在输入端有一个保护二极管，电流将经过保护二极管直接进入集成电路的电源管脚。这将导致电源电压不可预知的上升，同时在系统应该使用极小能量的情况下浪

费了大量的电能。解决这个问题的方法是：在集成电路断电前，确定每个输入信号（有保护二极管的）的电平为低，在挂起状态下不能驱动转为低信号的则必须加缓冲器。



▲ 图 3 漏电通路

总结

便携式设备的电能管理已成为系统的重要部分。若希望设计出成功的产品，需要充分地理解该系统并注意其中的各种细节。更多的信息查询，请查阅 Accelent 网站：www.accelent.com。

参考文献：

- [1] T.Martin, "Balancing batteries, power, and performance: system issues in CPU speed—settings for mobile computing", PhD. Dissertation, Carnegie Mellon University, Aug. 1999.
- [2] M.Fleischmann, "LongRun Power Management", Transmeta Corporation, Jan. 2001.
- [3] Micron Datasheet, "256Mb SDRAM", Micron Technology, Inc., 2001.
- [4] Micron Datasheet, "256Mb MOBILE SDRAM", Micron Technology, Inc., 2002.