

技术文章

MOSFET 的开关速度将决定未来 POL 电源的性能

Carl Blake, 国际整流器公司

一个采用 DirectFET MOSFET 并基于四相同步整流器的 VRM 能够于高达 2MHz/相位下工作，并提供 120A 电流，且满足负载点电源的瞬态响应要求。

与十年之前以单元密度和导通电阻作为器件设计的主要考虑因素相比，功率 MOSFET 技术在发展方向上正经历着一场重大的变革。如今，并在可以预见的未来，开关速度正在逐步成为负载点（POL）电源应用的决定性因素。对于工作电压为 1V 或以下且对时钟速度和电流需求更高的下一代微处理器而言，开关速度是满足其供电要求的关键因素。电源的性能将取决于功率 MOSFET 能否进行高效开关操作并提供所需的瞬态响应。自 1999 年至今，瞬态响应要求已经从 20A/ μ s 提高至 325A/ μ s 左右，预计将于 2004 年达到 400A/ μ s。

为了对上述的电源要求有所了解，我们先来看一下以往的转换器设计。一直以来，用于给微处理器供电的 POL DC-DC 转换器也包括单相标准或同步降压型转换器。直到不久以前，这些类型的转换器仍然能够满足需要，因为微处理器的工作电流一般都维持在 30A 以下。然而，当今处理器的工作电流已经突破了 30A，而且，电流需求仍在继续呈指数性增长。在这种情形下，单相降压转换器已不再能够对现今的处理器进行高效供电，原因是：

- 它们需要采用较高的电感值来最大限度地减小输出纹波电流。
- 增大电感值以减小纹波电流会使瞬态响应速度有所减缓。

- 集中式功率耗散要求采用散热器以进行适当的冷却。
- 通过 MOSFET 并联的方法来处理更高的电流，需要克服一些设计上的障碍，比如电流共享、提供足够驱动电流以及更高的封装寄生效应。

多相功率变换中的同步整流器采用了可在 1~2MHz 频率范围内进行高效开关操作的合适 MOSFET，能够减小滤波电感器和电容器的数值，并使得 POL 电源能够满足瞬态响应要求。为了获得合适的结果，必须对 MOSFET 的特性进行优化。优化处理的对象涉及多个对同步整流器的速度和性能有所影响的 MOSFET 因素：

- 栅-漏极电荷 (Q_{gd})
- 栅-源极电荷 (Q_{gs})
- 导通电阻 ($R_{DS(ON)}$)
- Cdv/dt 抗干扰
- 封装寄生效应
- 热阻

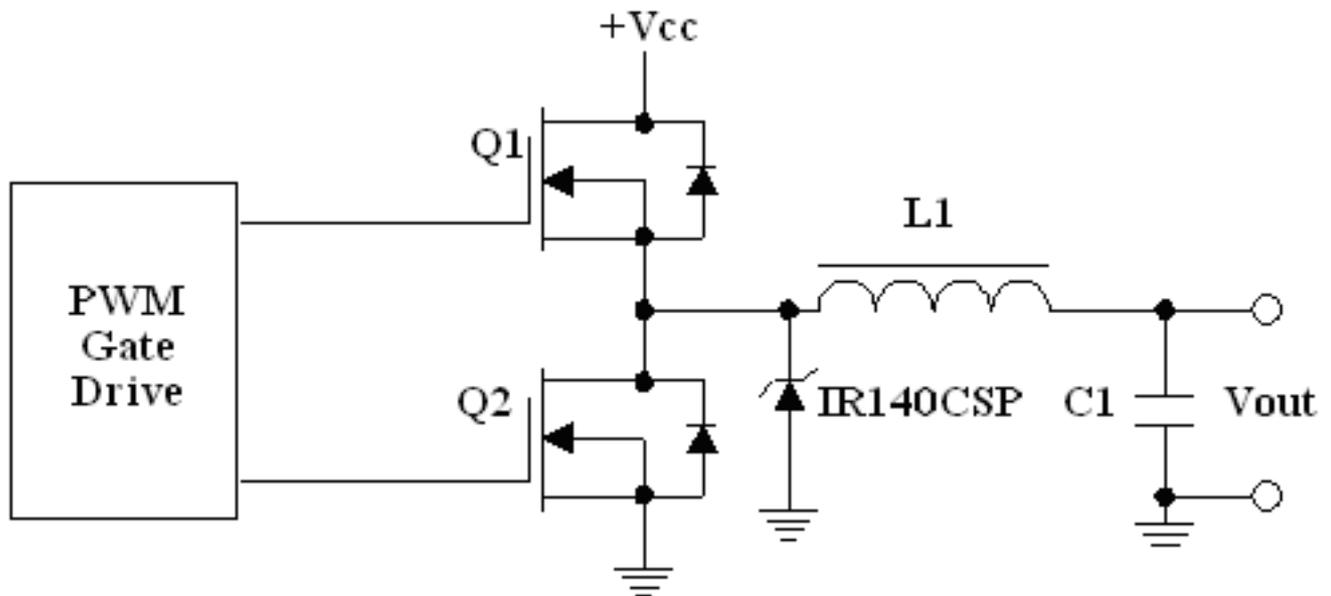
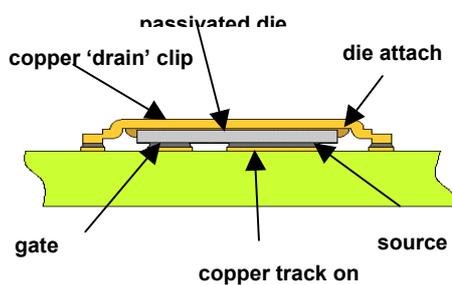


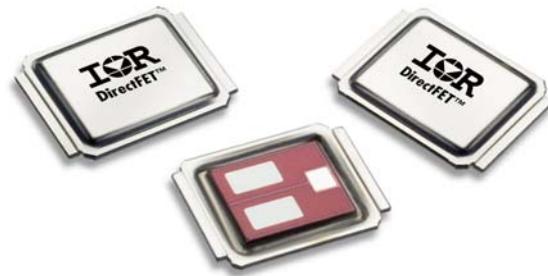
图 1 典型的同步整流器

图 1 示出了由一个高侧 MOSFET (Q1) 和低侧 MOSFET (Q2) 组成的典型同步整流器，为了实现最佳的同步整流器设计，这两个 MOSFET 需要具备不同的特性。一般来说，您可以通过搜寻一个具有最低 $Q_{\text{switch}} \times R_{\text{DS(ON)}}$ 性能因数的器件来选择最佳的 Q1 MOSFET。 Q_{switch} 被定义为栅-源极电荷的后栅极极限部分与栅-漏极电荷之和 ($Q_{\text{gs2}} + Q_{\text{gd}}$)。相比之下，最佳的 Q2 MOSFET 必须拥有非常低的 $R_{\text{DS(ON)}}$ 以及良好的 Cdv/dt 抗干扰。由于 Q2 的漏极与转换器的开关节点相连，因此，它承受着地电位与 V_{in} 之间的瞬变电压。随着 Q1 的导通和关断，漏极电压会以 dV/dt 的速率进行变化，该变化将被容性耦合至 Q2 的栅极，并能够引起一个足以使 MOSFET 导通的电压尖峰，从而产生击穿电流。因此，必须最大限度地减小 $Q_{\text{gd}}/Q_{\text{gs1}}$ (栅-漏极电荷/极限前栅-源极电荷) 之比率以降低 Cdv/dt 导通电位。

为了实现优化的高频开关操作，必须将封装寄生效应降至一个绝对最小值。为此，MOSFET 制造商推出了新型表面贴装型封装。其中之一是 DirectFET™ MOSFET，其独特的结构改善了封装寄生效应以及热解决方案，并减小占位面积和布局寄生效应。



横截面



钝化处理芯片的底端

图 2 DirectFET 封装

DirectFET 封装（图 2）在减轻封装寄生效应和提高散热性能方面取得了突破性进展，从而大大提升了器件的效率及电流传输能力。

DirectFET 的硅芯片封装在一个铜外壳中。封装的底部由一个特殊设计的芯片所组成，源极和栅极接触衬垫可以直接焊接到 PC 板上。硅芯片上的一个专有钝化系统将栅极和源极衬垫隔离以防止发生短路，并在器件安装于电路板之上时起一个焊接掩膜的作用。钝化层还能够保护端接点和栅极构造免受湿气和其他污染影响。一个铜“外壳”从芯片的另一面形成漏极连接至电路板。该设计省去了引线框架和金属线接点，并在占位面积与 SO-8 封装相同的 DirectFET 封装中将无芯片式封装电阻（DFPR）降至 $0.1\text{m}\Omega$ ，而标准 SO-8 封装则为 $1.5\text{m}\Omega$ 。

高速开关操作会影响器件的功率耗散，因此，热阻特性也必须有所改善。

DirectFET 具有大面积的接点以及铜外壳，比 SOIC 塑模封装显著改善散热性能。

DirectFET 将结点至 PC 板的热阻减小至 $1^{\circ}\text{C}/\text{W}$ ，而标准 SO-8 封装则达 $20^{\circ}\text{C}/\text{W}$ 。铜外壳还提供了散热面，从而将顶部结点至外壳热阻降至 $3^{\circ}\text{C}/\text{W}$ ，相比之下，标准 SO-8 封装则高达 $18^{\circ}\text{C}/\text{W}$ 。

利用散热器和冷却气流，DirectFET 封装能够将更多的热量从封装的顶部排出，与 SO-8 解决方案相比，最多可将结温降低 50°C 。有效的顶端冷却意味着能够使散发的热量离开电路板，从而增大了器件所能安全传输的电流量。

DirectFET VRM 设计

为了演示此项新型封装工艺在 VRM 设计中所带来的好处，我们利用 DirectFET MOSFET 设计了一个高电流四相 VRM。6 层电路板的每一层采用了 4 盎司铜箔。其四相控制器和驱动器的工作速度可高达 $2\text{MHz}/\text{相位}$ 。为减小外形尺寸，该设计的输入和输出滤波器均采用了陶瓷电容器，电感器则采用了一个 400nH 的高电流、小占位面积线圈 ($10\text{mm}\times 10\text{mm}$)。

该转换器将很薄的 DirectFET MOSFET 安装于电路板的背部，并在它们的上方安装散热器，这种结构符合 VRM 9.1 外形规范。另外采用电绝缘的导热环氧树脂将 $3.75\text{英寸}\times 0.75\text{英寸}$ 的铝制叶片式散热器安装于 DirectFET 的上方。

每相使用了一个高侧 (Q1, IRF6604) 和一个低侧 (Q2, IRF6607) DirectFET。两个不同的 MOSFET (其特性列于表 1) 优化了同步整流器的性能。为了提升效率，器件采用了一个与低侧 MOSFET 并联的芯片式封装肖特基二极管 (IR140CSP)。DirectFET 封装的低电感，再加上使用芯片式封装肖特基二极管，能够大大减小了环路电感，并降低了 MOSFET 死区期间的体二极管损耗。在室温以及空气流量为 600LFM 的条件下，该设计能够在占位面积为 $3.8\text{英寸}\times 1.1\text{英寸}$ 时对 120A ($30\text{A}/\text{相位}$) 的电流进行高效处理 (图 3)。



正面

背面（安装了 DirectFET 且没有散热器）

图 3 采用 DirectFET 的四相 VRM 板

由于两个器件均具有高电流处理能力（ I_D ），因而不再需要并联。

表 1: DirectFET 技术规格

器件型号	$R_{DS(on)}$ mΩ @10V _{GS}	Q_G (nC)	Q_{GD} (nC)	Q_{GS} (nC)	I_D (A)
IRF6607	2.5	50	16	17	94
IRF6604	9	17	6.3	5.1	49

注：表中所有参数均为典型值， $T_{CASE}=25^{\circ}C$

我们在室温环境中对采用 600LFM 的空气流量以及在 500kHz 频率下工作的模块进行了内电路效率测量。如图 4 所示，模块在 120A 的满载条件下实现了 82% 的效率。根据工作频率来优化栅极驱动电压是很重要的。

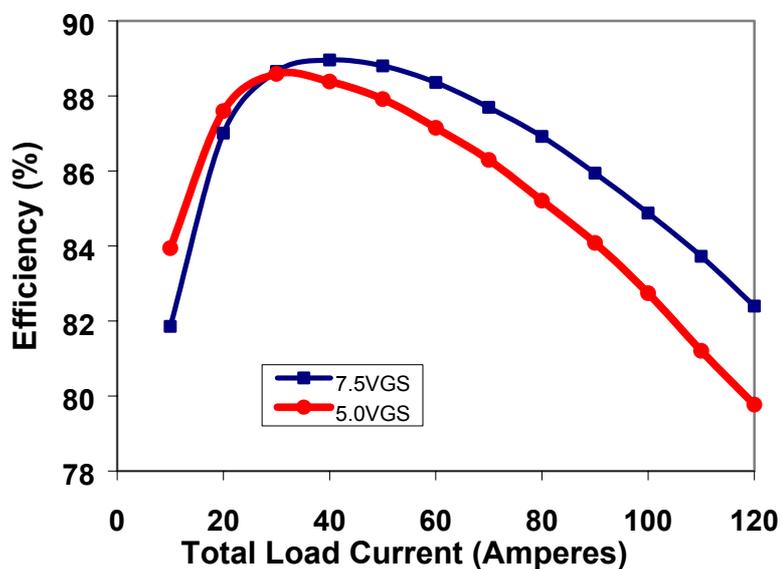


图 4 模块在 120A 的满载条件下实现了 82% 的效率

由图 4 可见，当负载电流较高时，于 500kHz 工作的 7.5V_{GS} 栅极驱动电压能够提供比 5V_{GS} 栅极驱动电压更高的效率。

为了测试电路板在工作速度为 2MHz/相位时的性能，电路板只提供了 VRM 的两个相位。图 5 示出了两相 VRM 板。

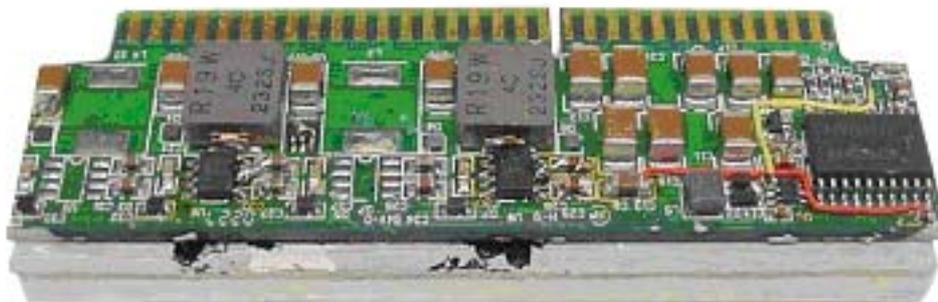


图 5 两相 1U VRM 设计，散热器安装于电路板的下侧

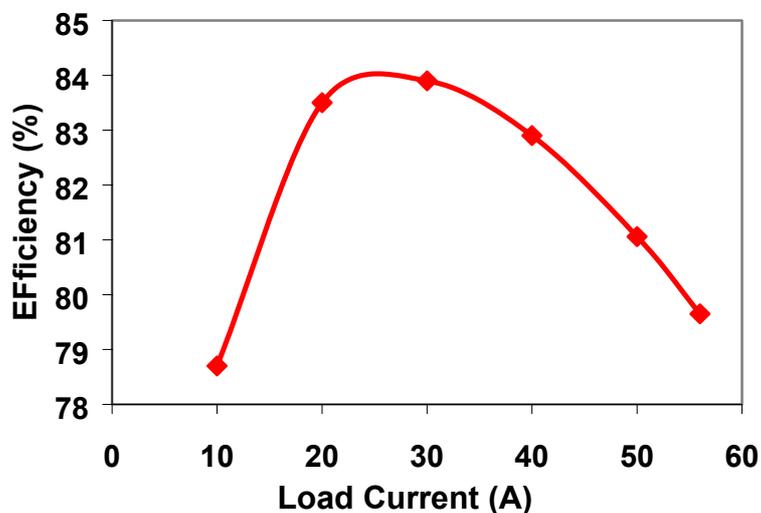


图 6 采用 DirectFET 的两相 VRM 的风洞效率测量

图 6 给出了当环境温度为 35°C、空气流量为 400LFM 时在风洞中测得的两相 VRM 板的效率曲线图。由图可见，VRM 在负载电流高达 25A/相位的情况下获得了 80%以上的效率。

效率比较

为了比较 DirectFET MOSFET 与 SO-8 两者在性能上的差异，特意制作了两个相同的 VRM，一个采用 SO-8 封装，另一个采用 DirectFET。两组器件所采用的硅片技术以及有效面积几乎保持相同。两个包含 SO-8 和 DirectFET 器件的电路均采用安装于电路板下侧的散热器来进行冷却。在效率数据的记录过程中，两个电路中均有一个 400LFM 的气流射向散热器。

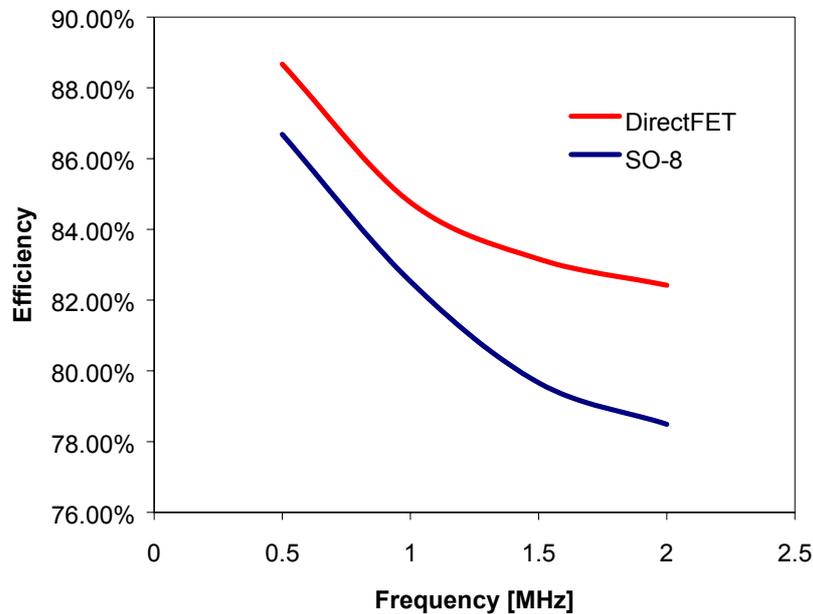


图 7 工作于两相 VRM 电路中的 DirectFET 和 SO-8 器件的效率与频率的关系曲线

图 7 示出了工作于两相 VRM 电路中的 DirectFET 和 SO-8 器件的效率与频率的关系曲线。两者的效率测量都是在 20A/相位的负载电流条件下进行。在整个频谱范围内，采用 DirectFET 的 VRM 电路表现出高于采用 SO-8 的 VRM 电路的效率水平。两种电路的效率差异还会随着频率的升高而增大。该结果反映出 DirectFET 器件的封装寄生损耗较 SO-8 器件低。DirectFET 封装器件还能够在更高的负载电流条件下工作。例如，在 1MHz 条件下，DirectFET VRM 电路能够对高达 30A/相位的负载电流进行开关操作，并同时保持电路板的温度维持在 100°C 以下。而在相同的工作条件下，SO-8 器件则只能对 20A/相位左右的负载电流进行开关操作。DirectFET VRM 电路较高的电流处理能力可归功于结合了更低的封装寄生效应以及更高的热性能。

图 8 和图 9 示出了封装寄生效应对 SO-8 MOSFET 和 DirectFET VRM 的开关性能的影响。

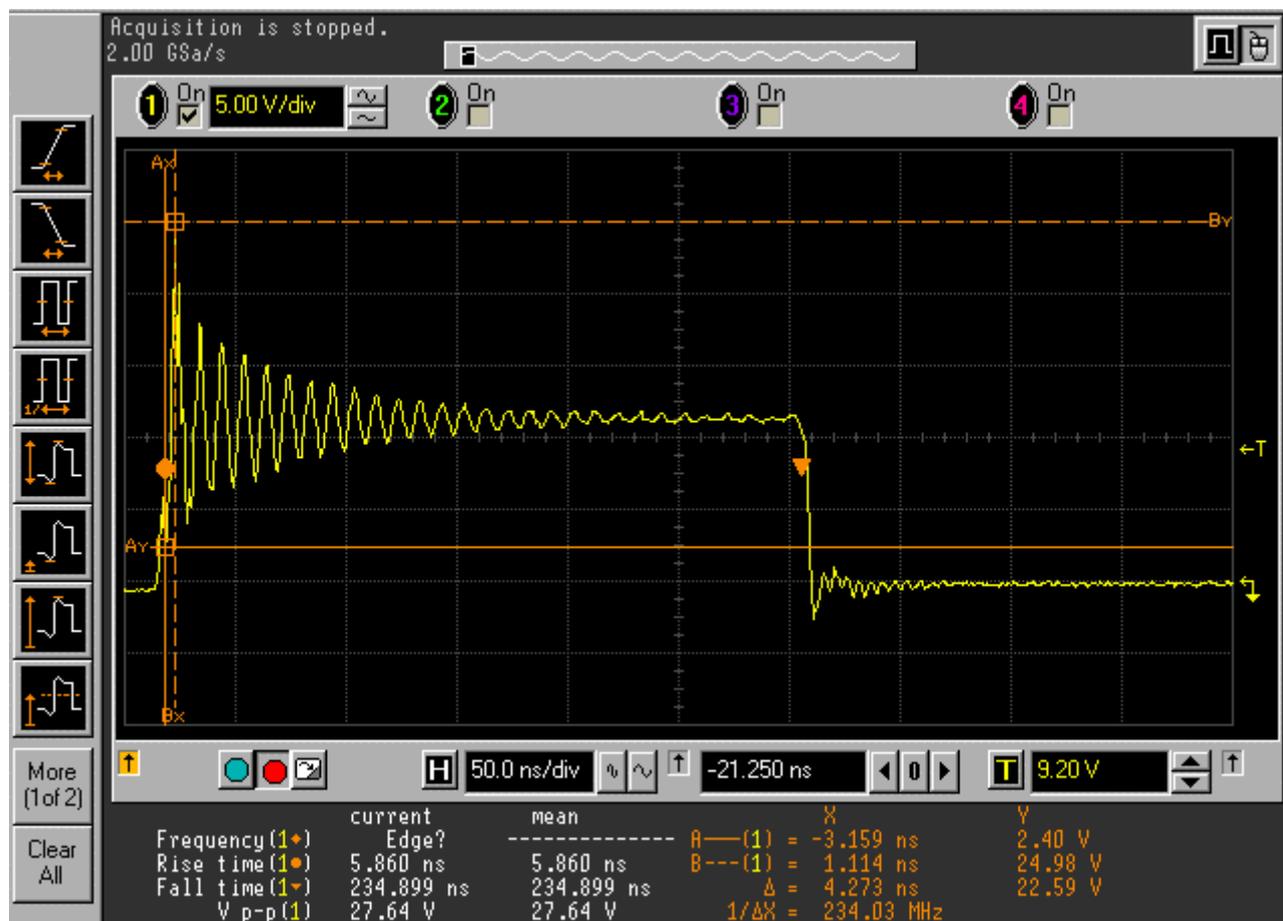


图 8 SO-8 封装器件的内电路 Vds 开关波形

图 8 示出的是 SO-8 器件对 30A 电流进行开关操作时的波形，

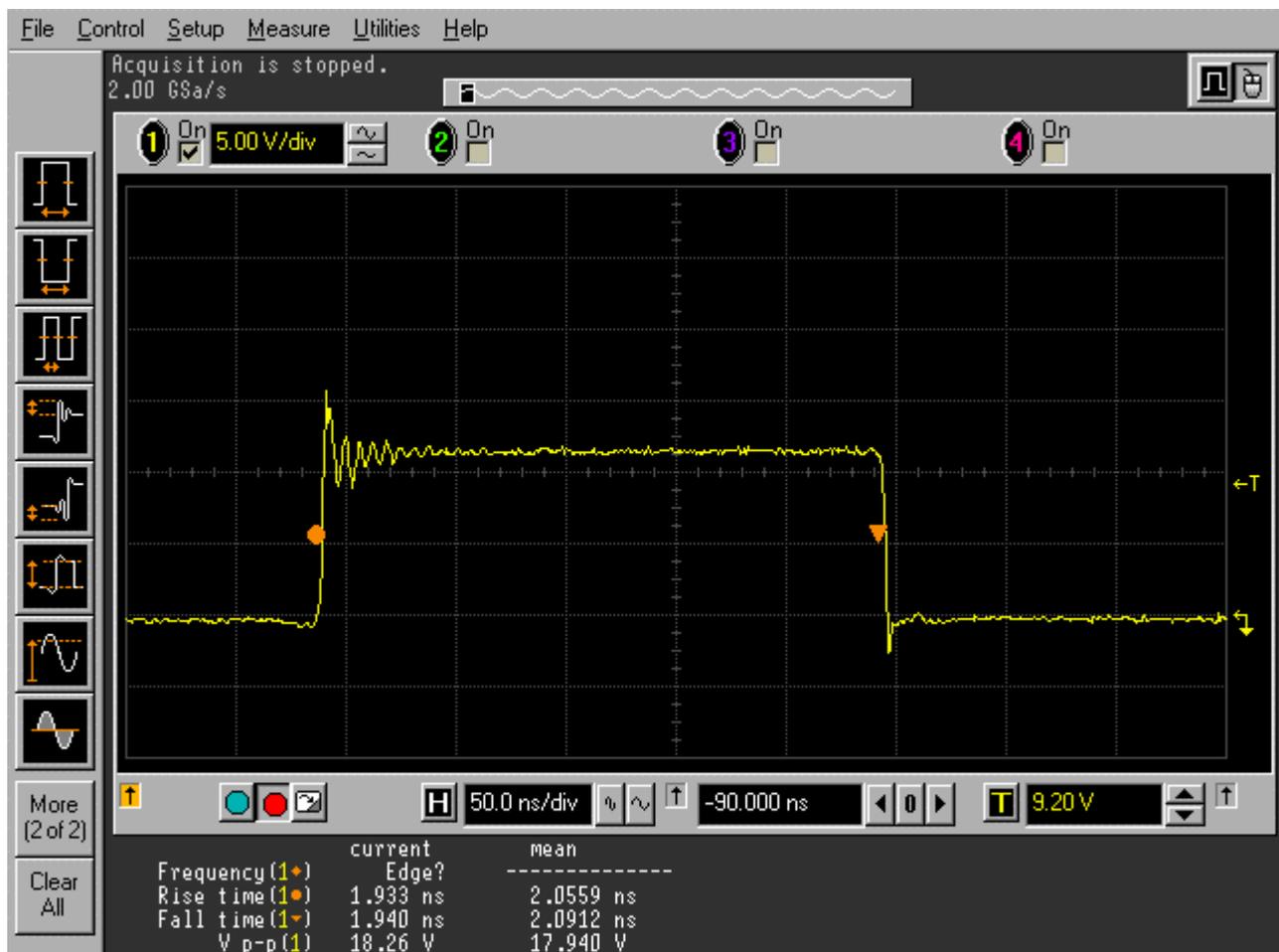


图 9 DirectFET 封装器件的内电路 Vds 开关波形

图 9 示出的是 DirectFET™ 器件对 30A 电流进行开关操作时的波形。

通过比较图 8 和图 9 的波形，我们可以得出结论：相比 SO-8 器件而言，DirectFET 器件在电路中产生的峰值振铃电压要小得多。由于这两种封装中的硅片具有相同的有效面积并采用了相同的技术，故可见产生差异的原因在于封装的寄生效应。SO-8 器件振铃电压较高的原因是其引线电感较高造成的。