

提高 TMS320LF2407A 内部 A/D 采样精度和范围的方法

李超, 陈培锋

(华中科技大学 光电子科学与工程学院, 湖北 武汉 430074)

摘要: 一种提高 TMS320LF2407A 内部 A/D 采样精度和采样范围的方法。该方法解决了内部 A/D 的采样幅值为 0~3.3V 的瓶颈, 并采用 TMS320LF2407A 内部 A/D 的两个独立的模拟转换通道的排序器 SEQ1 和 SEQ2 对采样对象进行分离, 在不影响采样速率的情况下提高 A/D 的采样精度。

关键词: 数字信号处理器 TMS320LF2407A 数据采集

与一般的单片机控制系统相比, 数字信号处理器 DSP 具有更高的处理速度、更小的功耗和体积, 便于应用在工业控制、个人数字处理器(Personal Digital Assistant)及各种嵌入式系统中。

美国德州仪器(TI)设计生产的 TMS320 系列 DSP 应用最为广泛, 其中 TMS320LF2407A 在工业控制系统中最常用。其内部具有 10 位 A/D 转换器, 最大采样速度可达 2MHz, 可选择由两个事件管理器(EVA、EVB)触发两个 8 通道输入的 A/D 转换器或一个 16 通道输入的 A/D 转换器。

TMS320LF2407A 的采样电压信号的幅值为 0~3.3V, 而在工业控制中多数信号是双极性的, 且幅值通常大于 3.3V, 而其 10 位的内部 A/D 的采样误差很大, 在很多系统中达不到精度要求。本文将从 A/D 转换精度的分析入手, 设计一套采样信号幅值为 -5V~+5V 的电路, 并根据信号幅值的大小设计一种提高采集精度的方法, 从而省去了外接 A/D 芯片, 也简化了硬件电路和软件设计。

1 A/D 转换精度分析

1.1 A/D 转换误差

对于 10 位的 A/D 芯片, 其量化采样的最小值为:

$$\Delta = 2^{-n} \quad (1)$$

其中: n 为 A/D 的采样位数, 在这里 $n=10$ 。其中采样的量化误差取决于 n , 图 1(b)所示 A/D 转换的量化误差为:

$$\varepsilon = X_q - X \quad (2)$$

假设 A/D 转换器中的截断和舍入误差服从正态分布, 则其概率密度函数分布如图 1(e)和图 1(f)所示。从图 1(e)中误差的均值和方差可得:

$$E = -\Delta/2 = -2^{-(n-1)} \quad (3)$$

$$D = \sigma^2 = \int_{-\Delta}^0 (\varepsilon - E)^2 \times P(\varepsilon) d\varepsilon = -\Delta^2/12 = 2^{-2n}/12 \quad (4)$$

同样, 可以根据图 1(f)求得舍入误差的均值和方差:

$$E_X = 0 \quad (5)$$

$$D_X = 2^{-2n}/12 \quad (6)$$

可用信噪比 SNR 评价 A/D 转换器的性能指标, 其计算方法为:

$$SNR = 10 \lg(\sigma_X^2 / \sigma_\varepsilon^2) \quad (7)$$

其中: σ_X^2 为信号能量, σ_ε^2 为噪声方差。对于 A/D 转换, 信噪比越大越好, 即采样模块的位数 n 越大, 采样过程中的相对精度越高^[2]。

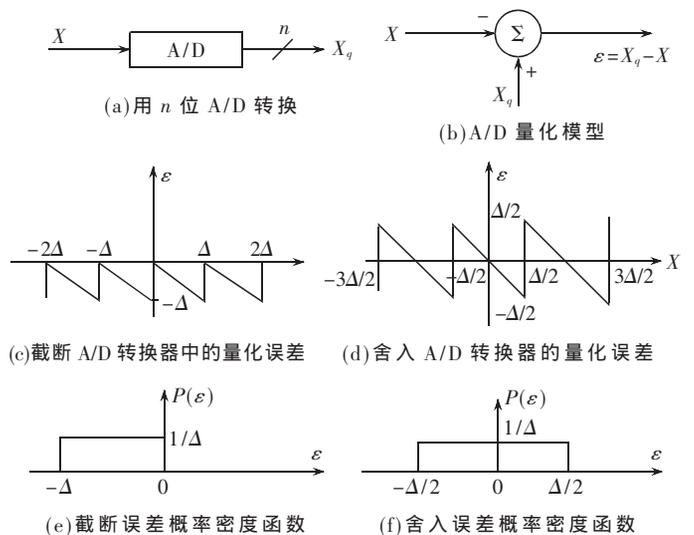


图 1 A/D 转换误差

TMS320LF2407A 内置的 A/D 转换器位数为 10 位, 提高其采样精度的方法是对信号进行重复采样, 然后用均值滤波方法逐次逼近。TMS320LF2407A 中 A/D 采样的参考高电平 $V_{REFH} \leq 3.3V$, 参考低电平 $V_{REFL} \geq 0V$ ^[1], 当输入信号的幅值为 $V_H \sim V_{LO}$ 时, 其与采样舍入误差 E 之间的关系为^[3]:

$$\frac{V_H}{2^{(n-1)}} = E \times V_{LO} \quad (8)$$

$$E = \frac{V_H}{2^{(n-1)} \times V_{LO}} \times 100\% \quad (9)$$

若 A/D 转换器输入的上下参考电压之比越大,则在 $n=10$ 的情况下,其舍入误差越大。要保证舍入误差在 10% 以内,则必须有 12 位的 A/D 才能满足要求。当用 10 位 A/D 时,其输入信号之间的最大与最小幅值比值为 100,此时(9)式可写为:

$$E = \frac{10V_{LO}}{2^{10-1} \times 0.1V_{LO}} \times 100\% = 19.53\%$$

这在许多情况下不能满足采样精度要求,因此必须克服这种舍入误差带来的精度影响。

1.2 提高精度的方法

提高 TMS320LF2407A 的 A/D 采样精度的一种方法是外接高采样 A/D 芯片,如用 12 位 A/D 芯片,芯片之间用 I/O 口或 SPI 口通信。但出现的另一个问题是外部 A/D 芯片需要考虑与 DSP 芯片之间的通信时间匹配,并且外部电路复杂;另外一种办法就是重复采样,然后均值滤波。这种办法对于低速率的采样还可以,但也只是排除了瞬态噪声的干扰,而对于采样舍入误差带来的影响很难克服。

本文提出的方案是:根据 TMS320LF2407A 内部 A/D 的两个相互独立的模拟转换通道的排序器 SEQ1 和 SEQ2,在电压信号采样过程前对信号源进行电路比较。当输入信号的幅值变化在 $0.1V_{LO} \sim 1.5V_{LO}$ 之间时,用软件启动事件管理器 A(EVA)触发 SEQ1 采样;当输入信号的幅值变化在 $1.5V_{LO} \sim 10V_{LO}$ 之间时,用软件启动事件管理器 B(EVB)触发 SEQ2 采样。这种灵活转换提高了 A/D 采样精度,并且不影响采样速率。

当输入的电压信号 e_i 在 $0.1V_{LO} \sim 1.5V_{LO}$ 之间时,其舍入误差为:

$$E_1 = \frac{1.5V_{LO}}{2^{10-1} \times 0.1V_{LO}} \times 100\% = 2.930\%$$

当输入信号的幅值变化在 $1.5V_{LO} \sim 10V_{LO}$ 之间时,其舍入误差为:

$$E_2 = \frac{10V_{LO}}{2^{13-1} \times 1.5V_{LO}} \times 100\% = 1.302\%$$

在同种情况下,如果不用分离排序采样,而用 13 位 A/D 采样,则幅值变化为 $0.1V_{LO} \sim 10V_{LO}$ 的信号的舍入误差为:

$$E_3 = \frac{10V_{LO}}{2^{13-1} \times 0.1V_{LO}} \times 100\% = 2.441\%$$

比较上述舍入误差可知,在双排序采样情况下,10 位 A/D 的舍入误差可以达到 13 位 A/D 在单排序采样情况下的精度。

1.3 采样幅值的设定

TMS320LF2407A 内部 A/D 的采样幅值为 $0 \sim 3.3V$,这极大地影响了其应用领域,特别是在控制系统中对双极

性信号的采集。本系统中的信号幅度为 $-5V \sim +5V$,因此,必须在信号采样之前将其转换到 $0 \sim 3.3V$,方可用内部 A/D 采样。

本文先用运算器构成加法电路,将信号电压加上 $+5V$ 直流电压(纹波系数 $< 0.1\%$)转变成 $0 \sim 10V$,然后再用运算放大器,将信号电压降到 $0 \sim 3.3V$ 后进行采样。其最后采样得到的实际信号值 e_i 为:

$$\frac{e_0}{3.3} = \frac{e_i + 5}{10}$$

$$Ad_data = \frac{e_0 - V_{REFLO}}{V_{REFHI} - V_{REFLO}} \times 1023$$

$$e_i = \frac{10}{3.3} \left[\frac{Ad_data(V_{REFHI} - V_{REFLO})}{1023} + V_{REFLO} \right] - 5 \quad (10)$$

式中, Ad_data 为 A/D 采样得到的数值。

2 实现方法

在本信号采集方案中,对 $-5V \sim +5V$ 信号采样的基本电路如图 2 所示。

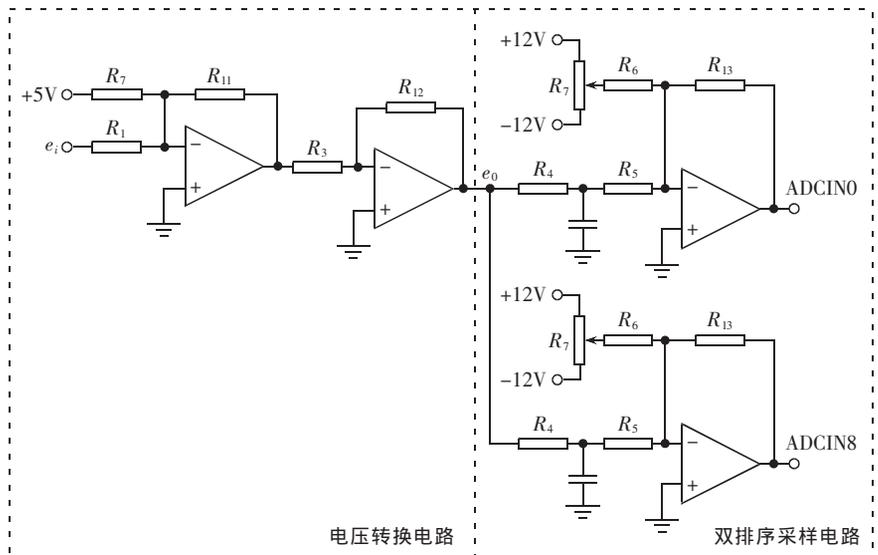


图 2 信号采集电路图

3 实验结果及误差分析

试验过程中,取 $V_{REFHI} = 3.3V$, $V_{REFLO} = 0V$,采用内部 10 位 A/D。其最小量化分辨率为:

$$\Delta = 2^{-10} \times e_i = e_i / 1024$$

对输入幅值为 $-5V \sim +5V$ 的电压信号采样,经过电压转换电路并分别在双排序采样和单排序采样下,其误差比较结果如表 1 所示。

表 1 采样误差分析表

	实际值	双排序采样值	误差	单排序采样值	误差
1	-3.246	-3.242	0.004	-3.256	0.010
2	-1.597	-1.598	0.001	-1.603	0.006
3	-0.329	-0.326	0.003	-0.334	0.005
4	2.603	2.598	0.005	2.606	0.003
5	4.864	4.857	0.007	4.875	0.011

(下转第 58 页)

(上接第 54 页)

对照两种情况下的采样值与实际值之间的误差可知,在允许范围内,双排序采样精度达到了系统要求,且比单排序采样的精度大幅提高。

本文解决了 TMS320LF2407A 内部 A/D 采样在实际应用中所遇到的问题,并通过硬件电路和软件设计将其采样范围扩大,提高采样精度。试验证明,这种方案的采样精度和采样范围都能满足实际工程需要,且具有很强

的经济适用性。

参考文献

- 1 刘和平,王维俊.TMS320C240XDSP C 语言开发应用.北京:北京航空航天大学出版社,2003
- 2 Avtar Singh,S Srinivasan 著,蒋晓颖译.数字信号处理 Digital Signal Processing.北京:清华大学出版社,2005
- 3 李艳丽,李晓明.提高 DSP 芯片数据采集精度的电路设计方法.电力系统自动化,2005;(1)

(收稿日期:2006-06-10)