

奋斗的小孩之 altera 系列

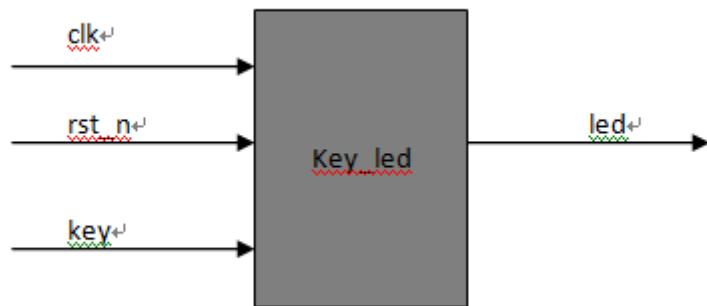
第十七篇 按键控制 led

对于每一个的小实验，我们都可以说它看作是一个小项目，逐步的去分析，设计，调试，最后完成功能。下面我们就开始我们的“小项目”。

项目名称：按键控制 led。

具体要求：按下按键 led 亮，释放按键 led 灭。

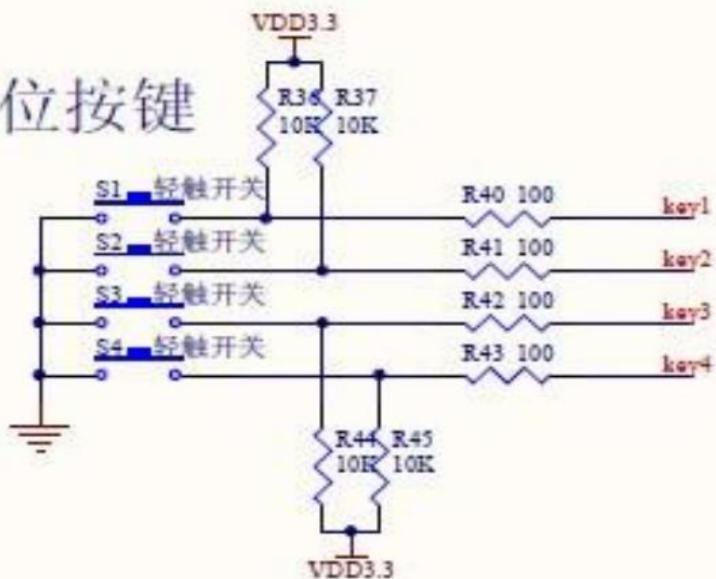
通过分析上述的“项目名称”和“具体要求”，我们可以设计出如下的架构：



当我们需要用到外部按键和 led 时，我们应该去分析它们的工作原理，如下：

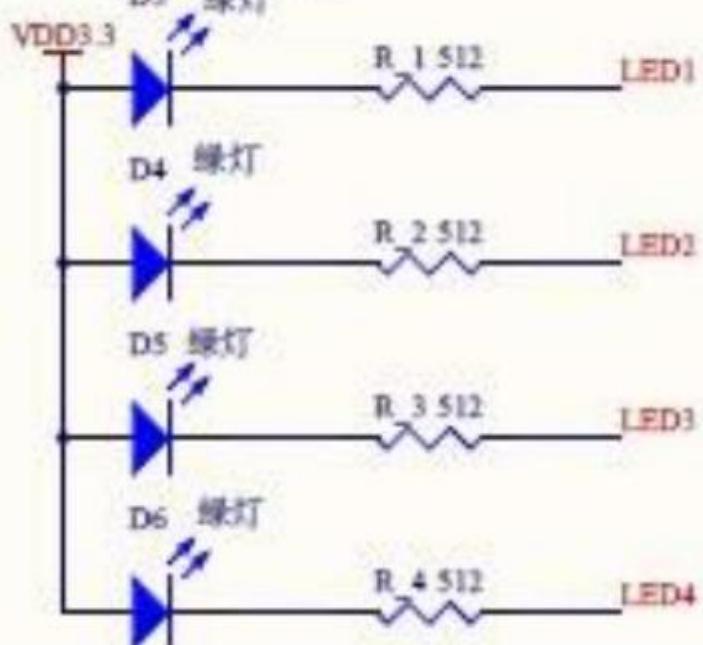


四位按键



独立按键的电路图

LED 电路



LED 的电路图

简单的分析得知：按键按下为低电平，按键释放为高电平。输出

为高电平时，led灭，输出为低电平时，led亮。

在 verilog 中/* ······ */，中间的内容会被注释掉，不被编译进去。‘// ······’ 表示这一行//后面的内容会被注释掉，不被编译进去。

设计代码如下：

/*

模块名称：key_led

模块功能：按下按键 led 亮，释放按键 led 灭

编写时间：2016-08-11

作者：至芯科技----奋斗的小孩

邮箱：zxopenhxs@126.com

*/

module key_led (clk, rst_n, key, led);

 input clk;

 input rst_n;//低电平有效的复位

 input key;

 output reg led;//低电平 led 亮

 always @ (posedge clk or negedge rst_n)

 begin // 时序逻辑, 异步复位

```
if (!rst_n)
begin
    led <= 1'b1;
end
else
begin
    if (key == 1'b0)
begin//按键按下
    led <= 1'b0;
end
else
begin//按键释放
    led <= 1'b1;
end
end
endmodule
```

激励代码如下：

```
/*
```

模块名称: key_led_tb

模块功能: 为 key_led 模块提供激励信号

编写时间: 2016-08-11

作者: 至芯科技----奋斗的小孩

邮箱: zxopenhxs@126. com

*/

`timescale 1ns/1ps

```
module key_led_tb;

    reg clk;
    reg rst_n;//低电平有效的复位
    reg key;
    wire led;//低电平 led 亮

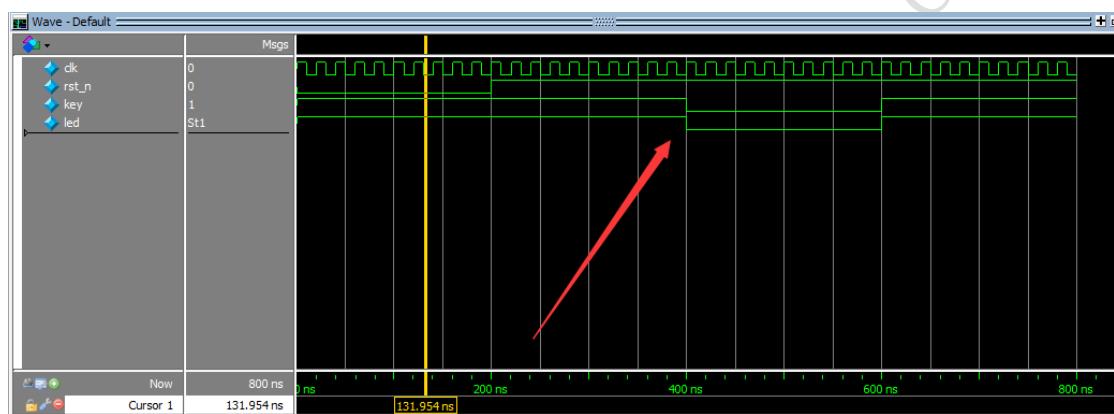
    initial begin
        clk = 1'b1;
        rst_n = 1'b0;
        key = 1'b1;//复位时, 按键释放
        # 200 // 复位 200ns
```

```
rst_n = 1'b1;  
# 200  
  
key = 1'b0;  
# 200//按下 200ns  
  
key = 1'b1;//按键释放  
# 200  
$stop;  
end  
  
always # 10 clk = ~clk;//50M  
  
key_led key_led_dut(  
    .clk(clk),  
    .rst_n(rst_n),  
    .key(key),  
    .led(led)  
);
```

endmodule

笔者手中的板子的本地晶振为：50MHz。故而，所有的仿真中，时钟都是 50MHz。

仿真波形如下：



当按键按下时，led 亮，按键释放，led 灭。

设计正确，下板即可验证。如果小伙伴的电路原理和笔者的不一样，请自行更改设计。如果还是有不明白的小伙伴可以发邮件到我邮箱或者加群询问。

制作人:奋斗的小孩

fpga 交流群:282124839

至芯科技论坛 www.fpgaw.com