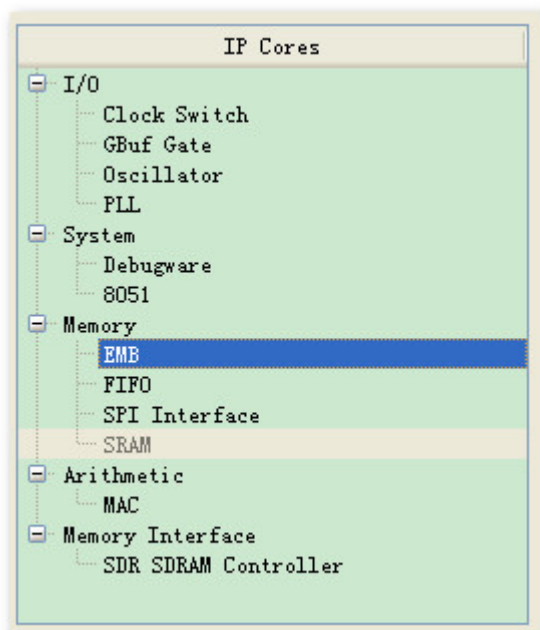
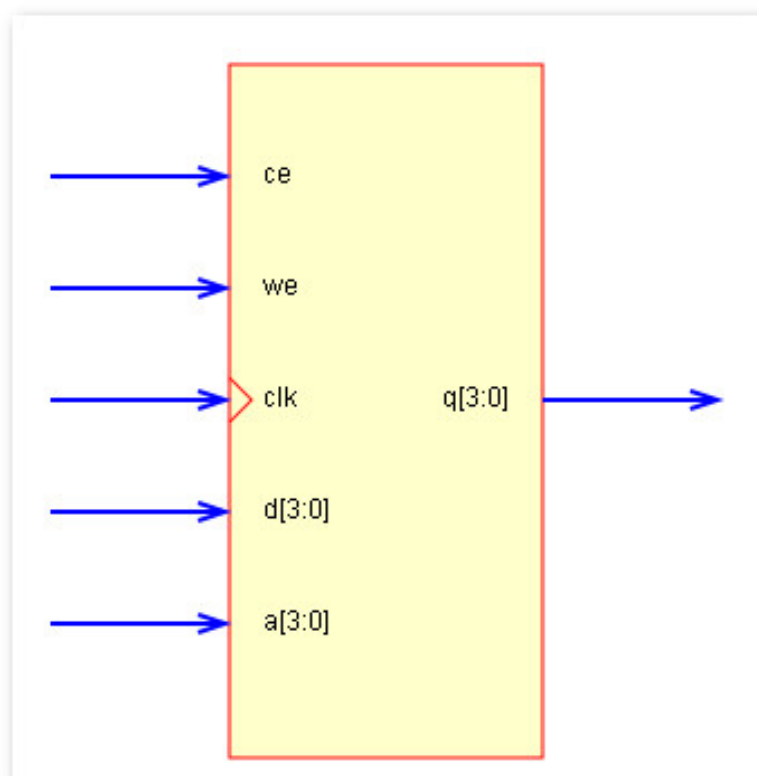


Primace4.1.2 提供一系列的 IP，如图。



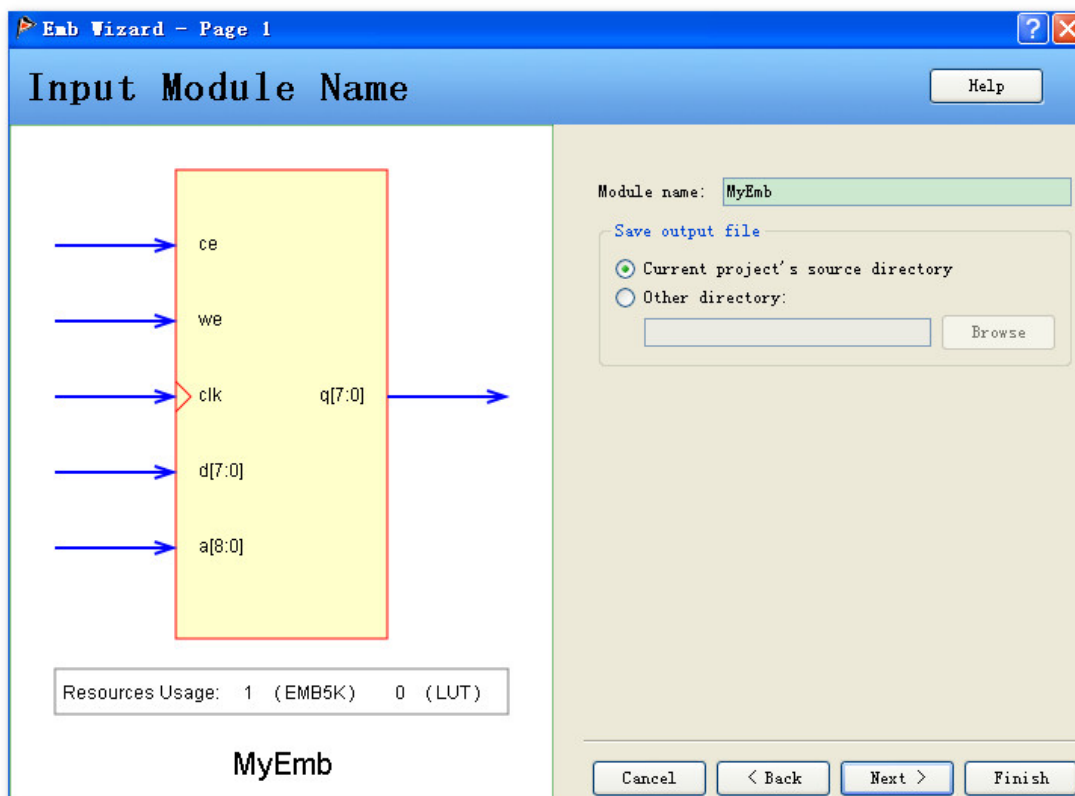
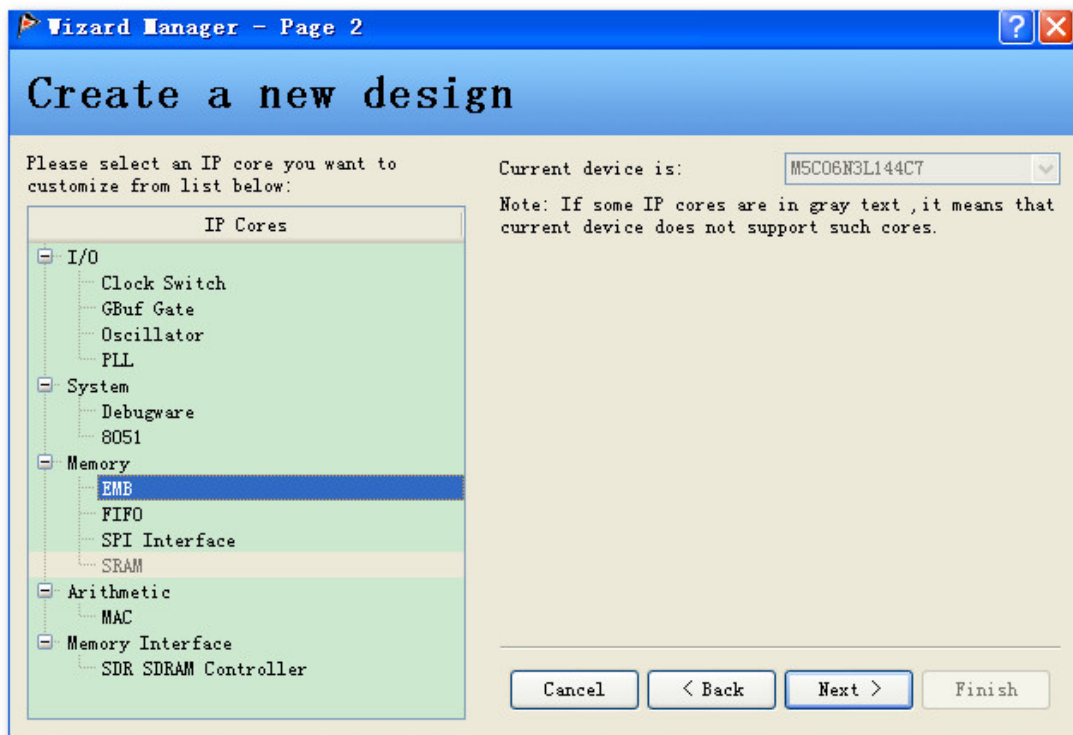
这里提供的是一个关于 EMB 使用的小例子。可以认为，EMB 是一块存储区。按照一定的时序，可以进行数据的读写。

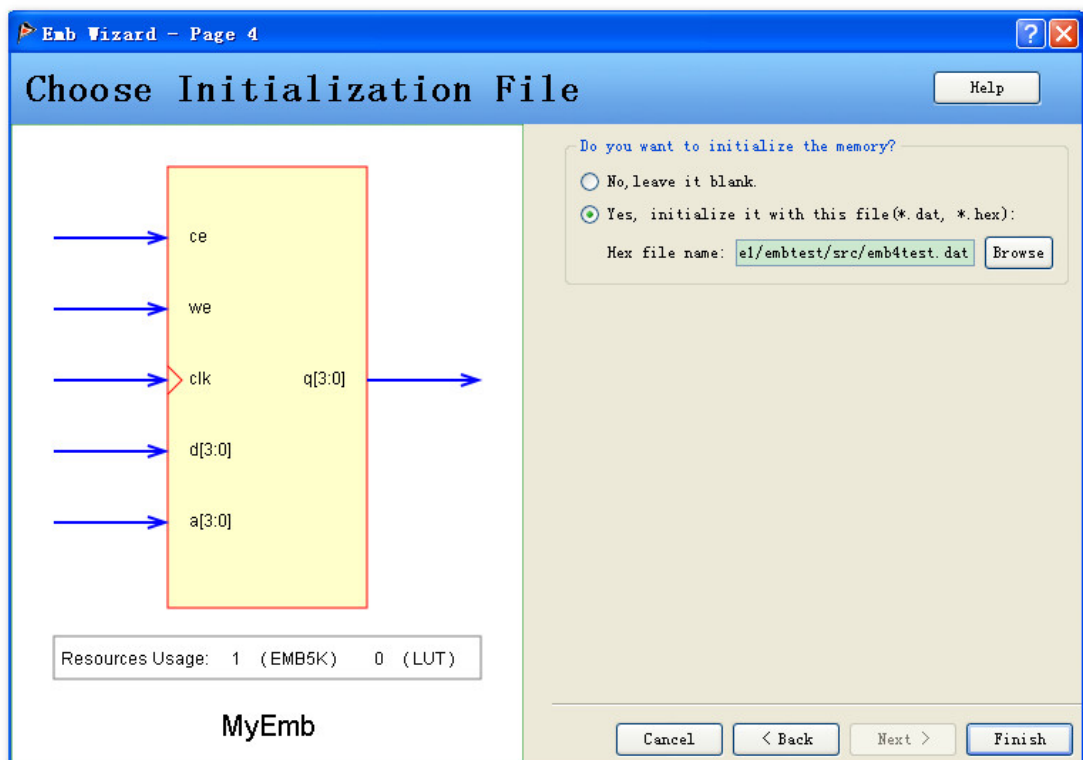
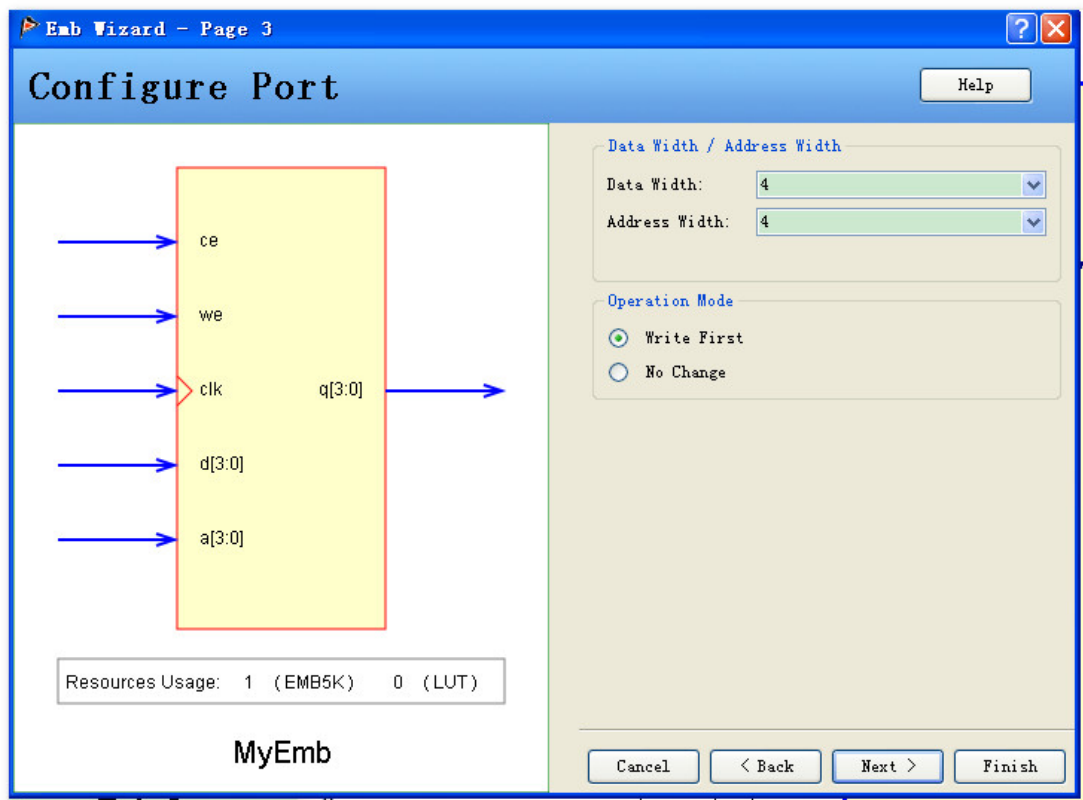


可以用 wizard 例化一块 EMB。点击图标

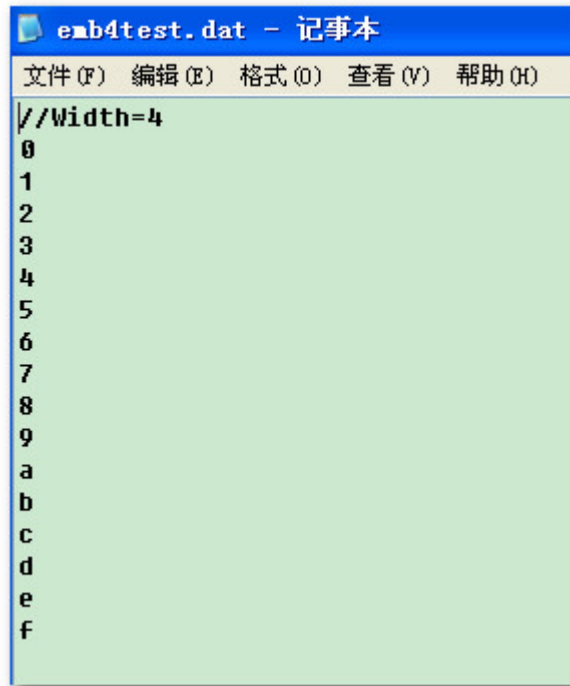


,

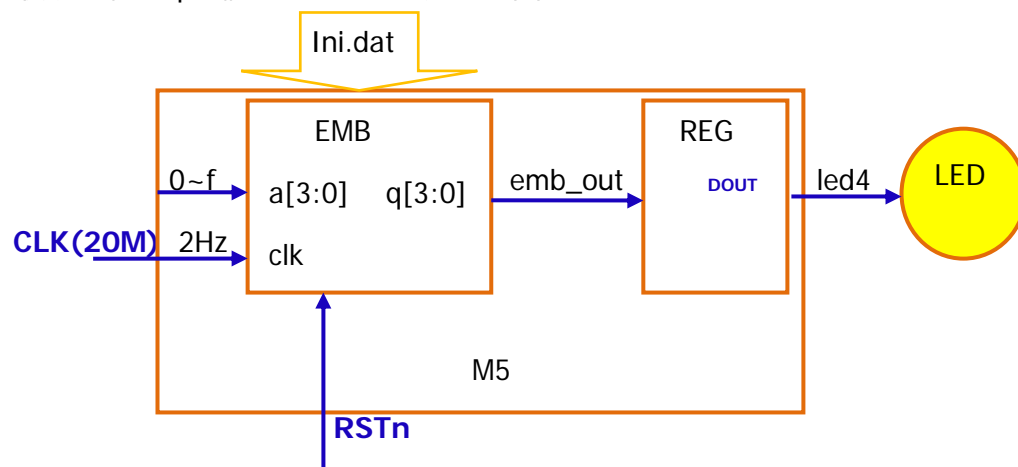




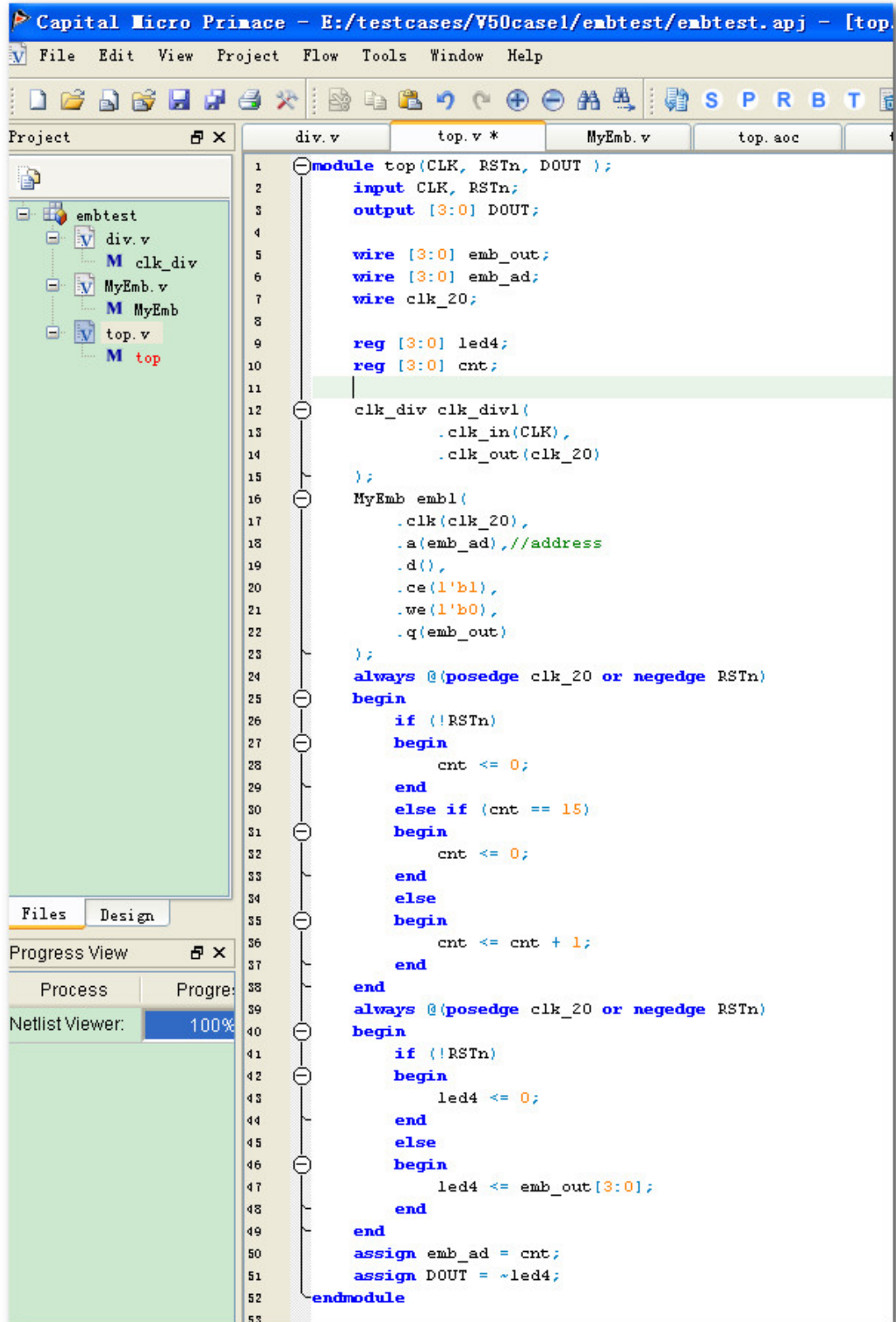
这个例子中，我们用文件 emb4test.dat 初始化 EMB，存入数据 0,1,2.....f。



然后按照时钟频率 2Hz（20M 的 10000000 分频）在地址 0x0 -> 0xf -> 0x0 -> 0xf... 循环取数据，从 q 端输出。电路连接关系如图：



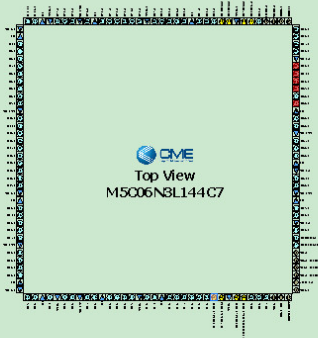
顶层 verilog 代码如下：



```
module clk_div(clk_in, clk_out);
input clk_in;
output clk_out;
reg R_clk_out = 0;
reg [23:0] counter = 0;
always@ ( posedge clk_in )
begin
    if(counter <= 9999999)
    begin
        counter <= counter + 1;
    end
    else
    begin
        counter <= 0;
    end
end

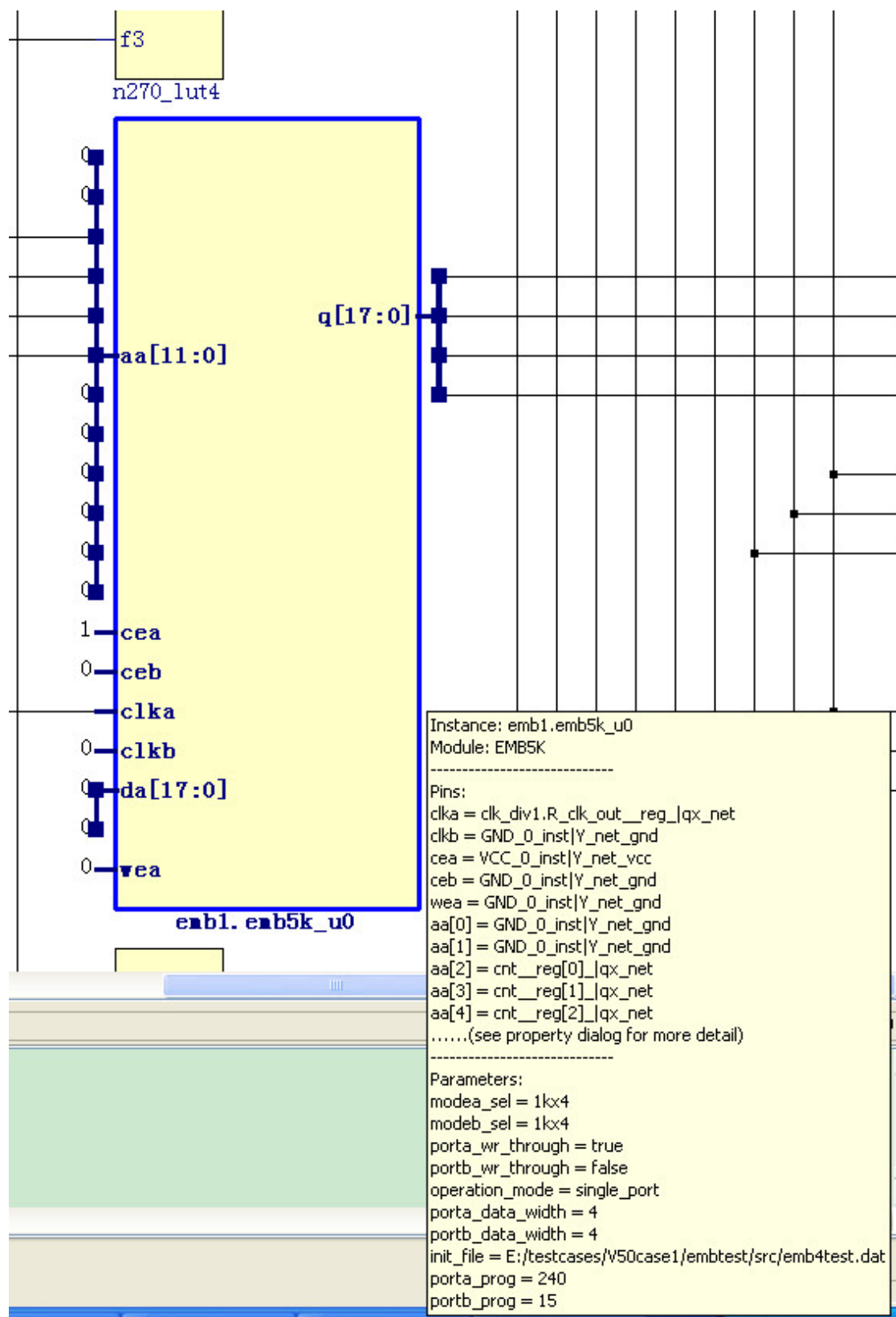
always@ ( posedge clk_in )
begin
    if ( counter <= 4999999 )
    begin
        R_clk_out <= 1;
    end
    else
    begin
        R_clk_out <= 0;
    end
end
assign clk_out = R_clk_out ;
endmodule
```

打开 IoEditor  ,进行引脚分配，如图：



Top View
MS006N8L144C7

Port Name	Location	Direction	Operation Mode	Fast Input	Fast Output	Fast OE	Drive Strength(mA)	Bus Ke
1 CLK	IO48/CLK0_1	input	clock	false	false	false	4mA	none
2 DOUT[0]	IO69_2	output	normal	false	false	false	4mA	none
3 DOUT[1]	IO70_2	output	normal	false	false	false	4mA	none
4 DOUT[2]	IO71_2	output	normal	false	false	false	4mA	none
5 DOUT[3]	IO72_2	output	normal	false	false	false	4mA	none
6 RSTn	IO67_2	input	normal	false	false	false	4mA	pull up



下载到 top_spi.acf 到芯片 flash 中，发现小灯 D6 D5 D4 D3 按照 0,1,2,3...f 顺序闪烁起来。按 SW9，芯片复位。