

基于 FPGA 的铁轨检测算法设计与研究

刘在群, 阮军, 陈佐佐, 陈明艳, 郭嫄
(武汉理工大学 信息学院, 湖北 武汉 430070)

摘要: 介绍一种基于 FPGA 的铁轨检测方法, 包括嵌入式图像处理系统的硬件平台搭建和基于 FPGA 的图像处理算法的研究。采用基于 FPGA 的软核技术, 完成图像增强和复原、边缘检测、阈值分割、连通域搜索等图像处理基本算法, 实现在图像中完成铁轨区域的提取。

关键词: FPGA; 嵌入式系统; 图像处理; 铁轨检测

中图分类号: TP391.4

文献标识码: A

文章编号: 1674-7720(2011)11-0092-03

Design and research on railway detection algorithm based on FPGA

Liu Zaiqun, Ruan Jun, Cheng Zuozuo, Cheng Mingyan, Guo Man
(Wuhan University of Technology, Wuhan 430070, China)

Abstract: This paper introduces one method of railway detection based on FPGA, including the build of embedded image processing system hardware platform and the research of image processing algorithm. Based on the FPGA microblaze technology, this system accomplishes the basic image processing algorithm, such as image enhancement, edge detection, thresholding, connected domain search and so on. Finally, it realizes the extraction of railway tracks in the image.

Key words: FPGA; embedded system; image processing; railway detection

1 基于 FPGA 的嵌入式系统开发流程

设计一个嵌入式系统, 主要包括硬件平台搭建和应用软件编写。基于 FPGA 技术, 硬件平台搭建和软件编写都可在相应的软件平台上完成。EDK (Embedded Development Kit) 是 Xilinx 公司开发嵌入式系统的套件工具。EDK 套件工具主要包括硬件平台产生器、软件平台产生器、仿真模型生成器和软件编译调试等工具, 利用其集成开发环境 XPS (platform studio) 可以方便地完成嵌入式系统的开发设计^[1], 设计流程如图 1 所示。

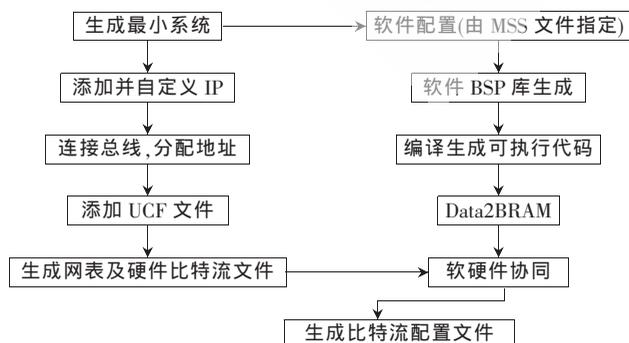


图 1 嵌入式系统设计流程图

2 硬件平台搭建过程

分析系统需求中, 铁轨检测主要是进行图像的分析处理, 包括三个主要部分: 图像输入、图像处理和结果显示。本项目使用依元素公司生产的 Xilinx Spartan-3a 系列 xc3s700a 的 FPGA 开发板, 软件版本为 Xilinx10.1。图像输入有下列途径: USB 接口、RS232 串口、100 M 以太网接口、EDK 套件 XMD 调试平台直接下载等。本文将图像数据转换为 .ELF 文件格式, 直接烧写入 Flash 中。本文不追求实现视频流处理, 并且图像要多次使用, 源图像存储在 Flash 中最合理。图像处理由 Microblaze 软核系统和检测程序共同完成; 图像显示由 TFT 控制器通过 VGA 输出信号在液晶显示屏显示。具体硬件平台搭建过程如下:

(1) 按照 XPS 应用向导, 建立最小系统, 配置 Microblaze 软核系统参数和添加 UART 外设。

(2) 添加 IP 核, 并连接到相应总线, 主要为内存控制器、通信控制和 GPIO 等。

(3) 添加自定义的 IP。尽管 Xilinx 提供了许多免费 IP, 但是免费的 IP 不能满足用户的所有设计。本项目需

技术与方法 Technique and Method

要自定义的 IP 有用于控制液晶显示的 TFT_Controller 和用于内存地址总线及数据总线复用的 Mux_logic IP。PLB_TFT_Controller 主要产生 RGB 信号、行场扫描、同步信号等, Mux_logic IP 用于对 SDRAM 和 Flash 总线复用进行控制, 输入为 SDRAM 和 Flash 的控制 IP 产生的地址总线信号和数据总线信号及使能信号, 输出为复用地址总线、数据总线信号。

(4) 配置相应 IP, 并进行信号互联, 将需要控制硬件的 port 连接到外部。分配地址空间, 添加 UCF 配置文件。

(5) 生成硬件比特流文件和硬件驱动文件。硬件结构原理图如图 2 所示。

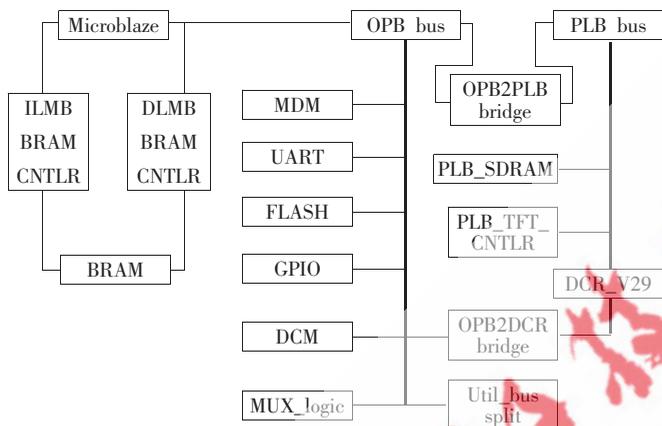


图2 硬件构架原理图

3 软件设计过程

3.1 铁轨检测原理

本项目中铁轨检测主要考虑两种方案: 基于边缘特征和基于区域特征。(1) 基于边缘特征检测方法先在全局范围检测出边缘线, 再通过模型或特征限制条件, 从边缘图中获得目标边缘。(2) 基于区域特征的铁轨检测, 利用区域统计特性, 即铁轨区域区别于周围环境独特统计特性来判断铁轨区域。两种方法中, 前者检测到的铁轨线较为准确, 但是其对二值化阈值严重依赖; 后者抗噪性较好, 但检测的铁轨线不够准确, 本文主要讨论基于区域特征的铁轨检测。

基于区域特征铁轨检测流程如图 3 所示, 分为四个步骤:

(1) 降低分辨率。在滤波之前, 先降低图像分辨率, 以消除图像细节, 也可减轻后续处理的计算负担。

(2) 滤波处理。分辨率降低后, 图像中仍有很多的突兀点, 这是因为铁轨上各种电磁信号的存在, 摄像头采集到的图像不可避免地受到高斯噪声、系统噪声的污染。考虑到图像特征, 选用中值滤波, 它在平滑脉冲噪声方面非常有效, 同时可以保护图像尖锐的边缘。

(3) 边缘提取。利用边缘检测算子检查每个像素的邻域并对灰度变化率进行量化, 包括方向的确定。Sobel 边

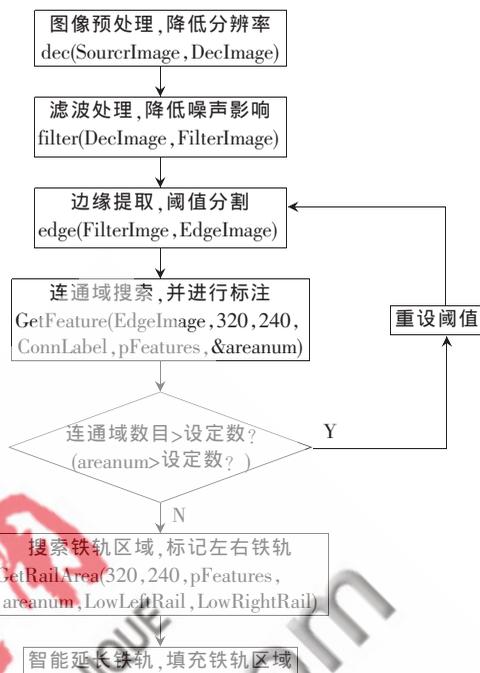


图3 铁轨检测算法流程

缘检测算子方向性灵活, 可以设置不同的系数, 抑制噪声效果较好, 使用范围广泛, 因此选用 Sobel 算子。同时铁轨图像横向变化不大, 而在纵向有很大的延伸, 故也只考虑图像垂直边缘响应。

(4) 连通域搜索。二值化处理后边缘图包含了铁轨信息, 也含有很多非铁轨边缘。使用八连通区域搜索法, 进行标号处理, 记录相互独立的连通区域个数并进行标号。对连通区域按照长度大小进行排列, 直到搜索出纵向最长的两根铁轨, 然后判断并标记左右两铁轨, 之后进行区域填充, 最终可以看到标记的铁轨区域。

3.2 OpenCV 仿真结果

本项目程序首先实现 OpenCV 仿真, 然后移植到 FPGA 中。OpenCV 提供的图像处理算法非常丰富, 并且部分程序以 C 语言编写, 处理得当, 不需要添加新的外部支持就可以完整的编译连接生成执行程序进行算法移植。本次仿真只运用“cv.h”和“highui.h”两个 OpenCV 库, 主要是运用其图像加载、图像显示等函数, 而中值滤波、边缘检测、铁轨搜索函数自行编写。仿真结果如图 4 所示。

3.3 FPGA 程序移植过程

3.3.1 图像输入与显示^[3]

本项目把图像数据转换为 .ELF 文件格式, 烧录到 NOR-Flash, 在 XPS 的菜单下点击 Program Flash Memory, 选择自动格式转换, 即可进行烧录, 而且可以指定烧录数据的位置。数据格式转换利用 Matlab 软件完成, 程序如下:

```
fid = fopen('pic.elf', 'w'); //打开文件
img = imread('Image03.BMP'); //读图像数据
```

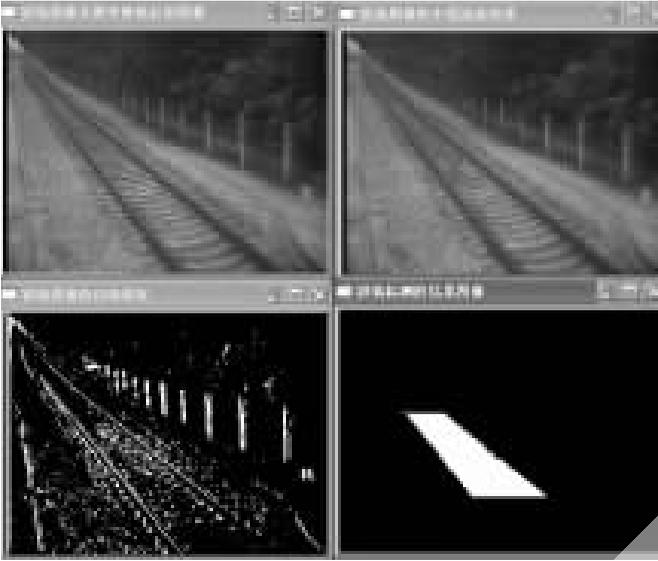


图4 铁轨图像仿真结果

```
imshow(img); //显示图像
fwrite(fid, img, '.'); //写数据
fclose(fid); //关闭文件
```

由于是灰度图像,只读取其亮度值。图像分辨率为640×480。写数据可以用fprintf函数或fwrite函数,但是实验表明使用fprintf函数写数据,文件大小302 kB,显示图像不正常;而使用fwrite函数写数据文件仅300 kB,显示图像正常。说明两种函数写数据方式本质不同,造成写入数据格式不同。

图像显示过程:先从Flash中每次一行把数据读入BRAM,然后把每一位亮度值移位变为R、G、B三位,再从BRAM读数据到SDRAM显存,如此循环480次,用以显示图片。由于R、G、B值相同,显示的便是灰度图像。如果直接从Flash读数据到SDRAM显存,显示图像每行有不规则不连续的黑点,甚至显示不正常。显存的设置在TFT-Controller IP中完成,显存空间为2 MB,起始地址与SDRAM起始地址相同。

3.3.2 图像处理程序移植^[3]

由于开发环境不同,移植后程序在独立系统上运行,需要对OpenCV仿真程序做一些改正。FPGA编程系统支持C语言标准库函数,所以打印输出显示函数print()、动态内存分配函数malloc()可以直接使用。尽管printf()函数也可以用于打印输出结果,但目的是把程序放入大小为32 KB的BRAM,实验表明它比print()函数占用空间大一倍。在OpenCV中,可以直接使用cvShowImage()、cvReleaseImage()、cvDestroyWindow()函数显示图像和释放内存空间,在移植程序中要自行设计这些函数。移植程序中subplot()函数用于在屏幕上显示4幅图像(降低分辨率源图像、滤波图像、阈值分割图像、铁轨检测图像),DeleteAllPointElems()函数用于释放内存空间。其他函数,例如降低分辨率函数Dec()、滤波函数filter()、边缘检测

函数edge(),可以完全使用OpenCV中的程序,不需要做修改。移植后主程序如下:

```
int main()
{ print("\n-- Entering main() --\n");
  SourceImage=(Xuint8*)malloc(640×480);
  DecImage=(Xuint8*)malloc(320×240);
  FilterImage=(Xuint8*)malloc(320×240);
  EdgeImage=(Xuint8*)malloc(320×240);
  ResultImage3=(Xuint8*)malloc(320×240);
  //为图像分配内存空间

if (SourceImage==NULL)
{print("\n-- mem allo fail--\n");
exit(1);} //验证空间是否分配成功
XTft_Initialize(&Tft, TFT_DEVICE_ID);
//TFT显示初始化
XromTftTestColor("black", 0);
//显示背景设置为黑色
flbuf=(unsigned char*)Flash_BASEADDR;
//设置Flash图像基地址指针
p=SourceImage; //设置源图像指针
for (y=0; y<HEIGHT; y++)
{rowpoint1=flbuf+y*WIDTH;
for(x=0; x<WIDTH; x++)
{data1=*(rowpoint1+x);
*p++=data1;
//读源图像数据
dec(SourceImage, DecImage);
filter(DecImage, FilterImage, 320);
edge(FilterImage, EdgeImage, 320);
//图像降低分辨率、滤波、边缘化
nt areanum=0;
GetFeature(EdgeImage, 320, 240,
ConnLabel, pFeatures, &areanum);
//边缘提取,搜索连通域
GetRailArea(320, 240, pFeatures,
areanum, lowLeftRail, lowRightRail);
//搜索铁轨区域,获得左右轨
int i, j;
for (i=1; i <= areanum; i++){
DeleteAllPointElems(pFeatures[i]);}
//释放内存空间

int Left, Right;
for(i=1; i<240; i++){
Left=lowLeftRail[i];
Right=lowRightRail[i];
if((Left>0)&&(Right>0)){
```

```

for(j=Left ; j<=Right ; j++){
*(TrackImage+i*320+j)=255 ; } }
//填充铁轨左右轨之间区域

subplot(DecImage , 1);
subplot(FilterImage , 2);
subplot(EdgeImage , 3);
subplot(TrackImage , 4);

//显示 4 幅处理图像

print("-- Exiting main() --\r\n");
}

```

FPGA 图像处理结果如图 5 所示。



图 5 直线铁轨智能延长结果

本文实现基于 FPGA 的铁轨检测算法, 首先完成 OpenCV 程序仿真, 然后移植到 FPGA 构建的硬件系统中, 可以成功检测出铁轨所在区域, 并在一定条件下进行铁轨智能延长。研究结果表明, 检测一幅分辨率为 640×480 图像, 大约需要 30 s, 如果应用于实时视频流系统中, 则硬件平台设计需要进行精简, 以提高速度。也可考虑基于硬核、多核技术, 来提高处理速度, 以满足实时视频流处理。

参考文献

- [1] 赵泽才, 常青. 基于 MicroBlaze 的嵌入式系统设计[D]. 湖南: 国防科学技术大学, 2005.
- [2] 李俊, 杨春金. 基于边缘特征及对称差分的铁路安全图像处理技术研究[D]. 武汉: 武汉理工大学, 2009.
- [3] 杨杰, 黄朝兵. 数字图像处理及 MATLAB 实现[M]. 北京: 电子工业出版社, 2010.

(收稿日期: 2010-11-14)

作者简介:

阮军, 男, 1976 年生, 副教授, 主要研究方向: 信号与信息处理, 图像处理与模式识别。

刘在群, 男, 1988 年生, 本科, 主要研究方向: 信号与信息处理。