

基于时域有限差分法的 IBIS 模型修正

张志伟

(陕西理工学院 电信工程系, 陕西 汉中 723000)

摘要: 针对高速电路设计中 IBIS 模型仿真精度较差问题, 将时域有限差分算法与 IBIS 模型相结合。通过实验对高速 PCB 设计中常见的结构(完整接地面、狭缝和过孔)进行了信号完整性分析, 结合时域有限差分法改进的波形、speed2000 仿真波形与实际测量的波形三者之间的比较, 结果表明该修正算法可以显著提高仿真模型的准确度, 达到提高设计成功率, 缩短研发周期, 降低成本的功效。

关键词: 时域有限差分法; speed2000; IBIS; 信号完整性; 仿真模型

中图分类号: TP391.41

文献标识码: A

文章编号: 1674-7720(2011)09-0093-03

Updating of IBIS model based on FDTD method

Zhang Zhiwei

(Department of Engineering Information, Shaanxi University of Technology, Hanzhong 723000, China)

Abstract: To the poor simulation accuracy of IBIS model in high-speed circuit design, combing FDTD algorithm with the IBIS model to improve simulation accuracy of IBIS model. Experiments were carried out to analyze signal integrity for the common structure (complete ground plane, the slit and via) of high-speed PCB design, by comparison among improved waveform combining with FDTD, speed2000 simulation waveform and the measured waveform, it verifies the correction algorithm can not only significantly improve the accuracy of simulation models, enhance the success rate of design, but also shorten the development cycle and reduce cost effectiveness.

Key words: FDTD; speed2000; IBIS; signal integrity; simulation model

高速 PCB 设计在数字系统设计中占据着越来越重要的地位, 系统能够稳定工作, 在很大程度上取决于 PCB 设计。整个高速 PCB 设计过程就是发现由高速高密度引起的信号完整性问题然后解决的过程^[1]。目前, 进行信号完整性分析主要借助于专业软件的帮助, 然而, 每个公司的产品均会对自己公司的设计或者研究领域有侧重, 相对于一些有个性需求的公司或者设计, 往往会存在兼容性不好。针对 IBIS 模型仿真精确度低的现象, 对模型进行适当的修正就是设计师必须考虑的问题^[2]。

近年来在信号完整性的电磁场数值分析方法中, 时域有限差分法(FDTD)受到广泛的重视。时域有限差分法是求解麦克斯韦微分方程的直接时域方法, 在计算中将空间某一点的电场(或磁场)与周围格点的磁场(或电场)直接相关连, 且介质参数已赋值给空间中的每一个元胞, 因此此方法可以处理复杂形状目标和非均匀介质物体的电磁散射、辐射等问题^[3]。

1 时域有限差分算法分析 IBIS 模型

1.1 IBIS 模型简介

Intel 最初提出了 IBIS 模型的概念, IBIS (Input/Output Buffer Information Specification)是用来描述 IC 器件的输入、输出和 I/O Buffer 行为特性的文件。在 IBIS 模型核心的内容就是 Buffer 的模型, 因为这些 Buffer 产生一些模拟波形, 从而仿真器利用这些波形仿真传输线的影响和一些高速现象(如串扰、EMI 等)。IBIS 模型描述了一个 Buffer 的输入和输出阻抗(通过 I/V 曲线的形式)、上升和下降时间以及对于不同情况下的上拉和下拉, 那么工程人员可以利用这个模型对 PCB 板上的电路系统进行 SI、串扰、EMC 以及时序的分析^[4]。

I/O Buffer 的数据, 对于一个 I/O (3-stateable) Buffer 需要 4 个 I/V 曲线来表征其特性, 其相应的 4 个关键词分别是: [Pull_up]、[Pull_down]、[GND_Clamp] 以及 [POWER_Clamp]。4 个曲线分别是: Pull_up 晶体管工作(输出为高电平)、

技术与方法 Technique and Method

Pull_up 晶体管工作(输出为低电平)、及两个输出为高阻状态时的曲线。输出状态为高时,得到的数据则是形成 [Pull_up] 的列表;输出状态为低时,所得到的数据是用来形成 [Pull_up] 列表的数据。

1.2 时域有限差分算法的实现步骤

时域有限差分法的主要特色是使用时间步长前进方式,在进行时间步长之前,必须先设定好参数。时域有限差分算法的主要实现步骤如下^[5]:

(1) 将时域麦克斯韦的旋度方程展成其坐标分量式(常用直角坐标系),用中心有限差分式替代各场分量对空间、对时间微分,得到时域有限差分法基本方程式。

(2) 定义时域有限差分法空间网格基本单元尺寸, $\Delta x, \Delta y, \Delta z$, 这三个轴向的单元尺寸可以相等,亦可以不相等,视具体问题而定。

(3) 在符合稳定法则下,计算时间步长 Δt 。

(4) 确定问题空间的大小,在直角坐标系中,问题空间一般为平行六面体,沿三个轴向边长 $L_x = N_x \Delta x, L_y = N_y \Delta y, L_z = N_z \Delta z, N_x, N_y, N_z$ 分别是沿三个轴向上单元的总数。

(5) 设置吸收边界条件,吸收边界主要目的为吸收时域有限差分法网格外的辐射场。

(6) 选用和设置激励源。

(7) 确定运算的总时间步数。

(8) 估算计算存储量。

(9) 数据记录与处理。

2 四层板中各种结构的仿真与修正

2.1 完整接地平面的分析

首先在四层 PCB 板中进行完整接地平面的仿真和测量^[6],实验板结构如图 1 所示。四层 PCB 板是相对介电系数(ϵ_r)为 4.3 的 FR4 的结构,微带线长 12.5 cm,输入信号接入方式为振幅 2.5 V 并具有 2.5 V 直流偏压的正弦波。为了避免连接器的不连续结构造成辐射影响测量的精确度,使用同轴线将直流电源接入差分 SMA 连接器;为了控制输入信号对输出端信号的干扰,输入线设计得很短(1.5 cm)。采用泰克公司数字实时示波器 TDS684C 接上 P6243 有源探头(1 G)测量时域上的波形。经实验测量由于在 IC 电压端有去耦电容稳压再加上完整接地平面的隔绝所以几乎没有地弹的现象,电源平面层上的信号也无周期的现象。图 2 为 EMI 的远场辐射测量对比结果,经 speed2000 模拟发现电源平面层(2D-FDTD)并无辐射,主要部分的辐射来自于信号层(由公式计算)而非地弹造成的,这与实际测量的结果比较吻合。同时也显出在接地面完整结构中,采用时域有限差分法结合 IBIS 模型仿真与采用 speed2000 软件仿真具有高度的一致性。

2.2 接地面狭缝结构的分析

为研究不连续结构中微带线跨越狭缝的效应,先在

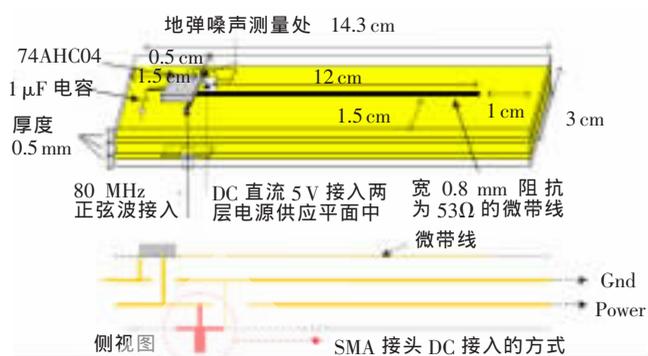


图 1 微带线结构

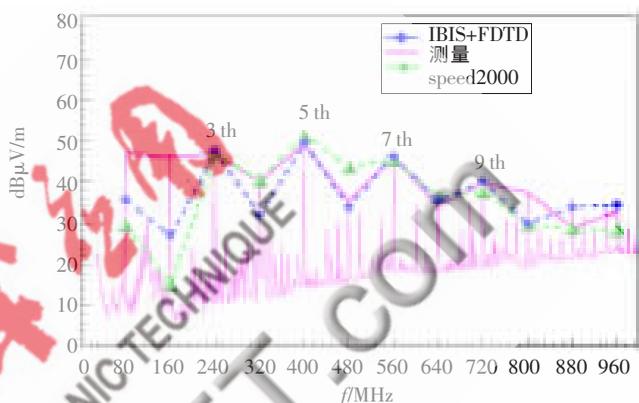


图 2 完整接地平面远场辐射比较

接地面挖了一个狭缝。配合 speed2000 对狭缝的处理方式^[7](在狭缝部分围上磁墙,所以能透过的能量仅有微带线耦合的噪声)将狭缝挖成 2.6 cm 正方形。经仿真和实际测量均发现时域上的远端波形出现了扰动,不像完整接地面波形那样平整,如图 3 所示,这是由于接地面的狭缝造成信号线上阻抗的不均匀分布造成的。通过对地弹噪声的模拟与测量结果比较,如图 4 所示,可以看出由于狭缝的关系使得部分的信号耦合到电源平面层,并且以噪声的状态出现造成了电源的扰动。

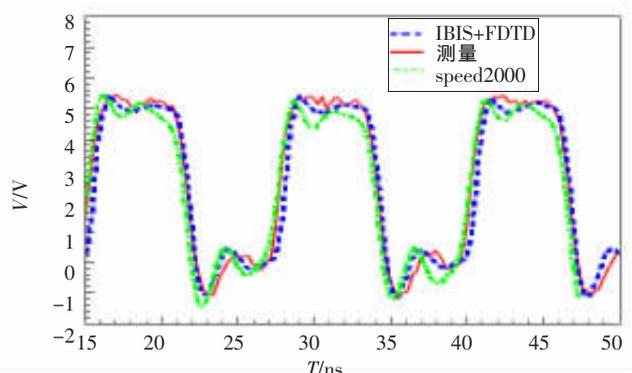


图 3 狭缝结构远端波形比较

2.3 过孔结构的分析

在高速多层 PCB 板中占最多数量的结构为过孔^[8],过孔由金属柱、焊盘和反焊盘组成。在此种结构中因阻抗不连续引起的信号完整性问题也较为严重,图 5 所示为四层板仿真的过孔结构。

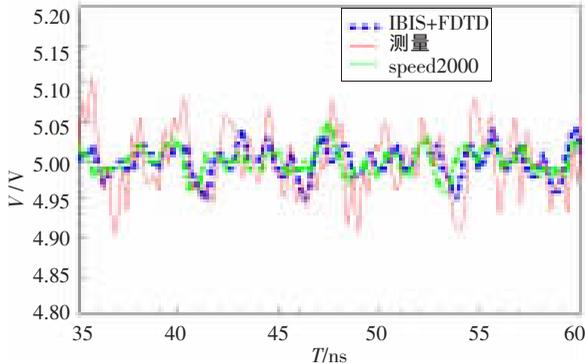


图4 狭缝结构地弹噪声比较

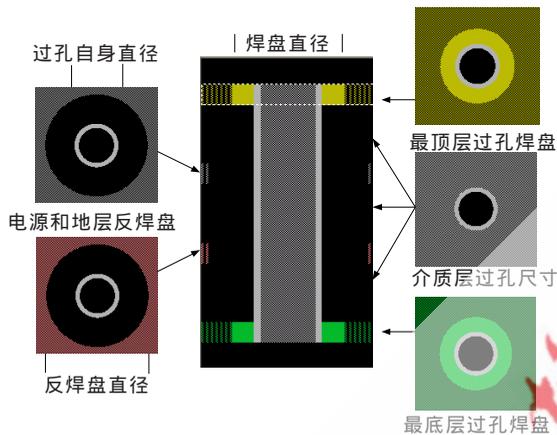


图5 过孔结构示意图

图6为远端的仿真波形比较,如同跨越狭缝的微带线,由于整条信号线的阻抗分布不均匀造成远端波形也有一些不平整,但由于过孔(via)穿越的长度(1.5 mm)造成的阻抗不连续段并不如狭缝(26 mm)那么长,所以在信号的扰动上并不像狭缝结构的扰动那么剧烈,但比完整接地平面来说扰动量还是比较大。而透过过孔(via)在电源平面所造成的地弹却很明显地比狭缝上的大,如图7所示,主要是由于狭缝的耦合量主要来自于狭缝两端的压差并不会直接影响整个电源供应平面的场量。运用有限时域插分法分析IBIS模型的仿真结果与speed2000的仿真结果一致,同样发现此种结构中电源平面层(2D-FDTD)所造成的辐射远大于信号层所产生的辐射,显示出此结构主要的辐射来自电源供应平面的扰动。

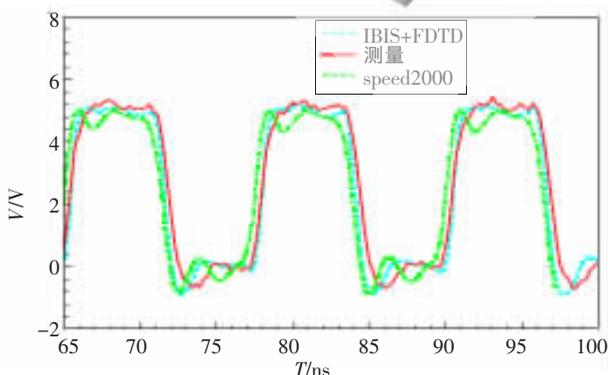


图6 过孔结构远端波形比较

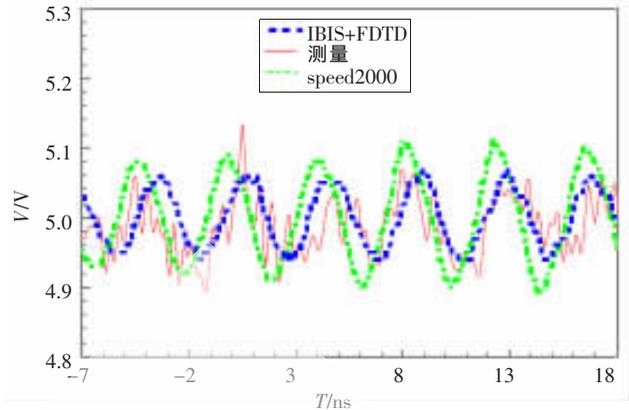


图7 过孔结构地弹噪声比较

从各种结构的仿真和测量结果来看,结合有限时域插分法分析IBIS模型的方法除了输入波形造成的干扰外,无论在时域或频域上均与测量的结果十分的接近与类似,并且对各种结构中仿真的结果与Signity公司开发的商用信号完整性分析软件speed2000的仿真结果非常吻合。由此可以验证,结合时域有限差分法对IBIS模型进行适当地修正可以很好地提高仿真模型的准确度,可以解决单纯利用speed2000等商用软件进行仿真而出现的仿真与实际测量之间存在误差的情况。

参考文献

- [1] BOGATIN E. 信号完整性分析[M]. 李玉山, 李丽平, 等译. 北京: 电子工业出版社, 2005.
- [2] YOUNG B. 数字信号完整性: 互连、封装的建模与仿真[M]. 李玉山, 蒋冬初, 等译. 北京: 机械工业出版社, 2008.
- [3] NICUCHI Y T, BADA Y, NAGAOKA N, et al. An improved thin wire representation for FDTD computation[D]. IEEE Trans Antennas Propagat., 2008.
- [4] VARMA A K, STEER M, PAUL D. Improving behavioral IO buffer modeling based on IBIS[J]. IEEE Transactions On Advanced Packaging, 2008, 31(4):711-721.
- [5] 马万明. FDTD 方法及其在电磁兼容问题中的应用[D]. 西安: 西安电子科技大学, 2008.
- [6] ONG C J. Full-wave solver for microstrip trace and through-hole via in layered media[J]. IEEE Transactions on Advanced Packaging, 2008, 31(2):292-302.
- [7] Ling Yuchen. Using IBIS model for signal integrity and EMI analysis in FDTD method simulation [D]. Taiwan, National Sun Yat-sen University, 2003.
- [8] OH K S D, LAMBRECHT F, et al. Accurate system voltage and timing margin simulation in high-speed I/O system designs [J]. IEEE Transactions on Advanced Packaging, 2008, 31(4):722-730.

(收稿日期: 2010-12-01)

作者简介:

张志伟,男,1977年生,硕士,讲师,主要研究方向:电子技术教学,高速电路设计中的信号完整性分析。