

# 基于 ATOM 处理器的工业控制系统实现

阮翔, 周明政

(中国电子科技集团第 52 研究所, 浙江 杭州 310013)

**摘要:** 给出一款基于 Intel ATOM 处理器的工业控制系统的设计方案, 并对 Menlow 平台架构、系统电源、时钟、音频、视频、BIOS 等实现要点作了深入阐述。经过测试应用, 该系统各项性能指标均达到设计要求。

**关键词:** ATOM 处理器; Menlow; BIOS; LPC 总线

中图分类号: TN492

文献标识码: A

文章编号: 1674-7720(2010)20-0018-04

## Design of industrial control system based on ATOM processor

RUAN Xiang, ZHOU Ming Zheng

(China Electronics Technology Group Corporation No.52 Research Institute, Hangzhou 310013, China)

**Abstract:** With the development of technology, peoples focus on the performance, solidity, power and volume of industrial control equipment at the industrial application area. This paper describes an Intel ATOM processor-based industrial control system design, and gives emphasis to Menlow architecture, system power supply, clock, audio, video, and BIOS. After commissioning, the performance of the system meet the design requirements.

**Key words:** ATOM processor; Menlow; BIOS; LPC bus

ATOM 处理器采用突破性全新设计的 45 纳米工艺, 将 4700 万个晶体管集成至一块面积小于 25 mm<sup>2</sup> 的单一芯片中, 从而成为了英特尔史上体积最小、功率最低的 X86 处理器。由于性能出色, 功耗很低, ATOM 处理器非常适用于移动互联网设备、低功耗移动互联网计算机、基础互联网台式机, 以及对功耗要求苛刻的工业应用场合<sup>[1]</sup>。

本文针对工业控制系统小体积、低功耗的应用需求, 利用 Intel 最新的低功耗移动 ATOM 处理器特点, 提出一整套工业控制系统设计方案。

### 1 平台架构

Intel 定义的“迅驰 Atom 处理器技术”整套平台包括 Intel Atom 处理器 (Silverthorne 和 Diamondville)、低功耗“伴侣芯片”(桥芯片)以及超薄超轻的设计。Diamondville 与 945GSE 桥芯片搭配组成 Navy Pier 平台。Silverthorne 和代号 Pouslbo 的桥芯片搭配组成 Menlow 平台。Navy Pier 平台采用两块桥芯片, 体积较大, 主要适用于消费电子类产品, Menlow 平台中采用集成的桥芯片, 整个平台体积较小, 功耗很低, 非常适合工业平台应用, 本文采用的是 Menlow 平台的实现方案。

Menlow 平台主要由 Pouslbo 桥芯片和 ATOM Z5××

处理器组成。Pouslbo 桥芯片面积 22 mm×22 mm, 可提供两条 PCI-E x1 插槽、1 个 IDE PATA 100 接口、3 个 SDIO 和 MCC 存储卡插槽, 内部集成了 USB 2.0 控制器、内存控制器、高清晰度音频控制器、图形核心等众多模块。在图形核心方面采用 GMA500 核心, 核心频率高达 200 MHz, 支持 DirectX 9、OpenGL 和 3.0+Shaders, 同时支持硬件解码 H.264、MPEG2、MPEG4、WMV9 等<sup>[2]</sup>。

本设计中采用单通道内存控制器, 可以支持 DDR2 533 和 DDR2-400。通过桥片扩展了网口、LVDS、DVO 口, 4 个 USB 口, 1 个 PATA 和 SATA。音频为 HD Audio。其他的如 RS232、系统灯指示、开关机控制则通过 LPC 总线扩展实现。系统框图<sup>[5]</sup>如图 1 所示。

### 2 系统电源的设计

电源是 ATOM 系统设计的一个重要环节, 难度在于:(1)因为要给多个功能模块供电, 需要采用很多开关电源, 对整个系统的 EMI 电磁干扰影响很大。(2)要充分考虑电源的转换效率。ATOM 处理器主要用在便携式的应用场合, 在选用器件时, 不但要保证功率足够, 还要经济高效。电池的供电时间, 也是整个系统性能考核的重要一环。电源转换时功率损失所产生的热量也会造成系统温度上升, 导致系统散热成本的增加。

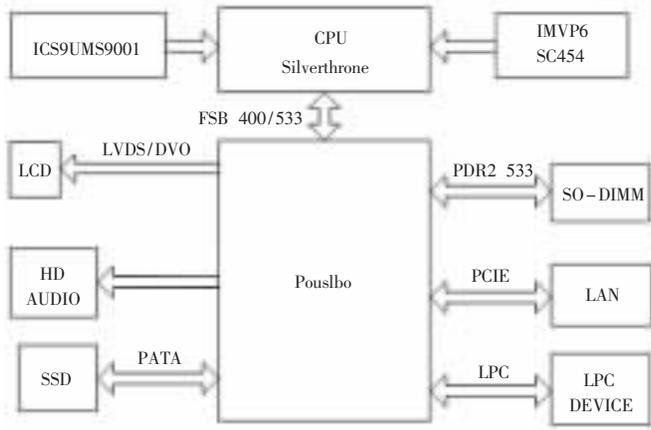


图 1 系统框图

在本设计中,利用 LT4100 实现电池的充放电管理。 $V_{IN\_3.3V}$  为常备电压,只要外接电源或内部电池有电,芯片 7803 就工作。该芯片主要是负责给 EC 供电,EC 一旦检测到开机按键信号,就产生开机脉冲  $POWEREQ\#$ ,LT3780 开始工作,电源管理电路开始运行,后续电路依次使能。设计中选用 SC454 为 CPU 内核供电芯片,该片是单相高性能 PWM 控制器,专用于增强型 IMVP-6 和 IMVP6+™ 处理器。片内支持所有 IMVP-6/6+ 的需求,如有效电压步进、输出电压动态可调,深睡眠设置等。SC454 使用了迟滞控制技术,比传统的 PWM 控制器有着更快的反应速度。删除了敏感电阻,减少了功耗,简化了 PCB 布板。集成智能化驱动技术通过软开关控制上下两侧的 MOS 管,有效减少了过冲、振铃和 EMI。该芯片提供系统时钟使能脚  $CLKEN\#$  和过热指示信号  $VRTT\#$ 。在电源输出稳定后, $CLKEN\#$  打开系统时钟芯片;过热时, $VRTT\#$  提供信号给桥片,关闭系统。SC454 根据处理器负载情况调节核心电压,负载上升时,逐步下降电压,从而能够使高负载状态下的 CPU 耗电量降低。从而确保系统有比较低的 TDP,平均与主动耗电量。

选用 SC486 产生 DDR 内存的 1.8 V 电源,SC415 产生桥片的内核电压  $+V_{CCP}$  和辅助 I/O 电压  $+V1.5S$ ,SC454

产生  $+V_{CC\_CORE}$ 。在实际应用过程中,上电次序很重要,一般情况下,先开 SC486,输出电压稳定后,再开 SC415,  $+V_{CCP}$  和  $+V1.5S$  稳定后才使能 SC454,输出  $+V_{CC\_CORE}$ 。关机次序则相反。本项目采用 CPLD 实现了电源的开关机和低功耗处理,包括进操作系统后的关机、待机、休眠以及重启功能。如图 2 所示。

为了提高系统可靠性以及电磁兼容特性,电源的合理布局非常重要。正确的解决方案是在印制电路板的电源层按电源布局分割出相应数量的电源块。每个电源块都应保证足够的面积以负荷工作电流,而且拥有各自独立的返回地线以有效避免不同电源之间的干扰。其次还应该在电源上加不同频响段的退耦电容以保持电源的纯净。

### 3 时钟拓扑

系统所需要的各种时钟信号由时钟发生器 ICS9UMS9001 产生,特点如下:专为超级移动 PC (UMPC) 设计的时钟芯片,芯片内部最大限度抑制 EMI 电磁干扰;外加 14.318 MHz 晶振为振荡源;支持电源管理模式,具有低功耗和正常工作两种模式。本设计中,将模式选择输入管脚和 SC454 的  $CLKEN\#$  连接,确保在 CPU 内核上电时,时钟发生器工作,在休眠、待机等情况时,同步进入低功耗模式。

### 4 系统音频

Pouslbo 内部集成了 HD Audio 数字音频控制器。与传统的 AC'97 相比,HD Audio 具有数据传输带宽宽、音频回放精度高、支持多声道阵列麦克风音频输入、CPU 的占用率更低和底层驱动程序可以通用等特点。在本设计中,在外部扩展了一片符合 HD Audio 规范的 CODEC 编解码芯片 ALC888,即可实现通用音频功能,音频放大器采用 SM2303<sup>[5]</sup>。ALC888 是一个 7.1+2 通道的 HD Audio 编

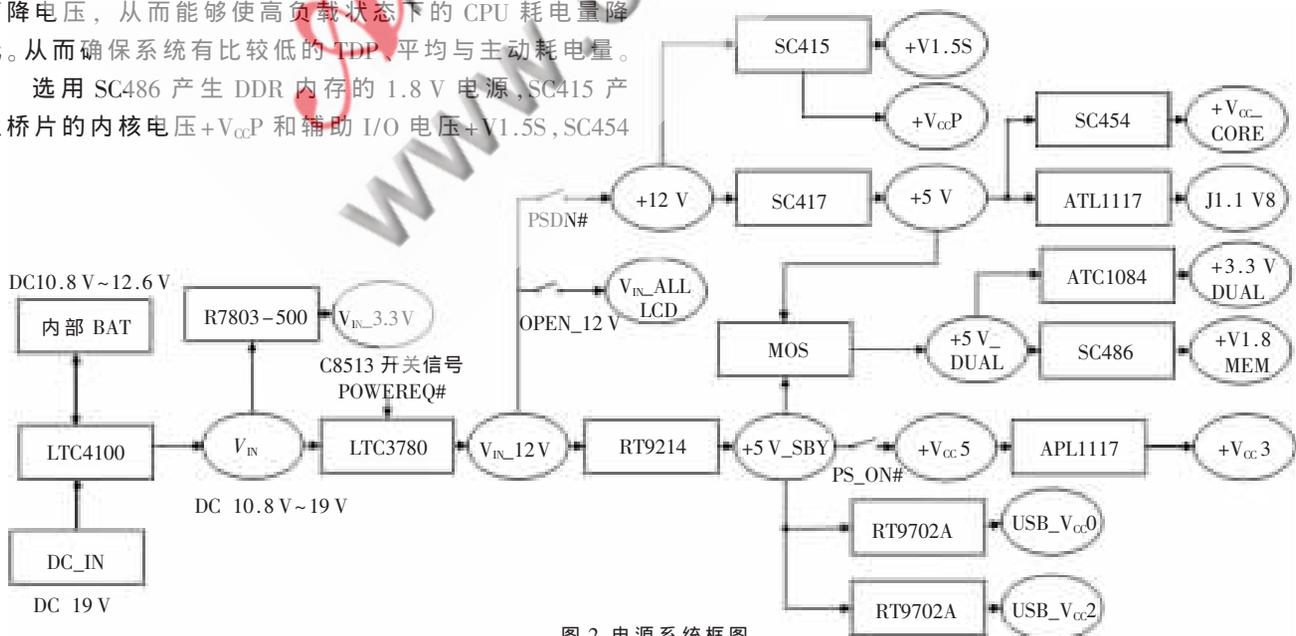


图 2 电源系统框图

## 硬件纵横

Hardware Technique

解码芯片,具有2路立体声输入ADC,10路DAC输出,几乎可以同时支持7.1音频回环、2路立体声输出。该芯片有2个SENSE信号线,带有插入感知功能,可以感知音频插头插入和拔除。Pouslbo的HD Audio数字音频控制器通过专门的“Azalia Link”总线与ALC888通信。具体信号线分别是位时钟(Bit Clock)、串行数据输出(Serial DataOut)、串行数据输入(Serial Data In)、同步信号(Sync)和复位信号(Reset#)。位时钟频率为24 MHz,由Pouslbo产生。如图3所示。

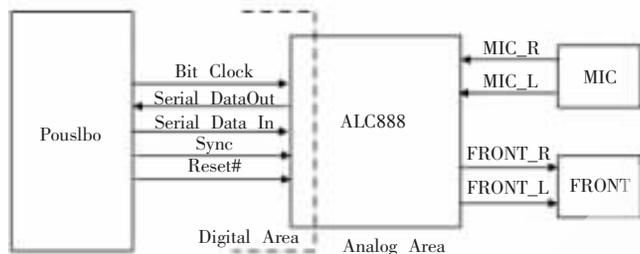


图3 音频连接图

要想音频品质良好,在PCB布线时模拟信号及回路必须与数字电路隔离,音频电路的模拟部分对数字噪声非常敏感。防范噪声的最好措施是遵循“功能分区”的原则,建立一个独立的模拟信号区域,以完全隔离模拟部分与数字部分的所有元件、信号通路、电源层以及接地层。一般将该区域放在板子的边缘,以尽量缩短信号线,减少音频信号线受干扰的可能。ALC888模数划分很清晰,没有交叉的区域,布板很方便<sup>[4]</sup>。

## 5 系统视频 LVDS、DVO

Pouslbo内部集成了GMA 500,配备了硬件解码支持,可以支持MPEG-4 AVC(H.264),可以在不给CPU带来额外负载的同时播放VC1(WMV9)、MPEG-2、MPEG-4视频。Pouslbo内部集成了LVDS、SDVO接口,可以直接引出。本设计中液晶显示屏选用Philips的LP121x04,该屏12.1英寸,1024x768像素,具有LVDS接口,使用很方便。根据实际应用的需求,扩展了一路DVO的接口。

## 6 外部接口

网络控制芯片选用了Realtek瑞昱公司64Pin LQFP封装的RTL8111,该片基于PCI-Express接口,真正解决了目前标准PCI接口对于千兆网卡带宽不足的问题。集成了10/100/1000转换器,支持远程唤醒和网络唤醒,兼容802.3系列协议,支持PCIE 1.1协议。该片嵌入了带有自适应均衡器的PCIE物理层,PCB布线长度可以达到40英寸,设计使用很方便。

Pouslbo只支持PATA口。本设计中采用JM20330实现SATA/PATA转换,该片包含了串行ATA的物理层、连接层、传输层以及并行ATA的控制器(应用层),符合串行ATA1.0a的协议,支持1.5 GHz的数据速率,主从模式可以通过跳线设置,支持PIO模式、UDMA模式<sup>[5]</sup>。

Pouslbo内部集成了USB接口,通过滤波器直接引出到端口。本设计中,引出了4个USB外部接口,如图4所示。

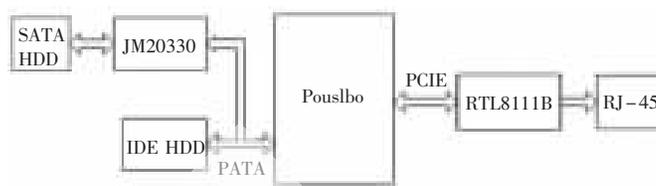


图4 网络、硬盘连接框图

## 7 LPC 总线

Pouslbo内部集成了LPC总线控制器。LPC总线是Intel为了取消慢速的ISA而制定的一个新规格<sup>[3]</sup>。以前在ISA上跑的硬件,例如键盘、鼠标、串口、并口等慢速外围都可用支持LPC的SUPER IO芯片控制,而且在软件上是完全兼容的。本设计中,选用的LPC外部嵌入式芯片为IT8513,主要负责外接键盘、电池电量、系统指示灯、开关机操作并通过ADM3202实现电平的转换,扩展引出两路串口。系统BIOS芯片也挂载在LPC总线上。上电开机后,由桥片提供时钟,读BIOS固件内容,引导系统启动。

系统BIOS采用Phoenix BIOS 6.0源代码软件包,在此基础上进行二次开发。BIOS按功能可分为四个大的模块:加电自检POST(Power On Self Test)部分、基本的中断服务例程、系统BIOS设置和引导加载。POST提供了一系列诊断例程来测试系统组件,初始化数据区并报告系统信息<sup>[6]</sup>。一般说来,POST测试通过后基本能保证各硬件设备的正常工作,从而使得系统正常运行。如图5所示。

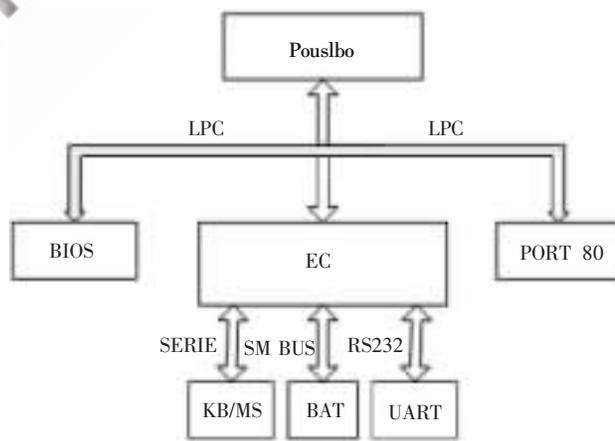


图5 LPC总线连接图

对于低功耗平台来说,性能已经不是衡量的唯一标准,甚至不是最重要的标准,而低功耗和低发热量才是最大亮点。本系统在没有散热片的情况下不但完成了所有的调试和测试,而且还保持了非常低的温度。实测系统板在带固态硬盘不接屏、运行WindowsXP操作系统时,平均功耗为5.96 W,待机为5.6 W。带屏测时,平均

## 硬件纵横

Hardware Technique

功耗为 9.39 W,待机为 6.39 W。目前市面上普通的 2.8 Ah 的 3 节锂离子电池,正常使用时可以续航 4 h 以上。整机体积较小,实际尺寸为 10 cm×6 cm。

整机测试中,系统可以在 WindowsXP 操作平台上连续稳定运行 3DMark 等测试软件超过 24 h,完全能满足特定的低功耗工业用途。本系统已成功应用到客户的便携式移动计算机系统中,通过了军方组织的高低温、淋雨、振动、跌落及冲击试验,稳定性符合要求。性能也达到目前相似商用平台的水平,表 1 为采用 EVEREST v5.50.2100 软件常温下进行的测试数据。对比台湾某专

业公司的商用平台,本主板在浮点运算、CPU 性能、内存读写等方面的测试数据均与之不相上下,达到了原定各项性能指标的设计要求。

## 参考文献

- [1] Intel® Centrino® Atom™ Processor Technology Design Guide. March 2009, Revision 2.1.
- [2] External Design Specification (EDS) System Controller Hub (Intel SCH) Small Form Factor. February 2009, Revision 2.1.
- [3] Intel® Low Pin Count (LPC) Interface Specification, August 2002, Revision 1.1.
- [4] Intel® Atom™ Processor and Intel® System Controller Hub US15W Layout Checklist, June 2008 Revision 2.1.
- [5] Menlow Platform Crown Beach Customer Enabling Board Schematics, November 2007, Revision 1.5.
- [6] 韩山秀. BIOS 的设计与实现[J]. 微电子学与计算机, 2005, 22(11): 1132, 115.

(收稿日期: 2010-06-28)

表 1 性能对比表

项目	自研平台	外购板卡
FPU Julia	392	393
FPU Mandel	73	72
FPU SinJulia	142	142
CPU Queen	1 876	1 878
CPU Photoworxx	1 463	1 477
CPU Zlib	4 232 KB/s	4 240 KB/s
CPU AES	918	919
内存读取	2 322 MB/s	2 321 MB/s
内存写入	2 127 MB/s	2 124 MB/s
内存复制	2 099 MB/s	2 095 MB/s
内存潜伏	128.2 ns	147.8 ns

## 作者简介:

阮翔,男,1980 年生,工程师,硕士,主要研究方向: X86、嵌入式系统硬件研究。

周明政,男,1979 年生,工程师,硕士,主要研究方向: 嵌入式系统研究。