

一款基于 APA300 的创新型 FPGA 实验板^{*}

陈汉林

(北京电子科技学院 电子信息工程系, 北京 100070)

摘要: 基于 Actel 公司 Flash 型 FPGA 芯片 APA300 设计并实现一款创新型 FPGA 实验板。该实验板包括 2 片互通的 APA300、丰富的外围设备和常用外部设备端口, 还提供与外部电路连接的扩展接口, 能够开展多种创新性实验, 并可作为科学预研的平台。在详细介绍了实验板各部分的实现原理和电路连接图后, 给出了实验板的两个典型创新性实验示例: 协处理器密码机和 MP3 播放器。

关键词: APA300; 创新型 FPGA 实验板; 协处理器密码机; MP3 播放器

中图分类号: TP368.1

文献标识码: B

文章编号: 1674-7720(2010)14-0023-03

An innovative FPGA experiment board based on APA300

CHEN Han Lin

(Department of Electronic Information Engineering, Beijing Electronic Science and Technology Institute, Beijing 100070, China)

Abstract: An innovative FPGA experiment board based on flash FPGA APA300 of Actel is designed and implemented. Containing two interconnecting APA300 chips, plentiful peripheral circuits, general interfaces of peripheral equipment and the extended interface connecting with external circuits, the board can do many innovative experiments, and can act as the platform of scientific pre-research. In this paper, the principles of realization and circuit diagrams of all the parts are introduced detailedly, and two typical examples of innovative experiments are given: cipher machine with coprocessor and MP3 player.

Key words: APA300; innovative FPGA experiment board; cipher machine with coprocessor; MP3 player

21 世纪的教育是开放、创新的教育, 其主要目标是培养具有创新能力的高素质人才。因此, 创新是教育, 尤其是高等教育的灵魂。然而由于现有 FPGA 实验平台大多功能固定、可扩展性差、便携性差, 不方便学生进行自主设计、自我创新。本文基于 APA300 设计并实现了一款成本低、功能强、可扩展性好、便携性好的创新型 FPGA 实验板, 可方便学生开展多种创新型实验, 进行自主创新的探究性学习, 能充分调动学生的主观能动性, 激发学习兴趣, 增强学生的创新实践能力, 同时该实验板还可作为科学预研的平台。

1 FPGA 器件的选用

FPGA 器件选用 Actel 公司基于 Flash 开关编程的 ProASIC plus 系列芯片 APA300。该器件采用 0.22 μm 、4 层金属工艺制造, 包含 30 万门系统门, 有 72 Kbit 内嵌式 RAM 资源, 编程信息存储在 Flash 可编程逻辑开关中, 具有低功耗、高密度、非易失性、可重复编程、不需要专门的编程芯片等特点, 同时由于其元胞阵列结构类

似于门阵列, 具有与 ASIC 设计方案从物理上的易转换特征, 所以被广泛应用于消费电子产品、工业控制、航空电子、通信技术领域^[1], 性能可完全满足高校 FPGA 教学和中规模数字系统设计的要求, 而且其开发软件 Libero 易学易用。

2 实验板的设计与实现

实验板总体结构框图如图 1 所示。实验板主要包括 2 片 APA300、数字量输入、LED 显示、七段数码管显示、RS232 串行接口、并行接口、蜂鸣器及其驱动电路、多路时钟信号源和 100 MHz 高频信号源以及电源和复位电路。为使开发板使用灵活方便, 还提供了能与外部扩展电路相连的扩展接口, 并通过并行总线和状态控制线实现 2 片 APA300 的互连。

2.1 APA300 电路

为便于开展创新性实验和满足外围电路对 IO 数目的要求, 实验板选用 2 片 PQFP208 封装形式的 APA300 芯片, 它们之间通过 16 bit 并行接口相连。除并行接口外, 2 芯片间还添加了状态控制线, 即硬件握手信号线/START、/DONE, 可加快相互通信的速率。常用的功能模

《微型机与应用》2010 年第 29 卷第 14 期

* 基金项目: 863 资助项目 (2007AA01Z472)

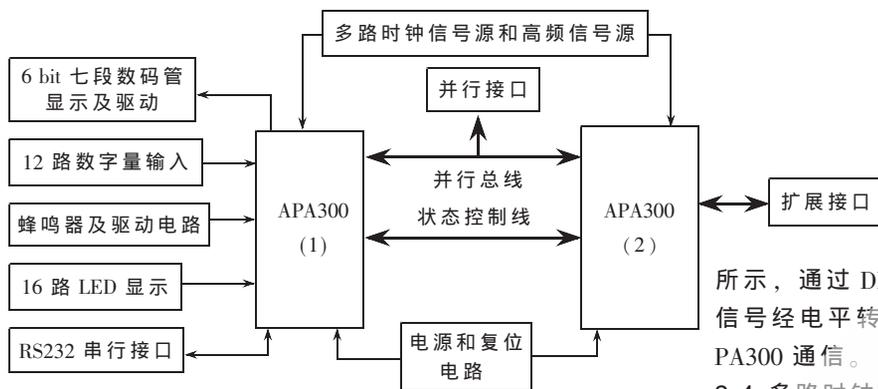


图1 实验板总体结构框图

块与芯片 U1 相连, 扩展接口与芯片 U2 相连。APA300 电路连接图如图 2 所示。

2.2 数字量输入和显示输出电路

2.2.1 数字量输入电路

实验板上共有 12 个输入开关, 最多可向 APA300 提供 12 路数字量输入, 可完全满足中规模数字电路设计要求。为了使输入电平状态清晰美观, 12 路输入均带有 LED 电平指示, 同时设有滤波及保护电路, 单路数字量输入的电路原理图如图 3(a) 所示。

2.2.2 显示输出电路

显示输出电路由两部分组成:

(1) 16 路发光二极管用来显示 APA300 的输出电平, 其中发光二极管配有红、黄、绿 3 色, 以满足彩灯控制、交通信号灯控制类电路设计的需要。16 路发光二极管由 2 片 74HC244 驱动, 每片驱动 8 路, 单路发光二极管显示电路原理图如图 3(b) 所示;

(2) 6 bit 七段数码管用来显示 BCD 码数字量输出, 以满足数字钟、测频计类电路设计的需要。七段数码管显示电路原理图如图 3(c) 所示。七段数码管选用带小数点

显示的共阴极半导体数码管 BS201A, 显示信号由 2 片 74LS07 驱动。6 bit 七段数码管采用动态扫描显示, 由片选 CS1~CS6 动态选择, CS1~CS6 高电平有效, 任何时刻只有一位片选有效。

2.3 RS232 串行接口

RS232 串行接口电路原理图如图 4

所示, 通过 DB9 串行插座与外部串口相连, RS232 电平信号经电平转换芯片 MAX232 转换成 TTL 电平后与 APA300 通信。

2.4 多路时钟源和高频信号源

多路时钟源和高频信号源电路原理图如图 5 所示。多路时钟信号由集成晶体振荡分频器 CD4060 提供, 该芯片配以 32768Hz 的晶体, 可产生多路时钟信号。高频信号源由 33MHz 有源晶振提供。

2.5 电源和复位电路

开发板采用三端可调整流稳压电源 LT1085, 所以实验板对电源要求很低, 任何交直流电源只要满足输出电压为 9 V~12 V, 输出电流不小于 500 mA 即可使用。APA300 内部工作电压接 2.5 V 电源, 外部 IO 电压接 3.3 V 电源。开发板同时设有复位按键电路, 复位信号/RESET 低电平有效。

2.6 扩展接口

扩展接口为 60 针的双列直插接口, 外部扩展电路可很方便地与实验板相连。

3 典型创新性实验示例

3.1 主协处理器实验: 协处理器密码机

在复杂的系统中, 系统处理器不仅要完成整个系统快速、精确的控制, 还要处理一些复杂且耗时较长的任务, 这势必会增加处理器的负担, 降低系统性能。为解决这种问题, 人们引入了协处理器的概念。将复杂且耗时

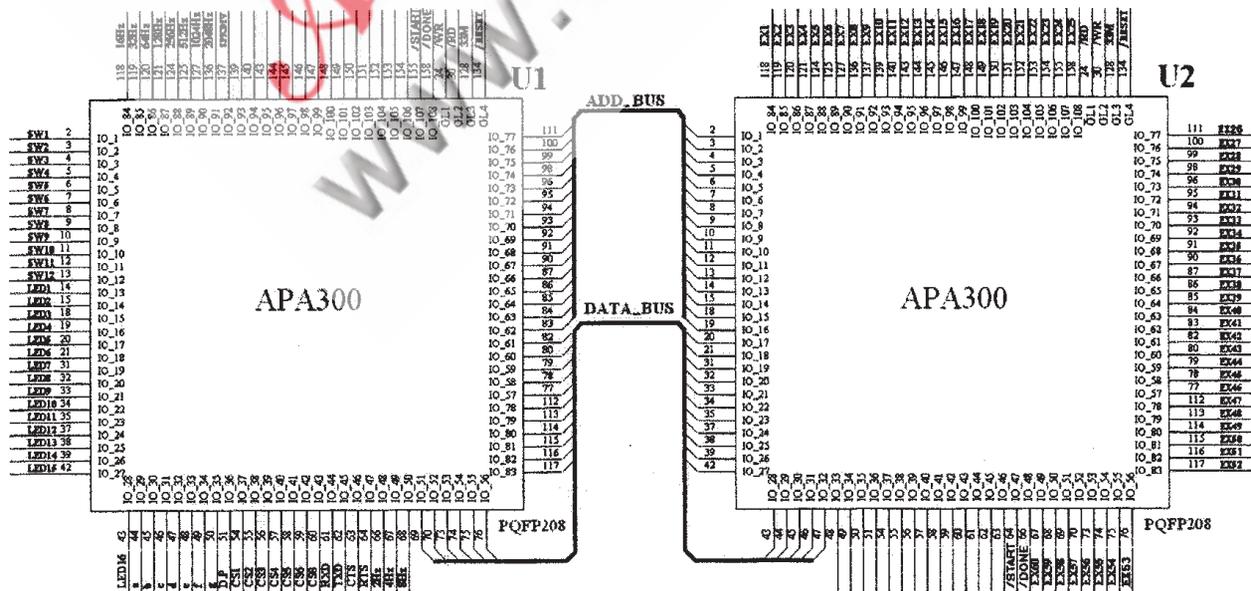


图2 APA300 电路

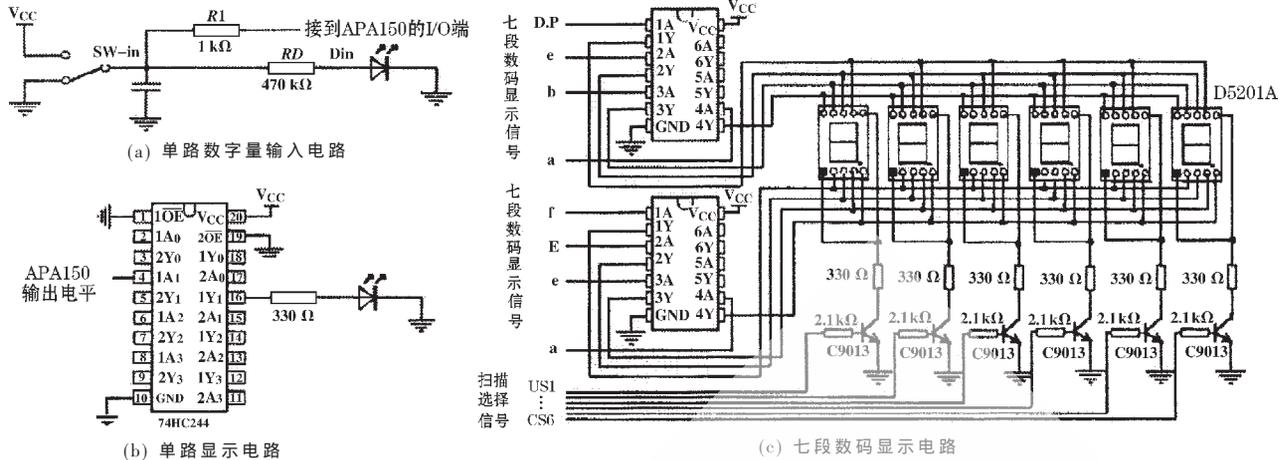


图3 数字量输入电路和显示输出电路

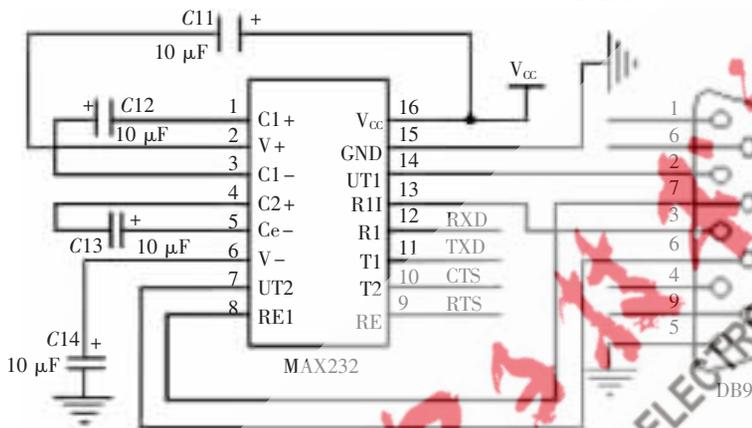


图4 RX232 串行接口电路



图5 多路时钟源和高频信号源电路

较长的任务交给一协处理器去处理,协处理器处理完后通知主处理器,从而减轻主处理器的负担,缩短主处理器的运行周期,同时还能增强某些功能创造条件。因此协处理器是一种与主处理器协同工作、辅助其完成特定计算任务的专用处理芯片或器件^[2]。随着电子类产品功能的日益增强,运算日趋复杂,复杂的数值处理更加频繁,协处理器被广泛应用于消费类产品、工业生产和国防建设。

本实验板上有2片通过16bit并行接口互连的APA300,可开展主协处理器实验。用本实验板开展协处理器密码机实验的逻

辑连接示意图如图6所示,将连有丰富电路资源的APA300(1)作为主处理器,将APA300(2)作为密码算法协处理器。主处理器主要负责接口通信、加解密信息的预处理、输入输出FIFO的管理以及加解密状态、模式的控制。协处理器实现密码算法,对主处理器通过并行接口送入的数据进行加解密,并把加解密结果回送给主处理器。这样主协处理器分工合作,完成对计算机数据的加解密,从而可实现协处理器密码机。

3.2 扩展实验:MP3 播放器

实验板提供了与外部扩展电路相连的扩展接口,使用者可以自己动手设计扩展电路板,从而设计出自己喜欢的FPGA实验。MP3播放器扩展实验逻辑连接示意图如图7所示,扩展板主要包括MP3解码器模块MAS3507D、D/A转换器模块DAC3550A、Flash存储器模块SST25VF128C、用户接口、LCD显示模块和并行接口等^[3]。扩展板通过扩展接口与本实验板相连,由APA300(2)编程实现对扩展板的控制,完成歌曲的并行接口下载、歌曲文件及歌曲地址信息的Flash存储、MP3数据流的解码、MP3数据流的数模转换以及FPGA各模块之间的协同工作,从而最终实现MP3播放器的各项功能,播放出悦耳动听的音乐。

本文基于Actel公司Flash型FPGA芯片APA300设计并实现了一款功能强、可扩展性好、便携性好的创新

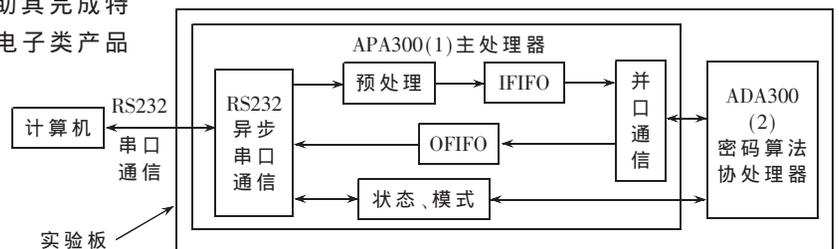


图6 协处理器密码机实验逻辑连接示意图

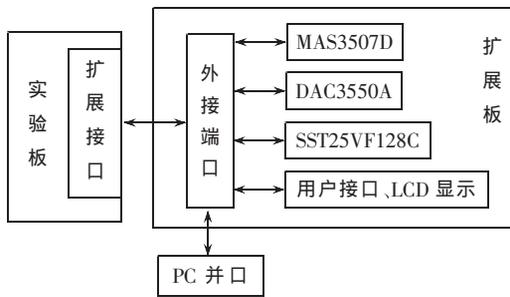


图7 MP3播放器扩展实验逻辑连接示意图

型FPGA实验板,该实验板包括丰富的外围设备、常见接口和对外扩展接口,能够开展多种创新性、综合性和趣味性的实验,为使用者提供了一个自由发挥创新能力

的空间和平台,并可作为科学预研的平台。

参考文献

- [1] 朱明程,熊元娇. ACTEL 数字系统现场集成技术[M]. 北京:清华大学出版社,2004.
- [2] 张雨浓,马伟木,李克讷,等.简述协处理器发展历程及前景展望[J]. 中国科技信息, 2008(13):115-117.
- [3] 梅宏亮,陈泽文,孙晓光. 数字系统自动化实验板的设计与实现[J]. 计算机工程与设计, 2004, 25(5):821-824.
(收稿日期:2010-01-21)

作者简介:

陈汉林,男,1976年生,讲师,主要研究方向:信息安全与系统集成。

电子技术应用
APPLICATION OF ELECTRONIC TECHNIQUE
www.chinaAET.com