

用 SD 卡设计 8086 全硅计算机的硬盘

吴 斌¹, 李翔宇¹, 时丙才¹, 李 焱¹, 高明伦²

(1. 中国科学技术大学 微电子研究室, 安徽 合肥 230026;

2. 合肥工业大学 微电子设计研究所, 安徽 合肥 230009)

摘要: 介绍了 8086 全硅计算机的体系架构, 设计了 8086 全硅计算机与 SD 卡连接的硬件接口, 并使用软件和硬件相结合的调试方法, 可快速调试验证 SD 卡的功能。通过 FPGA 的验证, SD 卡作为 8086 全硅计算机的硬盘, 可以简化设计过程、缩短设计周期。

关键词: APB 总线; SD 卡; 全硅计算机; 固态硬盘

中图分类号: TN47

文献标识码: A

Design of 8086 computer-on-a-chip hard disk with SD card

WU Bin¹, LI Xiang Yu¹, SHI Bing Cai¹, LI Yao¹, GAO Ming Lun²

(1. Microelectronics Research Laboratory, University of Science and Technology of China, Hefei 230026, China;

2. Institute of VLSI Design, Hefei University of Technology, Hefei 230009, China)

Abstract: In this paper, a 8086 computer-on-a-chip system architecture was described, a SD card hardware interface was applied to connect the 8086 computer-on-a-chip with SD card. A method of debugging between software and hardware can fast debug SD card functionality. FPGA based test shows that procedure of the design can be reduced and lots of time can be saved by using SD card as 8086 computer-on-a-chip's hard disk.

Key words: APB; SD card; computer-on-a-chip; solid-state disk

全硅计算机 CoC (Computer-on-a-Chip) 将传统 PC 主板上的 CPU、芯片组、内存、显卡、声卡和网卡等芯片最大限度地集成到单个芯片中。8086 CoC 集成了 Intel 8086 CPU^[1] 全硅计算机, 而由于 8086 CoC 高度集成性, 传统的机械硬盘已不适合。采用嵌入式的存储设备, 例如固态硬盘 (Solid-State Disk) 利用 Flash 芯片作为存储介质, 符合 ATA^[2]/SATA/SCSI 等接口传输协议。固态硬盘设计最大的障碍就是设计过程复杂, 用闪存 (Flash Memory) 芯片作为核心存储介质的固态硬盘需要设计复杂的控制器^[3]。为了简化设计的复杂性又兼顾固态硬盘的优点, 本设计采用 SD 卡 (Secure Digital Card) 作为 8086 CoC 的硬盘。因为 SD 卡是基于闪存的存储卡, 具有固态硬盘的特性, 安全性高、容量大、性能佳、环境适应性好等优点。采用 SD 卡作为 8086 CoC 的硬盘可避免设计复杂的硬盘控制器。

1 硬件设计

8086 CoC 系统采用 AMBA 双总线结构, 高速设备

如内存 (SDRAM)、显卡 (VGA) 等通过 AHB 总线与 CPU 进行数据交换, 而低速设备则经由 APB 总线 (Advanced Peripheral Bus) 与 CPU 通信。SD 卡作为 8086 CoC 的硬盘属于低速 I/O, 因此 SD 卡是挂载在 APB 总线上。SD 卡接口可以插入 SD 卡作为类似硬盘的大容量存储设备使用, CPU 通过 APB 总线对 SD 卡的数据进行操作。APB 总线与 SD 卡连接的转换接口是本文硬件设计的重点, 8086 CoC 体系架构图如图 1 所示。

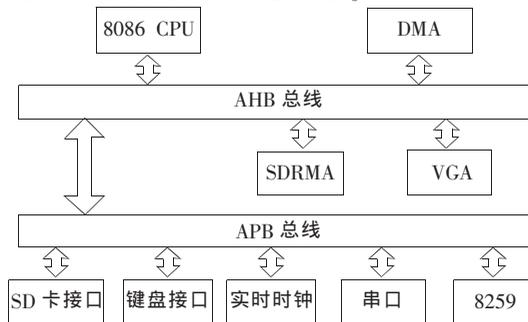


图 1 8086 CoC 架构图

技术与方法 Technique and Method

1.1 APB 接口简介

APB 总线是 AMBA 总线的外围总线, 有关于 APB 总线协议可以参照 AMBA™ Specification(Rev2.0)。SD 卡作为 I/O 挂载在 APB 的从主机口上, CPU 要对 I/O 设备访问, 必须对 I/O 设备分配地址, 本设计为 SD 卡分配的地址(只要与其他端口不冲突, 地址可任选)是 100H 和 101H(H 为 16 进制)分别为 SD 卡的数据端口与片选端口。CPU 对 SD 卡进行访问时, CPU 地址总线传送 APB 总线的地址为 100H 或 101H。此时, APB 总线通过自身内部的译码器使对应的从主机口有效, 对应的从机设备被选中、SD 卡 I/O 设备也被选中时, SD 卡就可以与主机进行数据通信。

1.2 SD 卡接口简介

SD 卡的工作模式分别是 SD 模式和 SPI 模式^[4], 本设计采用 SPI 模式。SD 卡的 SPI 模式设备使用 SD 卡协议的子协议和部分指令。SPI 模式的优势在于可以使用标准主机, 从而把外设减少到最低。表 1 所示为采用 SPI 模式下的 SD 卡的端口定义。

表 1 SD 卡接口及功能

端口 1	端口 2	端口 3	端口 4	端口 5	端口 6	端口 7	端口 8	端口 9
CS	DI	VSS	VDD	SCLK	VSS2	DO	--	--
片选	数据输入	电源地	电源	时钟	电源地	数据输出	保留	保留

SPI 模式是串行数据传输, 而 SD 卡是挂载在 APB 的从口上的 I/O 设备, APB 是并行数据, 要使 APB 数据与 SD 卡的数据匹配, 必须对 APB 数据进行转换, 转换为符合 SPI 模式下的数据格式。

1.3 SD 卡转换接口的设计

主机通过 APB 总线发送和接收的数据是 1 个字节(8 位)的并行数据, 而 SD 卡发送给主机设备的是串行数据, 1 个字节(8 位)为 1 个数据单位。SD 卡每次发送和接收串行数据是以 SCLK 为采样时钟, 每次上升沿为 1 次采样数据, 因此 1 次完整的数据采样需要 8 个 SCLK 时钟周期。SD 卡被访问期间的片选信号 CS 一直要保持为有效低电平。SD 卡转换接口的设计关键是: (1) APB 总线的并行数据要转换成符合 SPI 协议规范的串行数据; (2) SD 卡发送的串行数据转换成 APB 总线能够接收的并行数据; (3) 产生正确采样时钟信号 SCLK 和片选信号 CS。图 2 所示为 SD 卡转换接口模块的框图。

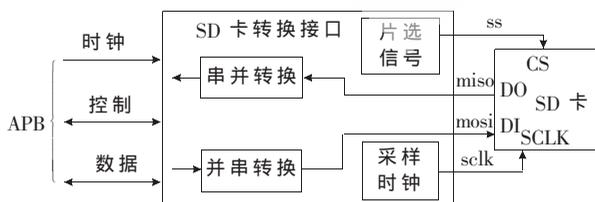


图 2 SD 卡转换接口模块的框图

片选信号由 APB 数据线的高位控制: 当 APB 总线的高位输出为低电平时, SS 信号为低电平, SD 卡被选

中; 当 APB 总线的高位输出为高电平时, SS 信号为高电平, SD 卡不被选中。APB 总线的高位数据产生是通过软件编程实现。并串转换器作用是: 首先将 APB 总线输出并行数据存储在移位寄存器, 然后移位寄存器的数据被移位成串行数据, 串并转换器就是并串转换器反过程。采样时钟发生器作用是: 采样时钟的上升沿应在每一位串行数据中央, 以确保采样时钟能够采样到正确的数据。

采用 Verilog HDL 硬件描述语言对 SD 卡转换接口模块进行设计, 用 modelsim6.1f 对该模块在 8086 CoC 系统平台进行仿真和调试。为了测试硬件接口, 通过编写基于 8086CPU 的汇编程序, 使 CPU 执行相应的汇编指令对 SD 卡进行操作, 实验证明 SD 卡转接口的数据端口信号的仿真波形满足 SPI 协议规范。

2 SD 卡的软件编程及功能调试

SD 卡的配置、读写和擦除是通过主机给 SD 卡发送相应的执行命令, 主机给 SD 卡发送命令通过软件控制来实现。SD 卡的所有命令都有固定的格式, 由 6 个字节组成: 起始位、传输位、命令索引、参数、CRC 和结束位。表 2 所示为 SD 卡的命令格式。复位命令 CMD0: 起始位为 0、传输位为 1、命令索引为 0、CRC 为固定值 1001010、结束位为 1。即 CMD0 的格式为 40H00H00H00H00H95H(H 为 16 进制)。

表 2 SD 卡的命令格式

	1 字节	2~5 字节		6 字节		
bit 位置	47	46	[45:40]	[39:8]	[7:1]	0
位宽	1	1	6	32	7	0
值	"0"	"1"	X	X	X	"1"
含义	起始位	传输位	命令索引	命令参数	CRC	结束位

2.1 SD 卡的初始化

本文设计了 APB 总线的 SD 卡硬件转换接口, 通过 BIOS 软件编程实现访问 SD 卡软件。用软件控制的方式给 SD 卡发送命令, 使 SD 卡完成初始化。SD 卡初始化有 2 个目的: 使 SD 卡工作于 SPI 接口模式、设置单块读写的数据长度。SD 卡上电复位后处于 SD 总线模式, 要使 SD 卡进入 SPI 接口模式, 需要在片选信号 CS 为低电平时发送命令 CMD0。由于 SD 卡在收到 CMD0 前处于 SD 总线模式, 因此 CMD0 是唯一需要正确冗余校验的命令。发送 CMD0 命令后, 接收 R1 回应, 判断 SD 卡是否正确接收命令。

CMD0 命令使 SD 卡进入休眠状态, 需要发送 CMD1 激活 SD 卡的初始化过程, 随后接收 R1 回应, 判断 SD 卡是否正确脱离休眠状态。

为了实现对 SD 卡的读写操作, 必须设定读写块的大小。SD 卡内部结构是按照每块 512 字节组成的, 可以

技术与方法 Technique and Method

对 1 块或者是多块进行读写,为了和 8086CoC 的硬盘结构一致,设定为单块读写。给出内嵌在 BIOS 当中初始化的(基于 Emu8086)汇编程序。

```

.....
// Initialize the SD card controller
mov al, 0ffh
mov dx, 0100h ;选中 SD 卡接口
mov cx, 0ah ;计数 10 次
hd_post_init80: ; 循环 10 次给 SD 卡 80 个 sclk, SD
卡上电的过程至少要 74 个时钟周期
out dx, al
loop hd_post_init80
// CMD0: reset the SD card
mov ax, 40h ; 命令 CMD0, ax 寄存器高位为 0, 所
以 CS=0, SD 卡片选有效
out dx, ax
xor al, al ;寄存器清 0
out dx, al ;发送 CMD0 其他位
out dx, al
out dx, al
out dx, al
mov al, 95h ;
out dx, al ; CRC fixed value
mov al, 0ffh
out dx, al ; wait
in al, dx ; status
mov cl, al
mov ax, 0ffffh
out dx, ax ; CS=1
cmp cl, 01h ;判断响应是否为 01h
je hd_post_cmd1 ;响应正确则发送 CMD1, 激活
SD 卡。

```

.....

当 SD 卡初始化完成以后,就可以对 SD 卡进行读写操作。读 SD 卡的命令是 CMD17; 写 SD 卡的命令是 CMD24。这 2 个命令都带有参数,参数是第 8~39,共 32 位,参数表示的必须是 SD 卡扇区的首地址,读写 SD 卡以 1 个扇区 512 字节为数据单位(与硬盘相同)。

2.2 SD 卡的调试

采用 SD 卡作为 8086 CoC 的硬盘,而没有采用固态硬盘,就是为简化设计,避开设计复杂固态硬盘控制器。但用 SD 卡作为 8086 CoC 系统的硬盘,调试是实验难点。因为 SD 卡是复杂存储器,有自己的命令集,要找到 SD 卡的仿真模型几乎不可能,而通过 Verilog HDL 硬件描述语言对 SD 卡的功能建立模型进行 SD 卡功能仿真,其复杂性将会更大。为了简化设计,不采用通过 SD 卡模型在 Modelsim 中进行仿真,而是把设计直接综合到 FPGA 板上进行板级仿真。根据实验

已有的条件,AlteraDE2 开发板核心器件是 Cyclone II 系列的 EP2C35F672C6^[5]FPGA。用 Quartus II 将综合 8086 CoC 生成的 SOF 文件通过 JTAG 电缆下载到 DE2 开发板上,把 SD 卡插入 DE2 开发板的 SD 卡插槽,进行 SD 卡的调试。

为了测试 SD 卡能否接收到主机的数据,有效办法是检测 SD 卡对每条命令是否响应,达到命令响应将 SD 卡接口信号输出到逻辑分析仪进行观察的目的。但逻辑分析仪在使用观察响应波形需要一些触发条件(其观察数据深度是有限的),而 SD 卡接收和发送的数据是串行数据,因此要看到所有信号完整的波形是不可能的。为了解决这个问题,可采用软硬件相结合的调试方法,即 SD 卡每条命令的响应可在软件程序设计程序断点办法,如初始化程序中在 CMD0 命令的后面加上如下断点程序。

```

mov ax, 0h
mov ds, ax ;目标基地址为 0
mov bx, 0500h ;偏移地址
mov al, 00h ; al 寄存器写入 0, 可根据需要
给 al 不同的值
mov ds:[bx], al ; 把 al 的值写入地址为 500h 内
存单元

```

这样就可以通过主机的地址(等于 500h)作为逻辑分析仪的触发条件。在每条命令中设置这样的断点,通过这些设置的断点作为逻辑分析仪的触发条件可以观测每条命令发送情况。

即使没有逻辑分析仪,也可以通过断点程序法在某一确定内存写入一些特殊的值,然后同样用 Altera DE2 开发板提供(DE2_contorl_panel)软件把内存值读出来与写入的值进行比较。如果内存写入的值与断点程序写入的值相同,则证明命令得到了正确响应。

验证完成 SD 卡初始化以后,就可以对 SD 卡进行读写。在写 SD 卡调试中:设定写命令的地址参数,在参数对应的地址单元向 SD 卡写入一些特殊的值,然后通过 WINHEX 软件去查看 SD 卡在该地址的数据是否与写入的数据相同。在读 SD 卡调试中:设定读命令的地址参数,把 SD 卡的某一确定地址存储单元的数据读取到确定内存单元中,通过 Altera DE2 开发板提供软件把该内存的数据读出来与 SD 卡的原来存储的数据进行比较。

此调试法并不是一定要执行,当只有 SD 卡不能正常读写时,可以用此方法进行调试,分析每条命令的执行情况。实验证明该方法非常有效,通过本设计提出的 SD 卡作为 8086 CoC 的硬盘设计取得了成功。图 3 所示



图 3 SD 卡转换接口信号波形图

技术与方法 Technique and Method

为 SD 卡转换接口信号初始化过程中发送 CMD0 命令波形图。

3 FPGA 的验证结果

采用 Quartus II 对所设计的 SD 卡转换接口在 Cyclone II 系列的 EP2C35F672C6 FPGA 进行综合,综合报告显示总逻辑单元 46 个,总寄存器数 30 个,时钟频率高达 420 MHz,综合报告表明设计占用的逻辑资源非常少。FPGA 验证显示把 8086 CoC 的 BIOS 软件存入 SD 卡硬盘,通过 SD 卡作为引导区可启动 8086 CoC 的 DOS 操作系统。

本文以 SD 卡作为 8086CoC 的硬盘设计为例,介绍了 SD 卡作为大容量存储器的设计方法。采用 SD 卡作为大容量存储器可以减少设计的复杂性、缩短设计周期。并且由于 SD 卡的许多优点可使得系统工作稳定、提高数据存储的安全性。虽然 SD 卡本身的数据传输速率有上限,数据的读写速度受到一定的限制,但这些可以通过更高读写速度的 SD 卡来解决。同时,本设计具有高可移植性,可以方便地移植到其他需要大容量存储器的嵌入式系统中,只需在软件操作系统嵌入关于访问 SD 卡的软件程序,无需修改已设计好的硬件电路,减少了电路设计的成本。

参考文献

- [1] 8086 16-bit HMOS microprocessor[M]. USA: Intel Corporation, 1990.
- [2] STEVENS C E. At attachment 8-ATA/ATAPI command set [S]. 2008.
- [3] KANG J D, KIM J S, PARK C, et al. A multi-channel architecture for high-performance NAND flash-based storage system[J]. Journal of Systems Architecture. 2007,53(9):644-658.
- [4] SD memory card specifications part1 [S]. Physical Layer Specification Version 1.0. March 2000.
- [5] Altera Corporation. Cyclone device handbook Vol. II [S]. 2003.

(收稿日期:2009-09-14)

作者简介:

吴斌,男,1985年生,硕士研究生,主要研究方向:全硅计算机设计。

李翔宇,男,1984年生,硕士研究生,主要研究方向:超大规模集成电路设计。

时丙才,男,1984年生,硕士研究生,主要研究方向:数字信号处理。