

# 基于 PXI 总线的遥测信号测试平台的设计

王 瑞,张彦军,于晓光

(中北大学 电子测试技术国家重点实验室 仪器科学与动态测试  
教育部重点实验室,山西 太原 030051)

**摘 要:** 介绍了一种基于 PXI 总线的测试平台,以实现遥测系统中 PCM 码的持续无丢帧存储和模拟各种传感器信号的功能。

**关键词:** PXI;遥测信号;PCM

中图分类号: TN914.1

文献标识码: A

## The design of test platform for telemetry signal based on PXI bus

WANG Rui,ZHANG Yan Jun,YU Xiao Guang

(National Key Laboratory for Electronic Measurement Technology,Key Laboratory of Instrumentation Science & Dynamic Measurement,Ministry of Education,North University of China,Taiyuan 030051,China)

**Abstract:** In this paper, a test platform based on the PXI bus is introduced, to achieve PCM telemetry system continued without dropped frames code storage and simulates functions of the various sensor signals.

**Key words:** PXI; telemetry signal; PCM

在航天测试中,遥测系统是不可缺少的重要组成部分。它的主要作用是测量导弹、卫星、航天器及武器系统内/外部的环境参数,获取地面试验和飞行试验数据,为故障分析、指挥决策、安全控制和完善设计提供可靠信息和依据。测量综合控制器是遥测系统的核心,主要包括 3 部分:接收弹上 CAN 数据模块、测量记录各种传感器数据模块和形成 PCM 码流模块。测量综合控制器的可靠性是影响遥测结果的核心因素,其精度关系到导弹研制和实验过程中的实验数据可信度,其性能关系到实验的成败。在导弹的研制过程中,要历经多次试验,试验耗资巨大,所以要求测量综合控制器具有高精度、高可靠性。如何准确、客观、高效地评价测量综合控制器的性能,是测量综合控制器生产中的重要环节。测量综合控制器测试系统是集信号自动发生、自动检测、自动计量和数据分析于一体的大型应用系统,是专门针对测量综合控制器检测的测试系统。

本测试平台是测试系统中的一个分系统,主要研究如何通过 PXI 总线实现多种传感器信号的模拟和 PCM 码流的持续无丢帧存储技术。

### 1 系统设计

如图 1 所示,系统通过 PXI 总线与上位机进行通信,本地总线与 PXI 总线通过 PCI 接口电路连接。系统有 2 种工作模式:自检模式和正常工作模式。在自检模式下,系统通过硬件连接把 SAR 和 GNSS 信号接收回来,且内部模拟一个测量综合控制器上的 PCM 码源,再将回读后的数据在上位机上显示。

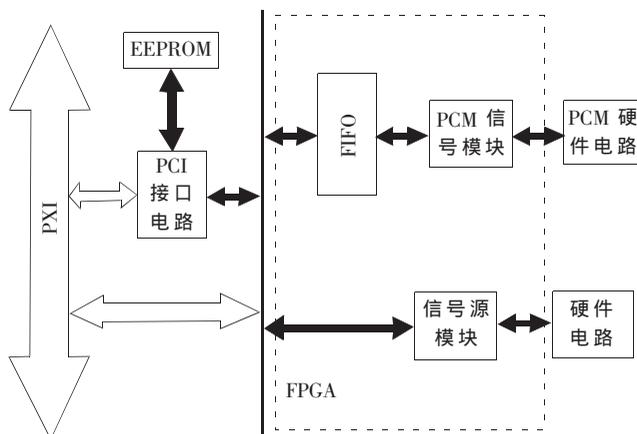


图 1 系统框图

## 2 PXI 总线及接口电路的实现

PXI 是 PCI 在仪器领域的扩展, 它将 Compact-PCI 规范定义的 PCI 总线技术发展成适用于试验、测量与数据采集场合的机械、电气和软件的规范, 从而形成新的仪器体系结构。PXI 将 PC 的高性价比优势和 PCI 总线向仪器领域扩展的需求完美结合起来, 它通过增加用于多板同步的触发总线和参考时钟、用于精确定时的星型触发总线以及用于相邻模块间高速通信的局部总线来满足用户的测试要求<sup>[1]</sup>。

### 2.1 PXI 总线的读写

在一个 PXI 总线的应用系统中, 如果某设备取得了总线控制权, 就称其为“主设备”; 而被主设备选中进行通信的设备称为“从设备”或“目标设备”。PXI 总线有 2 种操作模式<sup>[2]</sup>:

(1) 正常模式: 地址和数据交替使用 AD 总线。首先发送的是地址信号, 接着就是数据的读写。正常模式 1 次传输过程需要 2~3 个时钟周期(地址周期+写周期; 地址周期+读周期+读周期)。对 1 个 32 位宽的数据总线, 最大写数据传输速度只有 66 MB/s, 而最大的读数据传输速度只有 44 MB/s。

(2) 突发模式: 在这种模式下, 主设备首先发出 1 个起始地址, 接着是一系列隐含着地址(地址顺序增量)的数据信号。这样传输的如果是具有连续地址的内存块, 对 1 个 32 位宽的数据总线, 数据传输速度最高可达到 133 MB/s(32 位)或是 266 MB/s(64 位)。

本系统采用的是突发读写模式, 图 2 为 32 位 PXI 总线在突发模式下的时序图。

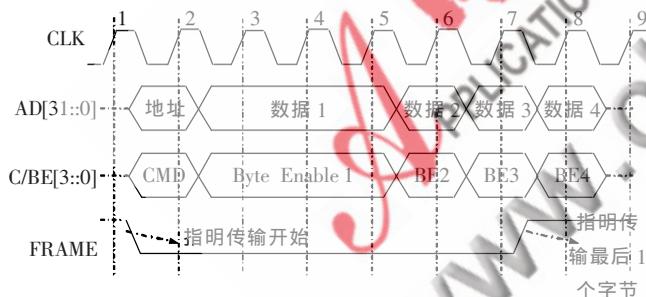


图 2 PXI 总线在突发模式的时序图

在时序图的第 1 个时钟周期中, 主控设备把地址放到 AD 总线上, 把对目标设备的命令放到 C/BE#(命令 1 字节选通)引脚上。C/BE# 引脚上的状态标识了 PXI 不同种类的命令, PXI 总线的操作主要体现在 PXI 总线命令上。总线命令出现在 PXI 地址期的 C/BE[3:0]线上, 总线命令的作用是用来规定主、从设备之间的传输类型。由图 2 可见, 第 1 个数据传输需 3 个时钟周期, 其后每个时钟完成相应的 1 个数据传输。

### 2.2 PXI 总线接口实现

接口电路的功能是实现本地总线信号和 PXI(PCI)总线信号之间的转换, 所以接口电路的基本功能是完成读

写操作控制逻辑的转换。目前 PXI 总线的接口方案主要有 2 种: 使用可编程逻辑器件和使用专用总线接口器件。

(1) 可编程逻辑器件实现: 对于设计者来说, 并不需要实现规范中的所有功能, 而采用可编程逻辑器件就可以灵活地选择自己所需的功能。PXI 总线对负载和传输数据的时间要求都比较苛刻, 同时还需要器件内部实现配置各类寄存器, 而且要实现比较复杂的应用, 需要开发者对协议有深刻的了解。因此, 用可编程逻辑器件方案难度较大, 开发时间长, 不适合小批量生产。

(2) 专用 PCI 接口芯片+FPGA 实现: 专用 PCI 接口芯片的缺点是灵活性比较差, 但其支持 PCI 协议, 可以减少开发时间, 提高效率。FPGA 用来实现 PXI 总线所要完成的触发总线、局部总线等功能。本设计采用的就是接口芯片的方案。

PXI 接口电路利用 PCI9054 芯片构造 PCI 接口。PCI9054 由 PCI 总线接口逻辑、本地总线接口逻辑、内部逻辑和 EEPROM 接口逻辑组成。本地接口逻辑由可编程逻辑器件实现, 包括地址/数据信号、I/O 读写信号、存储器读写控制信号以及等待周期产生逻辑和总线控制逻辑等<sup>[3]</sup>。串行 EEPROM 采用 93CS56 芯片, 在 EEPROM 中, 按顺序存储接口卡最重要的配置信息。将板卡连接到 PXI 插槽后, 在系统上电时, PCI9054 首先检查到 EEPROM, 然后按照 EEPROM 中的值配置其内部寄存器。图 3 是 PCI9054 寄存器的配置信息。

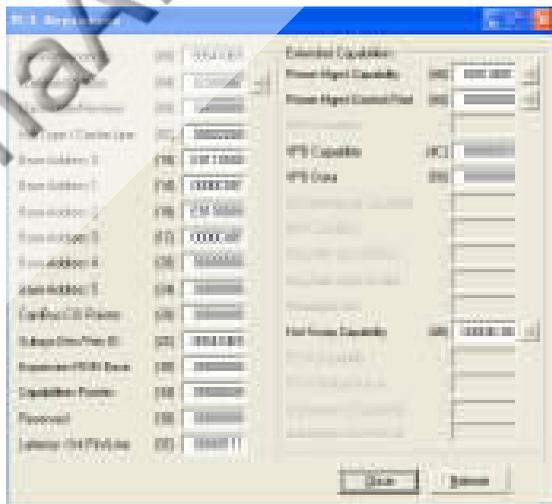


图 3 PCI9054 的寄存器配置

PCI9054 有 3 种工作模式: M、C、J。M 模式适用于与 Motorola 的 RISC 处理器(MPC850 和 MPC860)无缝连接使用, 所以在使用其他种类的处理器的时, 就要使用 C 或者 J 模式。在本项目中采用局部数据总线 16 位、地址数据不复用的方式, 所以选择 C 工作模式。PCI9054 的 C 模式又支持 3 种数据直接传输方式: 直接主模式、直接从模式、DMA 方式。因为系统主要利用 PXI 总线向计算机传送数据和读取计算机配置命令, 且计算机是 PXI 总线上的主设备, 所以 PCI9054 采用直接从模式的方式。

### 3 功能电路的设计

#### 3.1 信号源的设计

##### 3.1.1 GNSS 信号源的设计

测量综合控制器测试台中,GNSS 信号源模拟 GNSS 接收机。信号源的准确性有利于测量综合控制器性能的测量。测量综合控制器 GNSS 模块在每帧的开始利用帧同步脉冲向 GNSS 接收机发出取数请求信号,GNSS 接收机接到请求后,在 8 ms 内向遥测设备传送完 1 000 bit (125 B,先传高位)的测量参数后,遥测设备必须在下一个取数信号到来之前将数据传输完。其接口电路如图 4 所示。

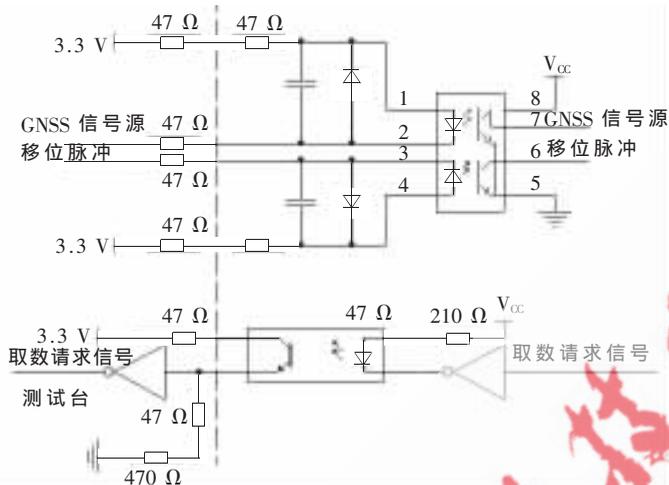


图 4 GNSS 信号接口电路

##### 3.1.2 SAR 信号源的设计

测量综合控制器测试台中 SAR 信号源模拟的是 SAR 压缩器,采用标准 RS-422-A 接口形式传输压缩后的图像数据(每字节 8 位的串行数据)。测量综合控制器每隔 25 ms 向测试系统发送取数请求信号,在取数请求由高变为低延迟一段时间后,测量综合控制器同时向测试台发送移位脉冲,测试台根据取数请求信号以及移位脉冲信号,向测量综合控制器发送相应的数据信息,其接口电路如图 5 所示。



图 5 SAR 模块接口电路

### 3.2 PCM 码设计

系统采用的是一种典型的 96×64 的含有主、副帧结构的 PCM 码流。测量综合控制器发出的 PCM 码数据信号是由 CAN 总线发送的数据,对 64 路模拟信号实时采集的数据,由 GNSS 与星 SAR 信号组成。系统中的 PCM 码流采用的是运算放大器输方式( $\pm 2.5$  V 方式)<sup>[4-5]</sup>。

#### 3.2.1 PCM 解码

如图 6 所示,系统首先通过 AD8138 将 PCM 数据转换成幅值为 0~5 V 的电平(AD8138 还有反相的功能)。为了将差分信号转换为 FPGA 能够处理的 TTL 电平,并且保证信号被有效隔离和再次反相,采用光电耦合器来接收差分信号。DC-DC 实现了电源隔离,这样系统能够有效地实现与测量综合控制器的隔离,从而消除传输干扰带来的误差。

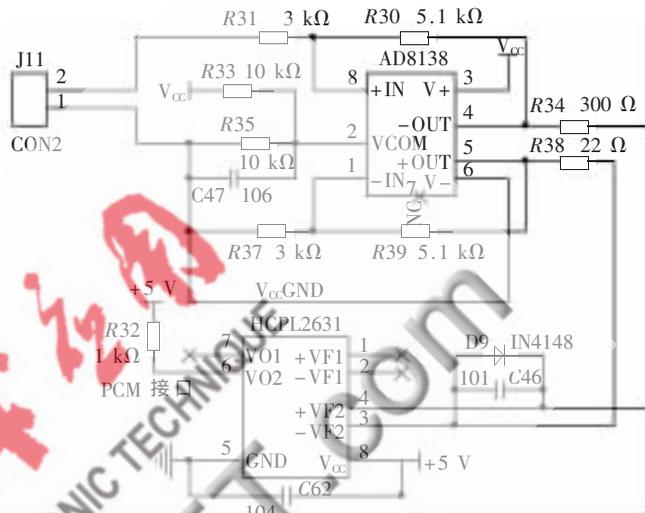


图 6  $\pm 2.5$  V 方式 PCM 解码电路

虽然对信号进行了隔离,PCM 输入信号仍不可避免地存在各种干扰,这将影响码同步脉冲和 PCM 数据的提取,因此,在 FPGA 内 PCM 信号的输入端接入 1 个滤波模块。模块使用的是高精度时钟,频率是 PCM 码率的 20 倍(39.321 6 MHz)。PCM 码(PCM-IN)在产生跳变后必须保持至少 5 个 clk,才能被滤波模块输出(PCM-OUT),否则被认为是干扰信号,将被滤除。

因为 $\pm 2.5$  V 方式只包含数据流,因此实时同步时钟的产生是解码的关键,也是串行传输要解决的主要问题。PCM 同步传输是以固定的节拍发送数据信号的,而且信号以恒定的速率(系统采用的是 1.966 08 MHz)传送数据,因此在数据流中各码元之间的相对位置是固定的。FPGA 为了从转换后的 TTL 电平串行数据中正确区分出信号码元,必须先建立起准确的时钟信号,即同步时钟。从而使得发送方和接收方同步工作,即位同步。本设计中码同步信号通过对 clk 的 20 分频和对滤波后的 PCM 码的提取得到。在副帧同步的逻辑设计中,采用了容错设计方法,即每 1 个副帧都判断副帧或帧同步标志。具体方法是:先找到 1 个 EB 90 或 14 6F,然后每隔 96 个字节再判断 1 次移位的数据是不是 EB 90 或 14 6F,若不是,则重新查找;若是,则认为它们是副帧或帧同步标志,每 1 个副帧都进行判断。这样查找的好处是:即使第 1 次误判,也不会影响后续的判断正确性;即使 PCM 码发送中断后再重发,或由于干扰发送错误,也不

会影响后续的正确解调。这种循环判断副帧或帧同步标志的方法，增强了 PCM 码解调过程的容错、纠错能力。PCM 解码程序框图如图 7 所示。

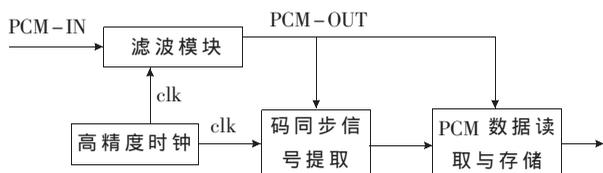


图 7 PCM 解码程序框图

### 3.2.2 PCM 编码

如图 8 所示为 PCM 编码电路，REF03 通过调理电路输出 2.5 V 和 -2.5 V 电压。MAX4649 是一个单刀双掷开关，FPGA 控制 PCMCLK 信号来决定输出的 PCM 码流。

本设计实现了信号源和 PCM 无丢帧编码、解码的设计，并通过 PXI 总线与上位机进行通信。此方案已经成功应用于某型号飞行器的地面测试台中，经过测试和调试，系统工作稳定，无丢帧现象，达到了设计要求。

#### 参考文献

- [1] 李贵山, 戚德虎. PCI 局部总线开发者指南[M]. 西安: 西安电子科技大学出版社, 1999:35-38.
- [2] 张效军, 毛俊华, 吴瑛. VXI 和 PXI 的取舍[J]. 测控技术, 2000(4):34-36.
- [3] 瞿世尊, 陈健. PCI9054 在 PCI 总线高速数据采集中的应用[J]. 电子技术, 2004(2):59-61.
- [4] 任勇峰, 秦丽, 张斌珍. 高速 PCM 码信号源及其解调电

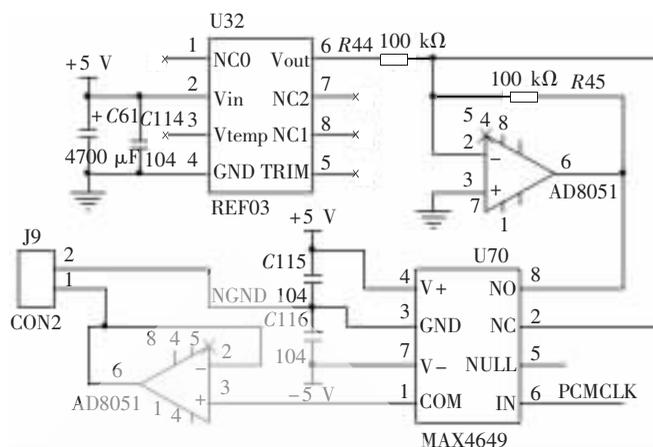


图 8 ±2.5 V 方式 PCM 编码电路

路的设计[J]. 华北工学院测试技术学报, 2001, 15(2): 71-74.

- [5] 毕海, 李永新, 李柯. 一种 PCM 遥测同步解调器的设计[J]. 电子测量与仪器学报, 2000, 14(1):66-70.

(收稿日期: 2009-10-13)

#### 作者简介:

王瑞, 男, 1985 年生, 在读研究生, 主要研究方向: 信号采集与信号处理。

张彦军, 男, 1975 年生, 讲师, 硕士, 主要研究方向: 动态测试技术和数字信号处理。

于晓光, 男, 1984 年生, 在读研究生, 主要研究方向: 信号采集与信号处理。