

基于 I²C 总线的音频处理芯片设计

陶霞菲

(浙江建设职业技术学院, 浙江 杭州 311231)

摘要: 设计了一种基于 I²C 总线的音频处理芯片, 适用于高品质的汽车收音机、放音机和高保真的音响系统中, 提供了输入增益选择和外部响度控制功能, 所有的控制均通过可与微机连接的 I²C 串行总线操作。测试结果表明, 采用该芯片组成的系统具有总谐波失真小、信噪比高、噪声低、通道分离度高等特点。

关键词: 音频处理; I²C 总线

中图分类号: TP303; TN402

文献标识码: A

Design of audio process chip based on I²C bus

TAO Xia Fei

(Zhejiang College of Construction, Hangzhou 311231, China)

Abstract: An audio process chip based on I²C bus is designed for quality audio applications in car radio and Hi-Fi systems. Selectable input gain and external loudness function are provided. Control is accomplished by serial I²C bus microprocessor interface. Finally, the experimental results have shown that this system has the characteristics of low distortion, high signal to noise ratio, low noise and high channel separation.

Key words: audio process; I²C bus

随着音响的普及, 越来越多的智能型音频处理芯片被使用。这种智能型芯片大都是通过总线方式来实现控制的。本文设计了一种基于 I²C 总线的音频处理芯片, 通过 I²C 来控制音量、音调、平衡度和响度。

1 芯片功能与原理

1.1 芯片功能

该芯片具有音量、音调(低音、高音)、平衡度(左、右)和响度(前、后)控制的音频处理电路, 适用高品质的汽车收音机、放音机和高保真的音响系统中; 提供了输入增益选择和外部响度控制功能; 所有的控制均通过可与微机连接的串行 I²C 总线来操作; 通过外接阻容网络和内部运放的配合, 可设置各种交流幅频特性。具有以下主要特点:

(1) 含有输入多路选择器: 3 路立体声信号输入; 输入增益可设置为与各种信源进行最佳匹配。

(2) 四声道衰减器: 4 个声道可独立控制, 对平衡度和响度进行每级 1.25 dB 的衰减和提升, 独立的静音控制功能。

(3) 所有的功能均通过串行 I²C 总线控制。

(4) 有响度控制功能。

(5) 音量控制每级 1.25 dB。

(6) 高音和低音控制。

(7) 输入端与输出端可与外部均衡器和噪声抑制电路匹配。

1.2 芯片内部原理结构

内部原理结构图如图 1 所示。

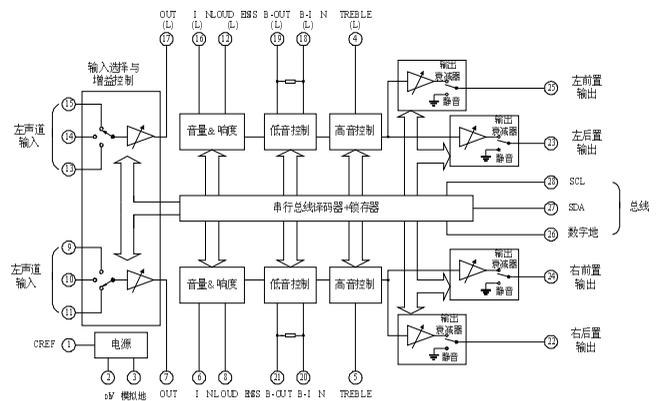


图 1 内部原理结构图

1.2.1 时序

(1) I²C 总线接口^[1-2]

微处理器与芯片之间的相互数据传送与交换通过 2 线的 I²C 总线实现。该总线界面含有数据(SDA)和时钟(SCL)2 个端子,此 2 端子都必须接上拉电阻至正电源。

(2) 数据的有效传送

如图 2 所示,SCL 时钟线为高电平时,SDA 数据线上的数据必须保持稳定,只有在时钟线为低电平时,数据才允许变化。

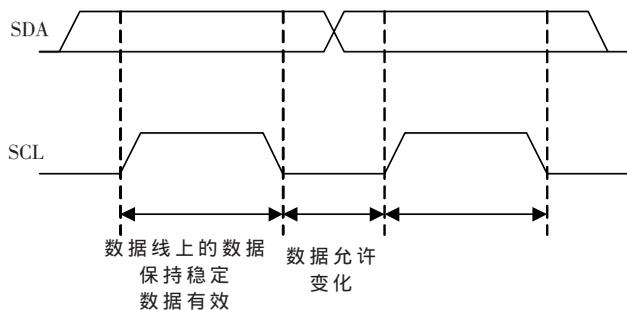


图 2 SDA 与 SCL 之间关系

(3) 起始和结束状态

如图 3 所示,起始状态的标志是 SCL 为高电平时,SDA 由高电平向低电平转换;结束状态的标志是 SCL 为高电平时,SDA 由低电平向高电平转换。

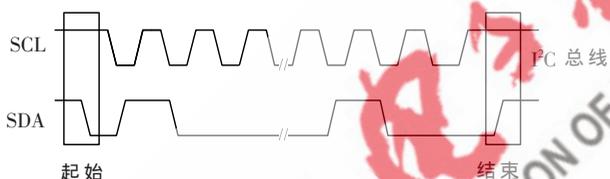


图 3 起始与结束时的状态

(4) 字节的构成

通过 SDA 数据线传送的每个字节必须是 8 位,每 1 个字节之后必须紧跟 1 个应答位。字节的最高位最先传送。

(5) 应答信号

主控制器(单片机)在应答时钟脉冲期间将 SDA 数据限制为高阻态的高电平。被控制器件在应答时,必须在应答时钟脉冲期间将 SDA 数据线拉为低电平,并在此脉冲期间一直保持为低电平。

已进行地址编码的音频处理器在收到每 1 个控制字节信号时,都必须给出应答信号;否则,SDA 数据线在应答时钟脉冲期间将维持在高电平,这时,主控制器将会发出停止信号以中断信号的传送。

1.2.2 接口协议

(1) 传输起始条件。

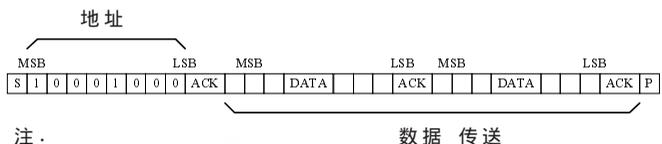
(2) 地址码。电路在每次收到 1 个字节的传送信号后,必须给出 1 个应答信号。

(3) 数据信号的顺序(N 个字节的的数据+应答信号)

(4) 传输结束条件。起始状态的标志是 SCL 为高电

平时,SDA 由高电平向低电平转换;结束状态的标志是 SCL 为高电平时,SDA 由低电平向高电平转换。

(5) 传输格式如图 4 所示。



注:
ACK: 应答信号 (N 个字节的的数据+应答信号)
S: 起始信号
P: 结束信号
最大时钟速率: 100 Kb/s

图 4 传输格式

1.2.3 音量控制

音量大小根据需要通过音量控制电路随时调节,其线路结构如图 5 所示,是由 2 个衰减器单元和缓冲器组成。衰减器单元包括电阻和模拟开关^[3]。衰减器 A 在 0~70 dB 范围内每级衰减 10 dB。衰减器 B 在 0~8.75 dB 范围内每级衰减 1.25 dB。合计衰减量为 0~78.75 dB,每级 1.25 dB。

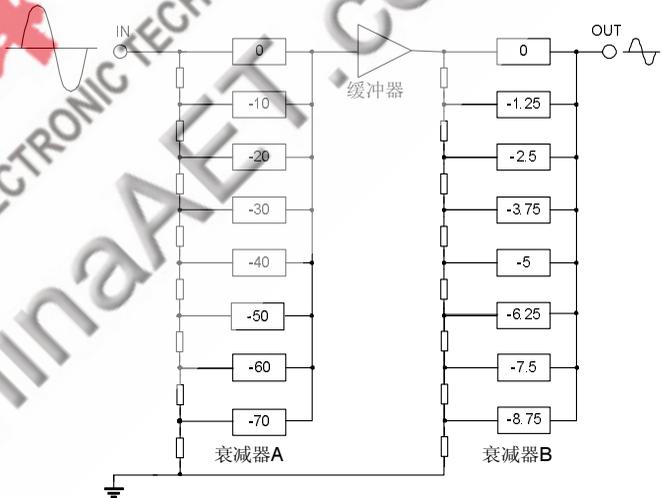


图 5 音量控制结构图

1.2.4 音调控制

音调是指具有特定且通常是稳定高音的信号(声调高低的程度)。它主要取决于频率和声音强度。频率高的声音人耳的反应是音调高,而频率低的声音人耳的反应是音调低。

音调控制^[4]包括高音音调控制和低音音调控制两部分。音调控制实际上是高、低通线路,通过调节频率特性曲线就可以达到调节音调的目的。

高、低音音调控制结构分别如图 6、图 7 所示。

1.2.5 响度控制

响度控制的作用是低音量时提升高频和低频声。由于人耳在低音量时对高频声、特别是低频声的听觉灵敏度差,在小音量下,对低音和高音的听音灵敏度远比中音低,这样便感觉乐曲低音不丰富,高音不明亮,相对会感到中音的输出大,这对必须在小音量下听音来说很不

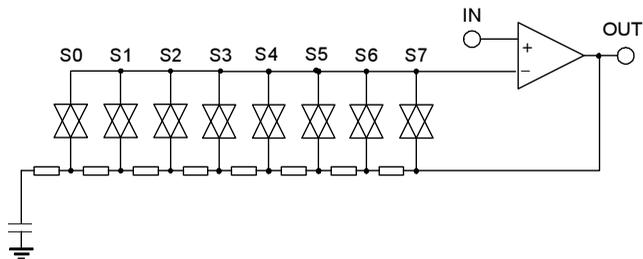


图6 高音音调控制结构图

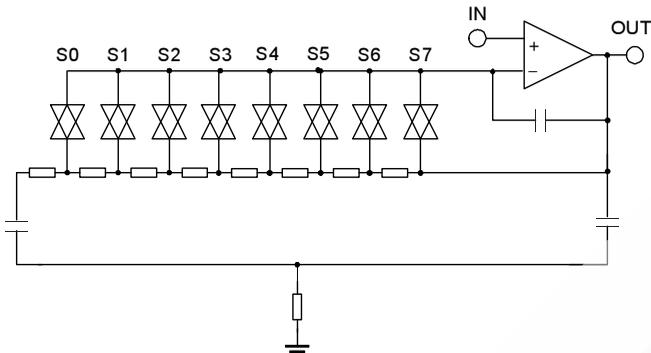


图7 低音音调控制结构图

理想。要求在低音量时对高频和低频进行听觉补偿,即要求对低频有较大提升,对高频也有一定的提升。可以引入响度补偿电路,该电路能在小音量时提升低音、高音的音量,响度补偿也称等响度控制。

等响度控制如图8所示,等响度抽头连接在第8级处。等响度可以通过控制I²C总线设置是否打开以及等响度的程度来控制。

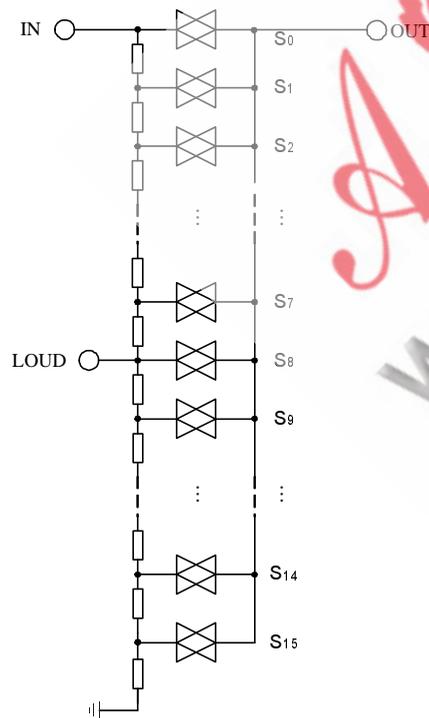


图8 等响度控制结构图

1.3 应用线路

总体应用线路图如图9所示。该芯片广泛应用于汽车音响、CD、VCD等有音源的处理系统中。可接3个音源设备,输出4个通道。

2 测试结果

该芯片采用CMOS工艺,经过流片、测试。测试结果分别如图10~图13所示。从图中可以得出,总谐波失真小、信噪比高、噪声低、分离度高。

本文介绍的基于I²C总线的音频处理芯片,该芯片具有音量、音调(低音、高音)、平衡度(左、右)和响度(前、后)控制。所有的控

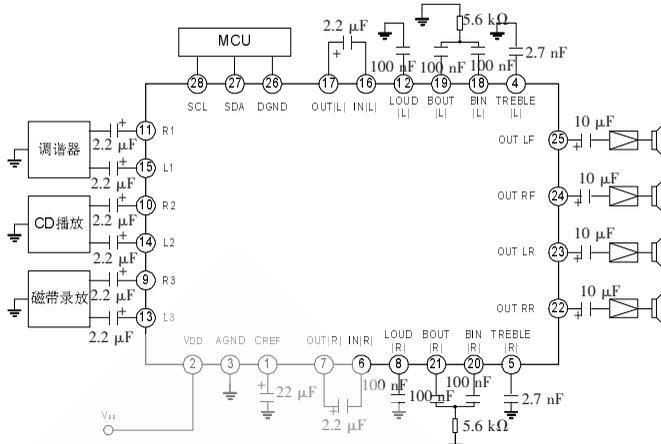


图9 应用线路图

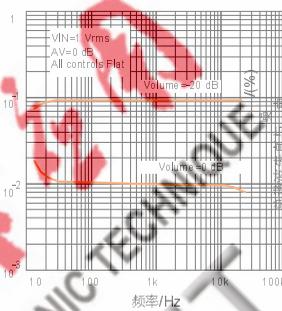


图10 失真、噪声与频率

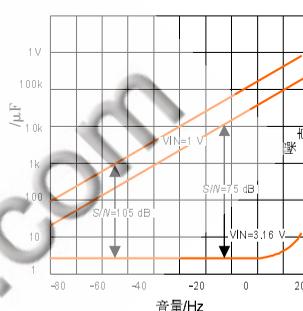


图11 信噪比与音量设置

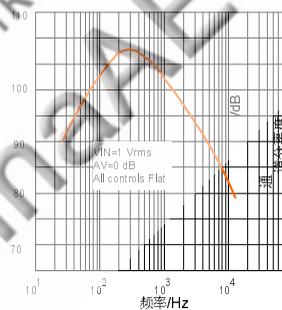


图12 通道分离(L→R)与频率

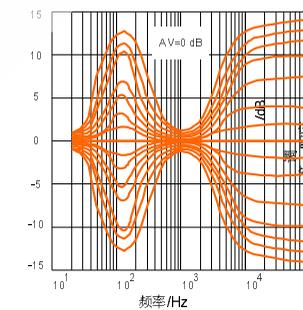


图13 典型音调响应

制均通过可与微机连接的串行I²C总线来操作。测试结果表明,采用该芯片组成的系统具有总谐波失真小、信噪比高、噪声低、通道分离度高等特点。

参考文献

- [1] Philips Semiconductors.The I²C-bus specification[S]. Philips semiconductors standard version 2.1. January, 2000.
- [2] Two-wire bus-system comprising a clock wire anda data wire for inter-connecting a number of stations [P]. US Patent Number; 4689740.
- [3] ALLEN P E, HOLBERG D R. CMOS analog circuit design [M]. Oxford University Press, Inc., 2002.
- [4] RAZAVI B. Design of analog CMOS integrated circuits[M]. The McGraw-Hill Companies,Inc. 2001.

(收稿日期:2009-05-06)

作者简介:

陶霞菲,女,1977年生,讲师,主要研究方向:计算机网络技术、计算机系统和计算机基础教学。