

基于 DSP 的有源电力滤波器控制系统的硬件设计

韩璐, 陈君诚, 刘芳, 许丽云
(山西大学 工程学院, 山西 太原 030013)

摘要: 以 TI 公司的电机、逆变器控制专用 DSP 芯片 TMS320LF2407A 为基础, 介绍了关于有源电力滤波器控制系统的硬件设计。包括 DSP 芯片的工作电路设计、外围信号采集电路的设计及 IGBT 智能功率模块 IPM 的设计。

关键词: DSP; TMS320LF2407A; 有源电力滤波器; 控制系统; 硬件设计

中图分类号: TP273

文献标识码: A

The hardware design of DSP control system for active power filter

HAN Lu, CHEN Jun Cheng, LIU Fang, XU Li Yun
(Engineering College, Shanxi University, Taiyuan 030013, China)

Abstract: This paper presents the hardware design of control system based on TMS320LF2407A for active power filter, which include s three parts : the operating circuit design of TMS320LF2407A, the outer-ring signal collection circuit design and the intelligent power module design.

Key words: DSP; TMS320LF2407A; active power filter; control system; hardware design

目前, 有源电力滤波器已经在谐波抑制和无功补偿方面应用广泛, 而实时准确的控制系统是有源电力滤波器的核心, 决定了其主要性能和指标。从有源电力滤波器的工作原理可知, 控制系统必须能从负载侧电流中实时分离出谐波分量, 控制 PWM 变流器产生与谐波电流大小相等方向相反的电流注入系统, 来抵消系统中的谐波电流, 达到消除谐波的目的。由于 DSP 芯片处理数据的实时性和准确性, 能够满足工程中有源滤波器的需要, 所以现在大多数有源电力滤波器均是以 DSP 芯片为基础来设计控制系统的。本文在 TMS320LF2407A 芯片的基础上, 提出了有源电力滤波器控制系统的硬件电路设计方案, 该方案考虑了芯片工作时的种种细节, 使实现实时可靠的有源滤波功能成为可能。

1 总体设计

有源电力滤波器控制系统的总体设计如图 1 所示, 包括 DSP 芯片的工作电路(电源、时钟、复位电路及其片外存储器、EEPROM 和 DSP 芯片的接口电路)、外围信号采集电路(电平调理电路及其采样触发电路)和 IGBT 智能功率模块 IPM 的设计。下面详细介绍各单元模块的功能与硬件电路。

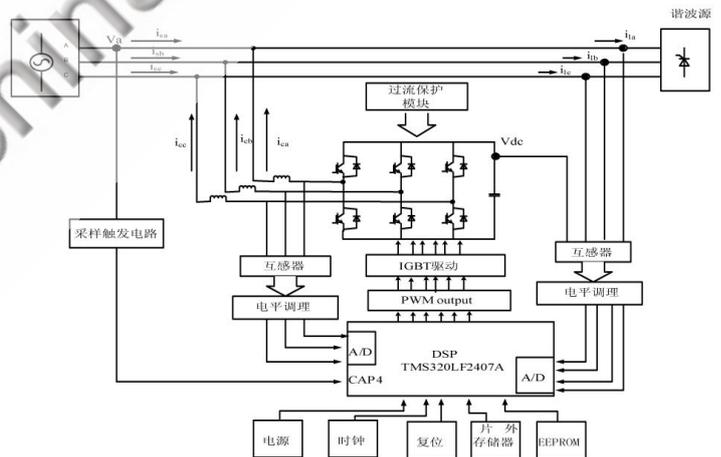


图 1 总体设计

2 DSP 芯片的工作电路^[1]

本文采用 TI 公司的 TMS320LF2407A 芯片, 该芯片专门针对电机和逆变器的控制, 具有强大的片上 I/O 和其他外设, 其运算速度可达到 40 MIPS (每秒百万次指令)。它的事件管理器是专门为控制设计的, 具有多达 4 个可编程定时器, 每个定时器又具备多种中断, 非常有利于产生控制信号。丰富的 I/O 口为控制信号的输出和输入提供了极大的便利。

硬件纵横

Hardware Technique

2.1 电源电路

DSP 控制系统是一个多电源系统。芯片本身是 3.3 V 供电,但其外围电路分别有 5 V、±15 V 供电,基于这一点本文采用 DFA05-S05D15N(W)型号的 AD/DC 模块电源,该电源有 3 路输出,将 220 V 交流电压转换成 5 V、±15 V 直流输出,而 3.3 V 电压则利用端口电压 5 V 通过 DC/DC 变换芯片可得。这种方法降低了设计的难度,且供电可靠性高。

另外,对于 TMS320LF2407A 芯片内部 3.3 V 供电,设计电源时要考虑模拟电源和数字电源单独供电及其电源的上电、掉电次序。一般要求 CPU 内核电源(V_{DD})先于 I/O 电源(V_{DDO})上电,后于 I/O 电源掉电。具有上电次序控制的 DSP 电源电路如图 2 所示(其中包括 5 V 变 3.3 V 过程)。

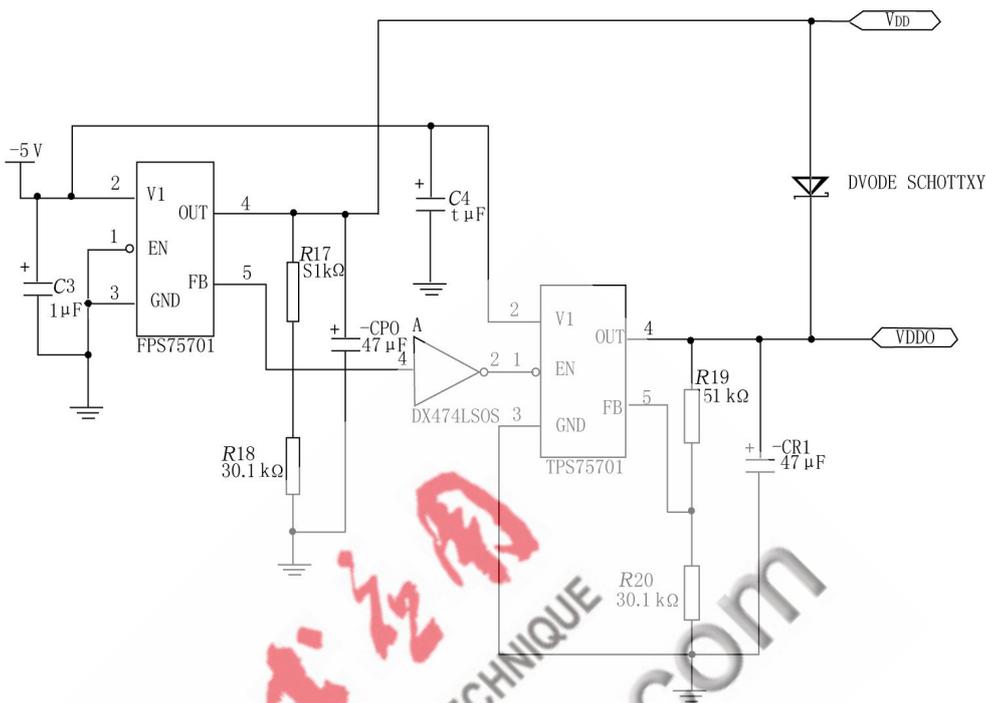


图 2 具有上电次序的 DSP 电源电路

2.2 复位电路和电源监视电路

由于 DSP 系统的时钟频率比较高,因此在运行时极有可能发生干扰和被干扰的现象,严重时系统可能会出现死机。为了克服这种情况,硬件上最有效的保护措施是采用具有监视(看门狗)功能的自动复位电路。

本文采用 MAX706S 监控器,它具有上电自动复位、手动复位、看门狗及其电压检测功能。其内部的看门狗电路能监视微处理器的运行,当 1.6 s 内输入信号的状态没有改变时就发出复位信号。考虑仿真器调试程序时程序装载过程时间可能大于看门狗电路复位时间(1.6 s),复位电路和电源监视电路如图 3 所示。

其中 MAX706S 的引脚功能如下:MR 为人工复位输入; V_{CC} 为电源端;GND 为接地端;PFI 为门限检测器输入端;PFO 为门限检测输出端;WDI 为看门狗电路输入端;WDO 为看门狗电路输出端;RESET 为低电平复位输出端。

2.3 内部锁相环(PLL)时钟模块

TMS320LF2407A 芯片利用接挂在片内外设总线上的锁相环时钟模块(PLL)合成系统需要的各种时钟信号。本文中外部时钟由 10 MHz 晶振提供,经 PLL 模块倍频(通过系统控制和状态寄存器设置 4 倍频因子)后,2407A 以最大的时钟频率(40 MHz)工作。同时,PLL 模块使用外部滤波器回路来抑制信号抖动和电磁干扰。滤波器回路的元件为 R_1 、 C_1 、 C_2 , 连接到 TMS320F2407A 芯片的 PLLF 和 PLLF2 引脚。在不同的振荡器(XTAL1)频率下的 R_1 、 C_1 和 C_2 推荐值见表 1。本文中采用的有源晶振值为 10 MHz,所以查表得到 $R_1=11 \Omega$, $C_1=0.68 \mu F$, $C_2=0.015 \mu F$ 。

表 1 R_1 、 C_1 、 C_2 推荐值

外部时钟频率/MHz	R_1/Ω	$C_1/\mu F$	$C_2/\mu F$
10	11	0.68	0.015
15	16	0.33	0.006 8

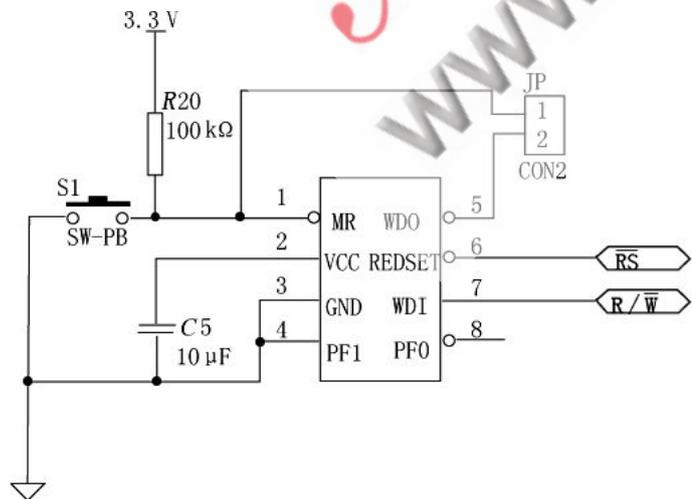


图 3 复位及电源监视电路

硬件纵横

Hardware Technique

2.4 片外存储器

TMS320LF2407A 可访问的程序存储空间为 64 KB, 根据 MP/MC 引脚的电平决定其配置方式。2407A 有 64 KB 的 16 位数据存储器空间, 32 KB 的内部存储器和 32KB 的外部数据存储器空间。本文采用工作电压 3.3 V, 容量 64 K×16 位, 访问时间为 15 ns 的高速静态 RAM: IS61LV6416-15T 作为片外存储器。片外存储器的数据、地址线分别与 DSP 对应相连; 输出使能引脚 \overline{OE} 和输入使能引脚 \overline{WE} 分别与 DSP 的读选通 DSPRD 和 DSP 写选通 DSPWE 相连。仿真调试时, 用跳线把片选引脚与 DSP 的程序选通引脚 DSPPS 相连, 当外部程序存储器用。程序烧到片内 FLASH 后, 把片选引脚 \overline{CE} 与 DSP 的数据空间选通引脚 DSPDS 相连, 当外部数据存储器用。

2.5 EEPROM

由于被烧写到片内程序 FLASH 中的程序在运行时不能被改写, 而实际工作状态中又要根据需要对一些参数进行设置, 因此, 为控制系统扩展了一块型号为 X5043PI-2.7、存储容量为 4 KB 的串行 EEPROM, 与 DSP 串行外设接口模块 (SPI) 连接实现参数设置、存储功能, 如图 4 所示。其中 X5043PI-2.7 的引脚功能如下: SPICLK 为 SPI 单元的时钟信号输出引脚; SPISIMO 为从动输入、主动输出引脚; SPISOMI 为主动输入、从动输出引脚; SPISTE 为一般 I/O 口使用, 为芯片提供片选信号。

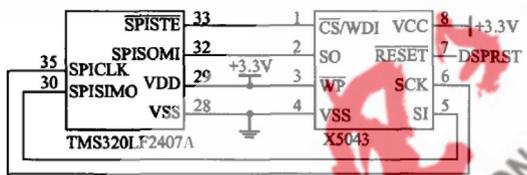


图 4 串行 EEPROM 电路

2.6 串行通信接口电路

在电力有源滤波器控制器的设计中, 控制器需要与上位机进行通信, 进行数据交换。2407A 的通信接口 (SCI) 所选用的通信标准为 RS-232C 标准, 它是目前应用得最多的一种串行通信标准。但是 RS-232C 逻辑电平与 TTL 电平不兼容, 为了使 DSP 的 TTL 电平兼容, 必须进行电平转换。本文采用 MAX232 芯片进行电平转换^[2]。TMS320LF2407A 与 MAX232 的接口电路如图 5 所示。

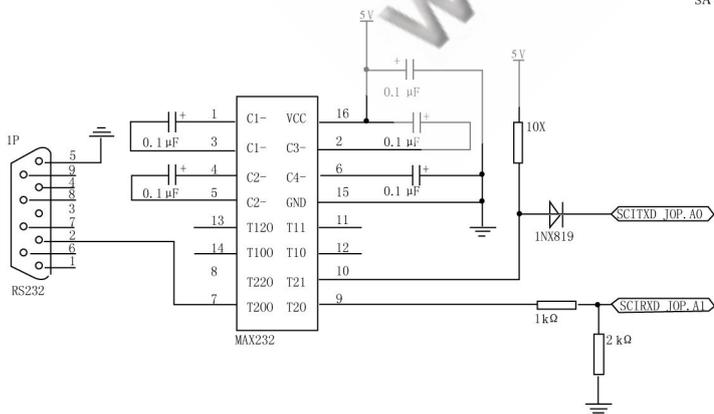


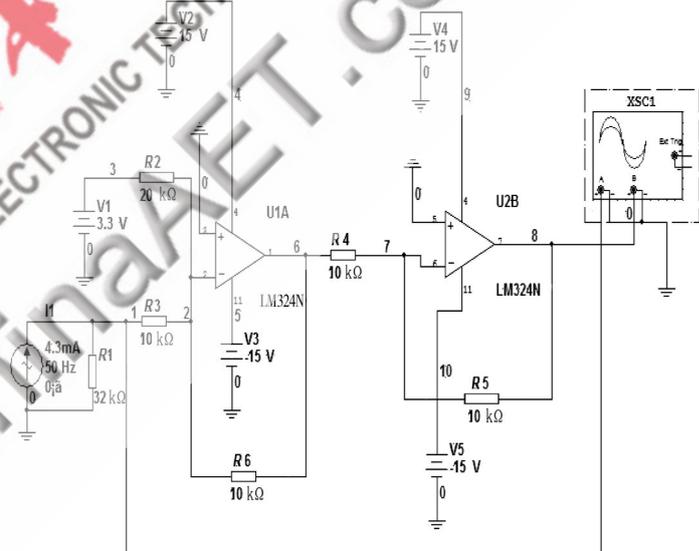
图 5 TMS320LF2407A 与 MAX232 的接口电路

3 外围信号采集电路^[3]

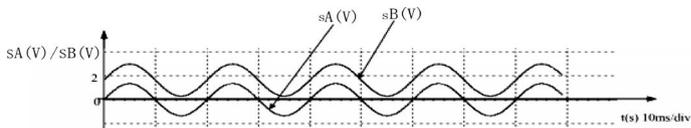
信号采集电路主要完成电网中电压、电流信号的采集工作, 被测得信号经电压或电流互感器完成强电信号与弱电信号之间的转换, 再经过信号调理电路将其调理到 DSP 芯片 ADC 模块输入电平要求范围的 0 V~3.3 V 电压信号。根据需要设计采样触发信号电路发出采样信息, 采集电流电压信号。信号采集电路的硬件结构由 3 部分构成: 电压、电流互感器, 信号调理电路, 采样触发信号形成电路。

3.1 电流采样电路

通过互感器采样到的电流信号是双极性的, 要想得到适合计算机 A/D 采样的信号必须通过信号调理电路的变换。电流的变换过程为: 首先经过 5 A/5 mA 电流互感器将大电流信号变为毫安级的电流信号, 再经过一 324 Ω 电阻产生电压信号, 经过电平提升处理后使采集到的电流信号适合 DSP 芯片自带 A/D 转换器的输入信号要求。具体电路如图 6(a) 所示。为了验证电路可行性, 本文还用 Multisim 软件对其做了仿真, 如图 6(b) 所示, 其中 sA(t)、sB(t) 分别表示信号拾升之前和拾升之后的波形。仿真结果证明该电路可实现预定功能。



(a) 电路图



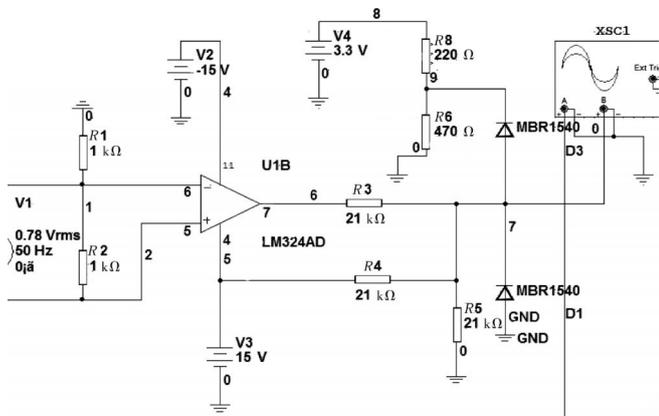
(b) 波形图

图 6 电流采样电路图与波形图

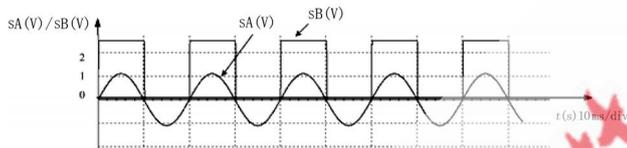
3.2 电压过零比较及抬升电路

电压过零比较电路主要是为了获得与电网电压同频率的方波信号, 以实现正弦表的准确复位和 A/D 采样准时启动。电压过零比较及提升电路图如图 7 (a) 所示, 此图中的运放构成了一个电压比较器, 运放后面的 3 个电阻用来抬升电压到 0 V~3.3 V, 且其中有一个为电位器, 可以通过调节它来任意改变电路的抬升幅值, 从而可以动态满足不同的要求。二极管用来保护。

图 7(b) 为 Multisim 仿真波形, 通过波形可以看到过零比较的波形及幅值。其中 sC、sD 分别为互感器输出的电压值和经电压过零比较和抬升电路之后的电压值。



(a) 电路图



(b) 波形图

图 7 电压过零比较抬升电路图和波形图

3.3 锁相环与倍频电路

本文中, APF 的控制周期与三相非线性负载电流的采样周期相同。由于一般 APF 补偿至非线性负载电流的最高次谐波为 13 次谐波(即 650 Hz), 又由于采样会造成延时误差, 所以考虑香农采样定理和最小延时误差原则, 选择采样周期为 39 μ s, 即采样周期是工频周期的 1/512。

本文中的采样周期信号由锁相环倍频电路产生, 锁相环芯片采用 CD4046 实现。与 a 相电压同步的工频 50 Hz 方波信号送入锁相环 CD4046 的 AIN 端, CD4046 的锁相环输出信号送入 12 位计数器 CD4040 进行 256 倍分频, 分频后的信号再送回 CD4046 的 BIN 端, 内部鉴相器对 2 个输入进行相位比较, 鉴相器的输出再经过由 R_2 、 C_1 构成的低通滤波器, 滤波器的输出作为压控振荡器 VCO 的控制信号, 通过闭环调解过程, 最终使得 CD4046 的输出锁定在 12.8 kHz 左右。该信号送入 DSP 的 CAP4 口, CAP4 口同时检测其上升沿和下降沿作为 25.6 kHz 的采样周期信号。

4 IGBT 智能功率模块 IPM 的设计^[4]

IPM 是一种先进的功率开关模块, 内部集成了逻辑、控制、检测和保护电路, 使用起来方便, 不仅减小了系统的体积和开发时间, 也大大地增强了系统的可靠性, 在电力电子领域得到了越来越广泛的应用。在 APF 控制系统中, IPM 的型号可以根据要补偿的电流大小和电压值进行设定。本文以 PM100DSA120 功率模块为例进行说明。

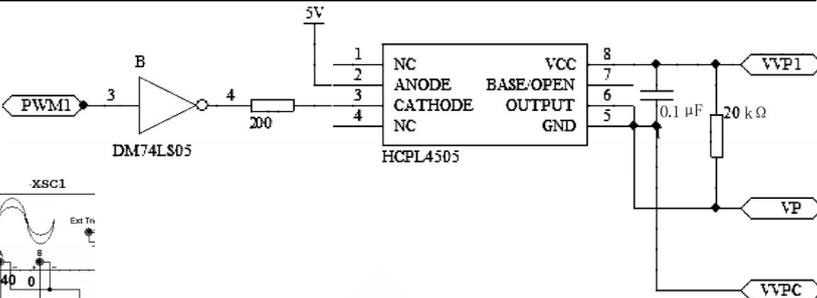


图 8 IPM 驱动光电隔离电路

由于 PM100DSA120 内置 IGBT 的驱动电路, 只要将光耦的输出连接到 IPM 的驱动信号输入即可, 其中一个开关管的驱动电路如图 8 所示。

本文所采用的 PM100DSA120 内部集成了 6 个 IGBT 单元, 具有下臂报警功能, 在过流、短路、控制电源欠压及过热时, 6 个功率器件 IPM 的故障信号通过光耦隔离, 送至或非门 CD4078, 其输出经过低通阻容滤波器连接到 DSP 的 PDPINT 引脚。当至少有一个功率器件有故障发生时, PDPINT 引脚被拉为低电平, DSP 内部定时器立即停止工作, 所有 PWM 输出高阻态, 封锁 IPM 控制信号。对一个开关管的 IPM 保护报警信号输出电路如图 9 所示。

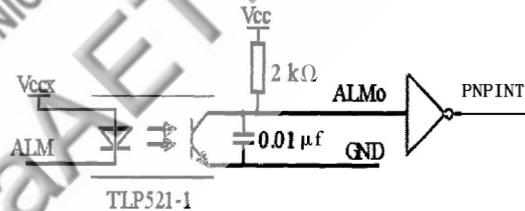


图 9 开关管的 IPM 保护报警信号输出电路

本文提出了以 TMS320LF2407A 芯片为核心的有源电力滤波器 APF 控制系统的设计方案。该方案考虑到控制系统工作的种种细节, 并从 DSP 芯片的工作电路(电源、时钟、复位电路及其片外存储器、EEPROM 和 DSP 芯片的接口电路)、外围信号采集电路(电平调理电路及其采样触发电路)和 IGBT 智能功率模块 IPM 的设计 3 个方面分别做了详尽的介绍。该方案还可以应用到其他电力电子装置的控制系统设计, 对从事相关硬件设计的工程技术人员有一定的参考价值。

参考文献

- [1] 刘和平, 严利平, 张学峰, 等. TMS320LF240X DSP 结构、原理及应用[M]. 北京: 北京航空航天大学出版社, 2002.
- [2] 刘强, 郭文加. MAXIM 热门集成电路使用手册[M]. 北京: 人民邮电出版社, 1997.
- [3] 刘南平, 吉红. 模拟电子技术[M]. 北京: 科学出版社, 2005.
- [4] 李广海, 叶勇, 蒋静坪. IPM 驱动和保护电路的研究[J]. 自动化与仪器仪表, 2003(12): 43-49.

(收稿日期: 2009-07-31)