

基于 FPGA 的多通道串行数据交换中心的设计

李增^{1,2}, 吴志勇¹, 马腾飞^{1,2}, 高世杰¹

(1.中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033;

2.中国科学院研究生院 北京 100039)

摘要:针对靶场光电测量设备子系统互联比较复杂、容易产生时序冲突的缺点, 设计了基于 FPGA 的数据交换中心。实践表明, 该系统工作稳定、可靠, 解决了多系统之间通信的时序冲突问题, 满足了实际工程需求。

关键词: FPGA; 串行数据; MSP430; 交换

中图分类号: TP273

文献标识码: A

The design of multi-serial data switch center based on FPGA

LI Zeng^{1,2}, WU Zhi Yong¹, MA Teng Fei^{1,2}, GAO Shi Jie¹

(1.Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of sciences, Changchun 130033, China;

2. Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)

Abstract: The communication between every subsystem on the photoelectric equipment is usually serial data. A switch center based on FPGA is designed in view of complexity of transmission in subsystems and the disadvantage of time scheduling confliction. The stable and credible performance of this switch center in practise shows that it can solve the problem of confliction and satisfy the project needing.

Key words: FPGA; serial data; MSP430; switch

光电经纬仪是一种精密的测角仪器, 在靶场中主要用来确定飞行目标的空中位置、运动轨迹并记录其飞行姿态。光电测量设备一般由多个子系统组成, 各部分各司其职, 使经纬仪完成对目标的高精度测量。而一般各个子系统之间通过信息交换中心进行串行通信。因此, 对数据交换中心的设计要求就是要协调各个子系统, 不发生时序冲突, 并且数据的发送不能抖动太大, 以便于其他系统接收数据, 使整个系统稳定可靠地工作。

1 系统设计

数据交换中心主要作用是转发、中继、重组、处理、显示各个系统的数字信号的电子系统。主要以系统终端发送的 100 Hz 为同步基准, 接收各个系统的 RS-422 格式的数字信号, 并根据协议发送各个系统 RS-422 格式的数字信号。一般是通过专用的芯片完成 RS-422 与 TTL 电平信号的转化, 数据中心接收和发送 TTL 格式的数据, 通过 MSP430 完成数据交换, 同时根据设计需要还要实现各个子系统的工作状态, 即用 LED 灯作各子系统的工作状态指示。同时, 还要求通过 RS-232 串口与 LCD 显示屏相连, 实现子系统通信内容的显示。设计的数据交换中心的原理

图如图 1 所示。

系统中的 FPGA 满足基本的工业级要求, 采用 Altera 公司的 EP1C12Q240I7, 封装为 240-PIN PQFP, 温度范围 -40 °C~+80 °C, 主要特性如表 1 所示。

表 1 FPGA 的主要特性

LEs	5 980
M4K RAM BLOCKS(128x36bit)	20
TOTAL RAM BITS	92 160
PLLS	2

光电跟踪设备一般有多达 10 个以上的子系统, 存在 2 个以上的子系统同时向数据交换中心发送数据的情况, 因此交换中心需采用 2 种办法避免这种冲突: (1) 把系统分为 3 组, 作并行接收, 避免了这 3 组子系统之间的冲突; (2) 在同一组内作中断优先级判断, 顺序接收, 避免同组内子系统之间的冲突。

MCU 采用 TI 公司生产的 MSP430F249, 它是超低功耗

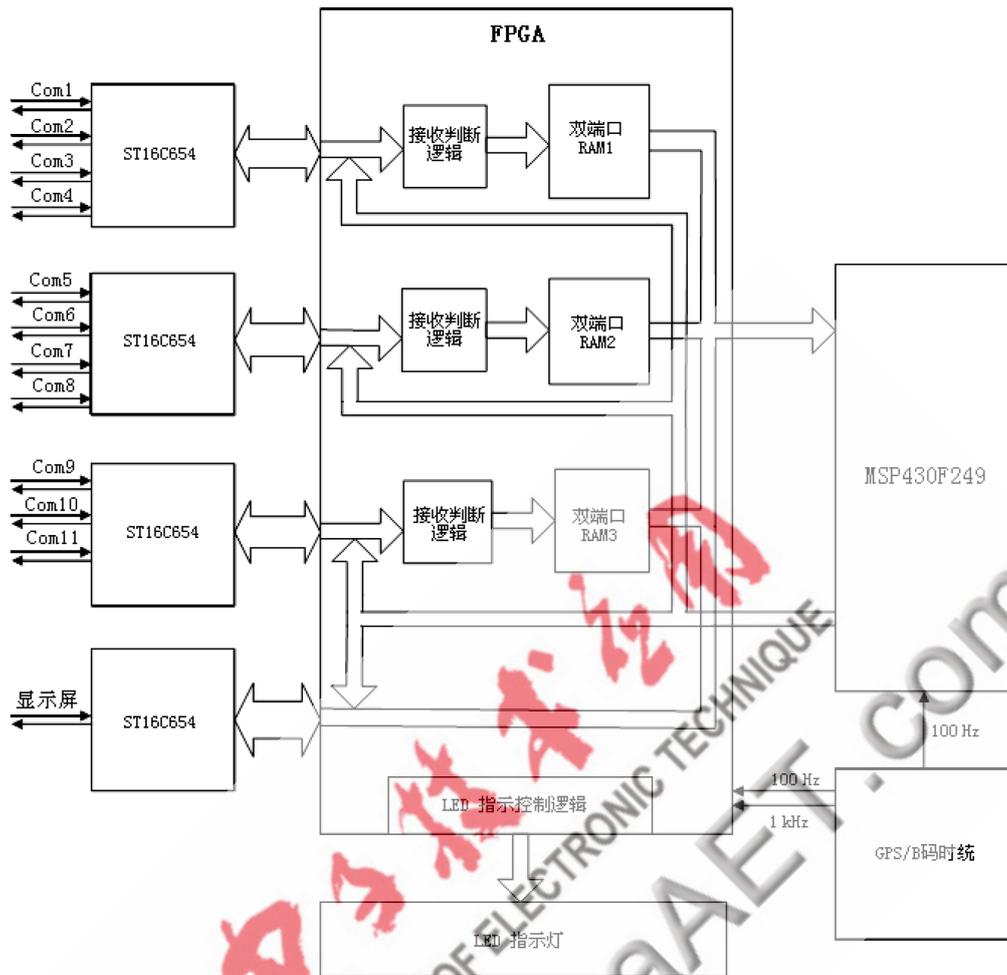


图1 系统框图

的16位的单片机系列中的一种,采用RISC精简指令集,外接16MHz时钟,指令周期为62.5 ns,片内含有硬件乘法器,节省了运算时间。它内含一个8通道的12位高性能A/D转换器,最高采样速度可达200 kHz。带有7个捕获/比较寄存器的16位Time_B和带有3个捕获/比较寄存器的16位Timer_A,该芯片具有60 KB的Flash ROM,2 KB RAM,采用串行在线编程方法,同时还拥有强大的中断处理功能^[1]。

UART采用EXAR公司生产的ST16C654,完成串—并/并—串转换。贴片式封装FPQ64,64 B的缓冲FIFO,支持高达1.5 Mb/s的4个通道的串行数据的双向传输,支持查询,中断工作方式。在本设计中,设置使其工作中断方式下,数据格式为1个起始位,8个数据位,1个停止位。

2 多通道串行数据的接收

与数据交换中心相连的子系统一共有11个,定义为通道Com1~Com11,分别连在了4个ST16C654上。每个ST16C654有4通道,每个通道都具有发送和接收的功能,连接4个Com端口,工作中断模式下,通过上电初始化将其内部的FIFO深度设置为56 B,ST16C654等到接收56 B

或56 B的时间(在接收字节数少于56的情况下)产生中断请求信号。根据通信协议,各个系统发送给通信系统的字节均小于56 B。因此,一次中断完全能够将各个系统的数据收完。

FPGA根据收到的一个或者多个中断信号,首先判断中断源,中断优先级判断如下列代码所示,clk为系统时钟,initial_over为寄存器初始化标志。inta、intb、intc、intd分别表示ST16C654接收4个通道数据产生的中断信号,csa_reg_reg为优先级安排好对应通道的选通信号(其他标志信号依次类推),如果该标志有效,就开始接收该通道的数据,接收完该路信号,然后判断该路信息的该帧数据的头尾是否正确,在正确的情况下写入相应的RAM地址空间,其RAM控制写模块的主要功能就是根据接收的数据个数,产生相应的脉冲个数,往RAM里写数据的个数和地址空的控制,以便MCU根据相对应各个端口的发送时刻从相应的地址空间中读出数据,组成完成的一帧数据发送出去^[2]。

中断优先级判断部分verilog代码如下:

```
always@ (posedge clk)
begin
```

硬件纵横

Hardware Technique

```

if (inital_over) //inital_over==1 表示正在初//始化系统
begin
rd_over<=1'b0; //数据读完结束标志
csa_reg_reg<=1'b1;
csb_reg_reg<=1'b1;
csc_reg_reg<=1'b1;
csd_reg_reg<=1'b1;
end
else if (! int_UART) //捕获到 int_UART654 中断标
//志, 为 4 个通道中断标志的或
begin
if (! rd_over)
begin
rd_over<=1'b1;
csa_reg_reg<=! inta; // 通道 A 的优先级最高
csb_reg_reg<=! intblinta; //级别从到到依次低为//A,B,C,D
csc_reg_reg<=! intclintalintb; //改变表达式可以
//改便优先级
csd_reg_reg<=! intdlintalintblintc;
end
end

```

在产生选通信号的同时, 还要产生 UART 的 FIFO 的读脉冲和 RAM 的写地址, 从而把相应通道的数据读出^[5], 如图 2 所示, 当同时出现 4 个中断时, 先选通 csa_reg, 同时



图 2 中断优先级仿真

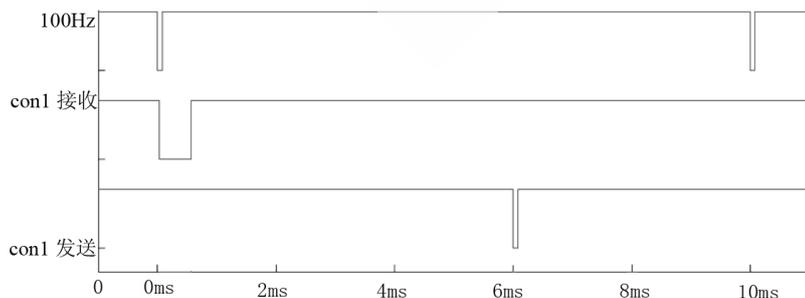


图 3 COM1 通道的数据接受发送时序

产生 FIFO 的读信号 IOR (56+1 个脉冲信号, UART 芯片的 FIFO 容量设置为 56 个, 保证其读空, 同时程序在 IOR 的基础上产生 56 个字数据的写地址。便于对相应的 RAM 地址空间进行写操作)。

3 多通道串行数据的发送

数据的发送主要在 MCU 内完成, 为了保证各个系统可靠地进行数据传输, 需要事先安排好发送时序, 即以 100 Hz 的同步信号为基准, 安排好各个子系统发送数据的时间段。即在 10 ms 之内根据各个通道发送数据的多少, 定义发送时刻 (以 100 Hz 同步信号开始, 到通信系统开始给某个系统发送数据为止, 定时器所计的时间)^[4]。如图 3 为 COM1 的接收、发送时序。

MSP430F249 的定时器工作在连续计数模式下, 其工作原理是首先设置中断的计数值, 由于 2 个计数器都为 16 进制, 计数范围 0x0000~0xFFFF, 根据其工作原理, 当计数器启动后开始计数, 达到预先设置的计数值后产生中断, 计数器的工作频率可以选择, 系统中采用的技术频率是 ACLK 的 4 分频, 即 4 MHz。按工作原理, 最高能够产生 10 个中断, 为了产生 11 个中断, 在第 6 个中断的基础上, 把计数器的值加上特定值变为另外一个中断的计数值, 计数器重新开始计数后, 在原有的基础上开始计数, 产生第 7 个中断, 从而形成 11 个中断信号, 启动 11 个端口的发送, 主程序根据协议从相应的地址空间读取数据, 打包组成符合系统要求的信息发送出去^[5]。

MCU 除了根据发送时刻, 利用定时器计数产生 11 个中断信号外, 还要完成系统上电的初始化, ST16C654 的初始化, LCD 的显示屏的初始化, 以及在主程序内利用系统空闲时间从 FPGA 的 RAM 中读取数据, 把各个子系统发送、接收的数据显示出来。响应按键信息, 最终不断地刷屏、

显示信息。程序流程图如图 4 所示。

数据交换中心的 LCD 显示采用北京蓝海微芯科技发展有限公司生产的 LJD-ZN-3200K 智能显示终端, 5.7 英寸的显示尺寸, 分辨率为 320×240, 单色显示, 单电源 5 V DC 供电, 接口类型 RS232, 通信格式: 数据包头 (F0 5A) + 命令类型+命令字+ 数据包尾 (5A F0), 命令类型用不同的字节表示不同的命令, 使用前应首先通过 PC 串口把要显示的汉字字库下载到显示终端^[6], 然后

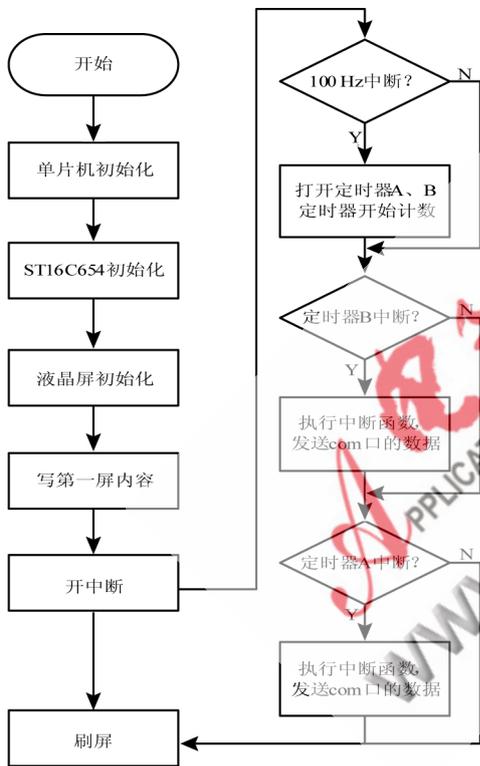


图4 MCU 程序流程图

连接到数据交换中心的 RS-232 接口上, 通过 MSP430F249 完成对其显示格式、背光控制、波特率的设置。最后在 MCU 的主程序中完成对各个通道接收、发送数据的显示^[7]。

利用 MSP430 设计了基于 FPGA 的数据交换中心系统, 合理地安排了各个系统数据的接收中断时序。采用定时器产生各个系统的发送时序, 避免了多个系统之间交换数据时产生的系统冲突, 并且采用 LCD 显示屏实时显示了各子系统的传输信息, 替代了以往基于 PC104 的设计, 降低了系统成本, 满足了实际需求。

参考文献

- [1] 沈建华, 杨艳琴, 翟晓曙. MSP430 系列 16 位超低功耗单片机原理与应用[M]. 北京: 清华大学出版社, 2004: 82-103.
- [2] 段吉海, 黄伟智. 基于 CPLD/FPGA 的数字通信系统建模与设计[M]. 北京: 电子工业出版社, 2004: 78-96.
- [3] 王强, 文丰, 任勇峰. 基于 FPGA 的高速实时数据存储系统[J]. 仪表技术与传感器, 2009(1): 50-52.
- [4] 秦龙. MSP430 弹片机 C 语言应用程序设计实例精讲[M]. 北京: 电子工业出版社, 2006: 135-141.
- [5] 王少卿, 汪仁煌. 低功耗 MSP430 单片机在 3V 与 5V 混合系统中的逻辑接口技术. 电子技术应用, 2003, 29(3): 324-327.
- [6] 北京蓝海微芯科技发展有限公司. 智能终端使用手册 LJD-ZN-3200K. 2007.
- [7] <http://focus.ti.com/lit/ds/symlink/msp430f249.pdf>. 2008.

(收稿日期: 2009-05-20)