

## 基于 S3C4510B 的 HDLC 协议实现

陈雪良<sup>1</sup>, 夏冬<sup>2</sup>, 许川佩<sup>2</sup>

(1. 桂林 NEC 无线通信有限公司, 广西 桂林 541004)

(2. 桂林电子科技大学 电子工程学院, 广西 桂林 541004)

**摘要:** 使用嵌入式微处理器 S3C4510B 内部包含的 HDLC 控制器封装和解析 HDLC 协议, 微处理器既可实现系统功能, 又可完成 HDLC 协议的数据传输, 降低了设计的复杂度。本设计已应用于微波网络管理系统中, 该系统可以通过 RS-232 接口或 RS-485 接口遵循 HDLC 协议完成网管数据传输。经验证, HDLC 协议传输正确、可靠, 达到设计要求。

**关键词:** S3C4510B; HDLC 协议; 数据传输

中图分类号: TN368.1

文献标识码: A

### Implementation of HDLC protocol based on S3C4510B

CHEN Xue Liang<sup>1</sup>, XIA Dong<sup>2</sup>, XU Chuan Pei<sup>2</sup>

(1. Guilin NEC Radio Communications Co., Ltd, Guilin 541004, China;

2. School of Electronic Engineering, Guilin University of Electronic Technology, Guilin 541004, China)

**Abstract:** This paper realizes packaging and analysis of HDLC protocol using the embedded microprocessors S3C4510B which contains the internal HDLC protocol controller. The microprocessors can realize system function, and it can complete data transmission of HDLC protocol, reduce the design complexity. The design has been used in microwave network management system, and completed the network management data transmission through RS-232 interface or RS-485 interface following HDLC protocol. Certified, the transmission of the HDLC protocol correct, reliable and can meet the requirement of the system.

**Key words:** S3C4510B; HDLC protocol; data transmission

传统的 HDLC 协议采用专用芯片或软件编程等方法实现。专用芯片针对性强、性能可靠, 但灵活性差, 尤其是片内数据存储器容量有限, 当需要扩大数据缓存的容量时, 芯片要外接存储器或其他电路, 这就增加了系统成本。软件编程方法灵活, 但占用处理器资源多, 执行速度慢, 实时性不易预测, 一般只能用于个别路数的低速信号处理。采用 ASIC 芯片设计成本过于昂贵。考虑到 HDLC 协议的应用多和系统其他功能有机结合, 而在很多应用系统中均采用嵌入式设计技术实现<sup>[1]</sup>。选用嵌入式微处理器 S3C4510B 设计微波网络管理系统控制器, 实现数据的采集、控制、存储与传输, 利用 S3C4510B 内嵌的 HDLC 控制器完成 HDLC 传输数据的封装与解析,

系统设计简单、实用<sup>[2]</sup>。

#### 1 HDLC 简介

HDLC 是一个在同步网上传输数据并面向位的高级数据链路层协议, 由国际标准化组织 ISO 制定, 具有透明传输、可靠性高、传输速率高以及灵活性高等特点。它采用点对点或多点(多路播送或一对多)连接的主/从结构, 要求每个从站都有唯一的地址, 从站只有在允许通信时才能且只能和主站通信, 这就消除了串行线路上由于几个从站同时发送引起冲突的可能性。由于 HDLC 面向位的特性, 因而可以实现不限制编码的、高可靠和高效率的透明数据传输。随着通信的发展, HDLC 得到日益广泛的应用, 同时, 它还是许多重要的数据链路层协议

## 网络与通信 Network and Communication

的基础。HDLC 帧结构如表 1 所示。

表1 HDLC 帧结构

开始标志位	地址域	控制域	信息域	校验域	结束标志位
01111110	8 bit/B	8 bit/B	任意	16 bit/B	01111110

表 1 所列 HDLC 帧结构中各部分功能为：

**标志位: Flag (F)**, 每个 HDLC 帧以 8 位序列 (01111110) 标志帧的开始和结束, 这是 HDLC 中仅有的 2 个包含连续 6 个 1 的可能组合。为了避免在其他域中出现这种组合, HDLC 采用“零比特插入法”, 即每发现有接连 5 个 1 时便在下一位自动插入一个 0, 接收器在收到连续 5 个 1 之后又自动删去插入的 0。标志位除了标志帧的开始和结束外, 还可用作时钟同步, 接收设备不断地搜寻标志位, 以实现帧同步, 从而保证接收部分对后续字段的正确识别。另外, 在帧与帧的空载期间, 可以连续发送这种标志序列, 用作时间填充。

**地址域: Address (A) Field**, 命令帧或响应帧的地址。每个从站必须有唯一的地址, 主站必须知道每个从站的指定地址。全“1”构成的地址在 HDLC 中定义为广播地址; 全“0”构成的地址在 HDLC 中定义为无站地址, 用于测试数据链路的状态。

**控制域: Control (C) Field**, 用于确定待传送帧的类型, 并携带有关帧的顺序、载波控制和轮询信息。HDLC 有 3 种类型的帧, 分别为信息帧、监控帧和无编号帧。三者都符合帧结构, 帧的格式不一样, 帧的用途也不一样。

**信息域: Information (I) Field**, 要传送的数据, 长度可变, 是帧的数据部分, 字段通常取 8 位的整数倍。

**校验域: Frame Check Sequence (FCS) Field**, 采用 16 位循环冗余校验码进行差错控制, 其生成的多项式为  $G(X) = X^{16} + X^{12} + X^5 + 1$ 。帧校验序列用于对帧进行循环冗余校验, 其校验范围从地址字段的第一比特到信息字段的最后一比特的序列, 并且规定为了透明传输而插入的“0”不在校验范围内。

## 2 HDLC 协议实现<sup>[3-5]</sup>

### 2.1 S3C4510B HDLC 控制器结构

微波网管系统控制器采用嵌入式设计方法, 系统 CPU 选用三星公司生产的 S3C4510B。S3C4510B 具有 HDLC 模块, 能够完成 HDLC 协议的帧同步、比特填充、FCS 的产生和检测等, 可以利用硬件实现 HDLC 协议的数据处理。

S3C4510B 是含有双通道的 HDLC 控制器, 支持符合 SDLC 标准和 HDLC 标准的 CPU/数据通道接口, 包含 2 个 DMA 引擎, 支持使用对应帧的缓冲区描述符结构, 可以灵活地配置通道物理编码模式(NRZ、FM、MAN), 选择

本地或者外部时钟; 支持通过锁相环路从接收数据流中提取时钟信号。S3C4510B 的 HDLC 通道具有以下特点:

(1)HDLC 协议特征: 标准检测与同步、零插入与删除、空闲检测与发送、FCS 生成和检测(16 位)、终止检测与发送;

(2)FIFO: 发送和接收模块都有 8 B FIFO, 提供 CPU 内部总线到 HDLC 串行接口之间的数据缓存;

(3)DMA: HDLC 通道的发送和接收支持 DMA 方式;

(4)波特率生成器: HDLC 通道包含一个可编程的波特率产生计数器, 能够产生各种波特率的传输速率;

(5)PLL 模块: HDLC 通道包含一个数字锁相环, 提供了时钟恢复功能, 可从编码后的数据流中迅速提取出时钟信息。

S3C4510B 的 HDLC 控制器功能结构如图 1 所示。

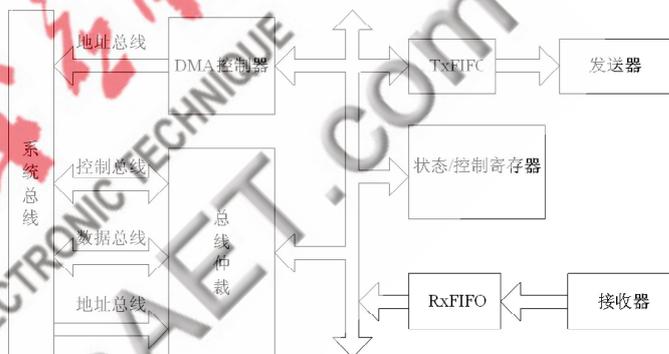


图1 S3C4510B 的 HDLC 控制器功能结构图

HDLC 控制器功能结构主要包括总线仲裁单元、DMA 控制器、8 B 的发送/接收(Tx/Rx) FIFO、状态/控制寄存器和物理收发器。总线仲裁单元负责向 CPU 申请系统总线, DMA 控制器使用缓冲描述符在无 CPU 干预下控制数据帧的收发, 8 B 的 FIFO 结构对 CPU 和串行接口的数据进行立即存储, 物理收发器控制 HDLC 通道的运行模式、编解码等, 状态/控制寄存器是运行的核心, 程序设计人员通过设置来检测这些寄存器控制数据的收发。

### 2.2 HDLC 协议实现

#### 2.2.1 HDLC 传输通道设计

微波网络管理系统主要用于管理和维护传输网络中微波网络及微波设备的性能、故障、告警和配置, 实时监测与管理微波网络的运行状况, 系统由微波网管软件与微波网管系统控制器组成。微波网管软件通过访问控制器监测连接在网络上的微波设备的性能状态, 控制器通过 HDLC 协议与微波设备通信, 采集微波设备数据并存储。

HDLC 传输通道连接如图 2 所示。网管系统控制器通过 RS-232 接口与微波设备连接, 接口芯片选用

# 网络与通信 Network and Communication

MAX3232,采用 HDLC 协议实现数据传输。不同微波站点的网管系统控制器间通过 RS-485 接口完成通信,接口芯片选用 ADM3491,数据传输时同样遵循 HDLC 协议。

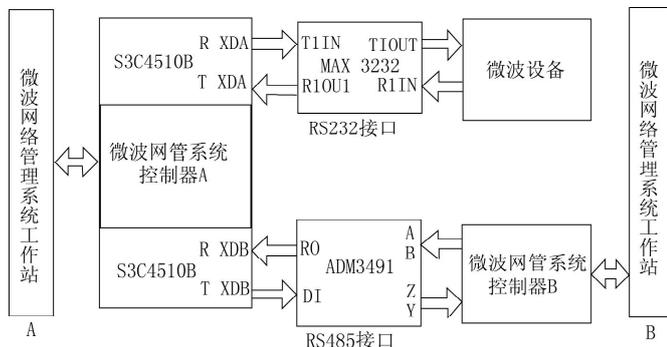


图2 控制器 HDLC 通道连接示意图

(控制器 A 和控制器 B 安装在不同的微波设备上)

## 2.2.2 HDLC 协议实现

系统 HDLC 协议传输支持 2 种数据传输模式: 中断模式和 DMA 模式。对于中断模式,由于 CPU 需要主动干预缓冲区和 I/O 模块之间的数据传送,因此将会导致过多的系统切换开销,降低 CPU 利用率,同时无法支持高速的数据传输。本系统采用 DMA 模式。在 DMA 模式下,S3C4510B 中的 HDLC 控制器使用了缓冲区描述符 BD (Buffer Descriptor) 来实现以帧为单位的数据发送和接收。BD 是 S3C4510B 中 HDLC 控制器用以实现 DMA 模式下的数据收发而使用的数据结构,且构成循环链表的形式。使用 BD 缓冲描述符结构,可以实现以帧为单位对数据进行接收和发送控制,只需要填写相应 BD 结构的域信息,配置收发模式,具体的执行由 DMA 单元控制完成。

DMA 方式下 HDLC 数据接收和发送的实现。首先要进行系统 HDLC 通道的初始化。实现步骤如下:

- (1)HDLC 通道复位,恢复其默认配置;

(2)设置工作模式寄存器(HMODE)来配置 HDLC 工作模式;

(3)设置控制寄存器(HCON)来控制 HDLC 通道的工作;

(4)设置中断使能寄存器(HINTEN)来控制 HDLC 通道的中断产生;

(5)设置站地址寄存器(HSAR0- HSAR3)和掩码寄存器(HMASK);

(6)建立 DMA 方式的发送和接收 BUFFER 描述符链表结构,并初始化 DMA 发送 BUFFER 缓冲描述符指针寄存器(DMATxPTR)和 DMA 接收 BUFFER 缓冲描述符指针寄存器(DMARxPTR);

(7)使能 HDLC 通道的收发功能。

DMA 方式下 HDLC 通道的数据发送实现步骤如下:

(1)读取发送缓冲帧描述符指针寄存器 DMATxPTR,得到当前发送帧描述符的地址,得到整个发送帧描述符的内容;

(2)得到发送帧描述符中帧数据 BUFFER 起始地址;

(3)将准备好的 HDLC 帧拷贝到 BUFFER 中;

(4)设置当前帧描述符中的相应控制位;

(5)将发送帧描述符的 OWNERSHIP 位设置为 DMA 所有,使能 HDLC 的 DMA 发送。

按上述步骤完成后, DMA 即可主动将 BUFFER 中的数据拷贝到 HDLC 通道 Tx FIFO 中发送出去。一帧发送完毕后, S3C4510B 将已使用的发送 BUFFER 描述符的 OWNERSHIP 位设置为 CPU 所有,并将帧缓冲描述符指针寄存器 DMATxPTR 中的内容更新为下一个未使用的发送 BUFFER 描述符地址。

HDLC 通道数据接收实现步骤如下:

- (1)接收到数据时, DMA 机制会从 DMARxPTR 指向



图3 微波网管软件通过 HDLC 协议传输的微波设备数据

(下转第 32 页)

(上接第28页)

的接收 BUFFER 描述符中找到接收 BUFFER 的起始地址,然后把收到的数据写入 BUFFER;

(2)如果接收无误, S3C4510B 自动更新 DMARxPTR 寄存器的值,使其指向下一个还未使用的接收 BUFFER 描述符,以备下一次接收使用。

### 3 系统验证

对系统进行调试、联机测试。

网管系统遵循 HDLC 协议传输微波设备性能数据。参数包括误码秒 ES、严重误码秒 SES、不可用秒数 US 以及总秒数 TS 及状态数据,包括输出功率 TX、输出频率 TF、输出电平 RF、频率 RX 以及输出电源电压。微波网管软件通过查询/轮询方式访问网管控制器,读取微波设备数据。微波网管软件通过 HDLC 协议传输的微波设备数据如图 3 所示。

HDLC 协议在微波网管系统的正确实现说明了通过

《电子技术应用》的 [www.ChinaAET.com](http://www.ChinaAET.com) 的封装与解析,在实现系统功能的同时,简化了电路设计,缩短了系统开发周期。

#### 参考文献

- [1] 李驹光,聂雪媛.ARM应用系统开发详解——基于S3C4510B的系统设计[M].北京:清华大学出版社,2003.
- [2] Samsung Electronics. S3C4510B User Manual.1999.
- [3] 刘朋,金野.基于S3C4510B和 $\mu$ .Clinux的HDLC接口设计实现[J].微计算机信息,2007(2):1-3.
- [4] 谈国文,张炜,朱丹,等.基于HDLC协议的实时通信软件的设计与实现[J].计算机工程与科学,2000(22):87-90.
- [5] 高振斌,陈禾,韩月秋.HDLC协议RS-485总线控制器的FPGA实现[J].河北工业大学学报,2004(5):28-32.

(收稿日期:2009-05-25)