

基于分段非线性函数近似的直接数字频率合成器

张 鹏

(桂林电子科技大学, 广西 桂林 541004)

摘要: 对直接数字频率合成器(DDS)中的相位幅度转换模块提出了一种基于分段非线性函数近似的设计方法。这种方法取代了传统的 ROM 查找表的方法,可以避免因采用大容量的 ROM 而带来的成本高、功耗大、可靠性下降等缺点。此方法对正弦函数的第一象限进行分段,在每一段内用非线性函数近似,然后再根据正弦函数的对称性质,重构完整的正弦函数。此法可以获得较好的压缩效果,并且结构简单,易于实现。

关键词: 直接数字频率合成(DDS);分段非线性函数近似;ROM 容量

中图分类号: TN741

文献标识码: A

Direct digital frequency synthesis based on piecewise continuous nonlinear function to approximate

ZHANG Peng

(Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: This paper presented a method which based on piecewise continuous nonlinear function to approximate the sine function for direct digital frequency synthesis. Compared with look up table, this method can avoid cost of DDS increase, high power, reliability drop brought by large capability of read only memory (ROM). First quadrant of sine function is divided, then nonlinear function approximates sine function in each segment. According to symmetry character, integrated sine function is reconstructed. This method achieved good compression ratio, simple architecture, facile realization.

Key words: direct digital frequency synthesis(DDS); piecewise continuous nonlinear function to approximate; capability of ROM

直接数字频率合成(DDS)是第三代频率合成技术,具有频率分辨率高、频率切换时间短、相位变化连续、易于集成等优点,被广泛地应用在通信、雷达、仪器仪表等领域。目前,在采用 ROM 查表方式的 DDS 中,为了提高频谱纯度和分辨率需要增加 ROM 容量 (ROM 容量为 $2^W \times D$, W 是对 ROM 寻址的相位位数, D 是 ROM 的输出位数)。但大容量的 ROM 会使成本提高、功耗增大、速度降低且可靠性下降,因此在一定频谱纯度和分辨率的前提下研究 \sin 存储表的压缩算法,对于降低 DDS 的存储容量非常有意义。本文介绍了 DDS 的工作原理、1/4 周期压缩,提出了用分段非线性函数近似的方法代替大容量的 ROM,并给出了此法在 QuartusII 开发环境下的原理图

及时序仿真图。

1 DDS 的工作原理

DDS 的基本结构如图 1 所示,它由相位累加器、相位幅度转换器(常用的相位幅度转换方法是 ROM 查表法)、D/A 和低通滤波器构成。在时钟周期的控制下,相位累加器对频率控制字 K 进行累加得到 N 位的相位累加值。 N 位累加值作为 ROM 查表的寻址地址,但在实际应用中,相位累加器输出的 N 位累加值,并不是全部都

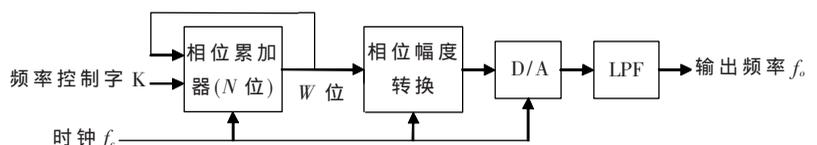


图 1 DDS 结构

用来对 ROM 寻址,而是截取高 W 位对其寻址,这样可以降低对 ROM 容量的要求。查表输出它所对应的数字化幅度值,再经过 D/A 变换完成离散信号到连续信号的转变,最后经低通滤波器滤波即可得到信号输出。输出信号频率为 $f_o = kf_c/2^N$ 。

2 正弦函数 1/4 周期压缩

由于正弦函数 $\sin(x)$ 在 $0 \sim 2\pi$ 上关于 $x=\pi$ 奇对称,即 $0 \sim \pi$ 和 $\pi \sim 2\pi$ 区间相比,其对应位置的幅度值的绝对值相等,符号相反。故将 $\pi \sim 2\pi$ 区间的相位编码减去 π ,求出其幅度值后再加一负号,就相当于直接对 $\pi \sim 2\pi$ 区间的相位求正弦值。同时,在 $0 \sim \pi$ 区间, $\sin(x)$ 函数关于 $x=\pi/2$ 偶对称,故可用 $0 \sim \pi/2$ 区间的幅度值来表示 $0 \sim \pi$ 整个区间的波形。继而 $0 \sim 2\pi$ 之间的幅度值完全可以由 $0 \sim \pi/2$ 区间的幅度值来实现,这样大大降低了查表的存储容量。图 2 表示了这种方法的实现框图。

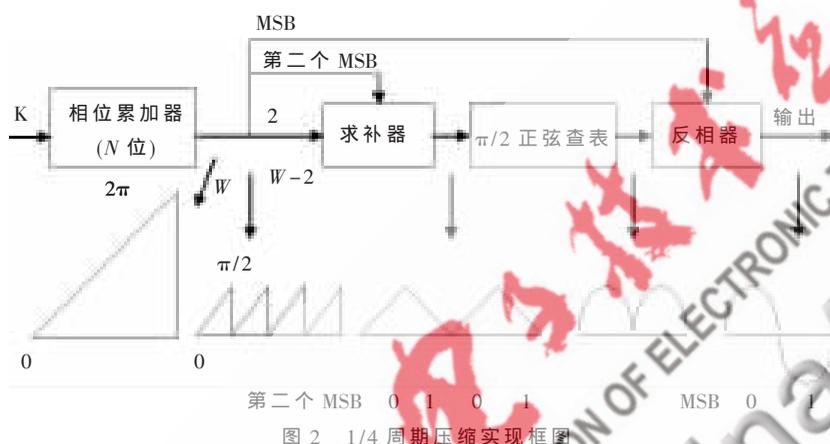


图 2 1/4 周期压缩实现框图

两个最高有效相位位作解码象限位,其余的 $W-2$ 位用来寻址第一象限的正弦查表。最高有效位(MSB)确定结果符号,第二最高有效位确定幅度是增加还是减少。对于第一和第三象限相位,累加器的输出在第二个 MSB(此时其值为 0)的控制下“保持原状”,对于第二和第四象限相位,累加器的输出在第二个 MSB(此时其值为 1)的控制下进行二进制求补,从图形上可以看出此时锯齿波斜率在第二和第四象限是反转的。这样就形成了一个周期的正弦波^[1]。

在采用 1/4 周期压缩的基础上,常用的相位幅度转换方法有 ROM 查表法、sunderland 结构、 $\sin\theta - \theta$ 法、CORDIC、线性插值、泰勒近似等^[3-9]。

3 分段非线性函数近似算法

3.1 算法提出

当 $x \in [0, 1]$, 对 $\sin(x\pi/2)$ 进行连续等距离的 M 分段,在每一段内用一个二次函数近似 $\sin(x\pi/2)$ 。 a 、 b 、 c 分别为二次项、一次项、常数项系数, i 表示所在分段。分段数越大,近似误差就越小,但所需的 ROM 容量也越大,本文是在 $M=8$ 的基础上展开设计的。

目前常用的非线性近似函数为泰勒二阶近似,在 Matlab 中对八分段的泰勒二阶近似和拟合比较,拟合方式的误差绝对值范围在 1.2×10^{-4} 内,泰勒二阶级数方式的误差绝对值范围在 1.8×10^{-4} 内,虽然两者相差不大,但是当对正弦函数扩大一个较大的倍数如 2^{28} 后,它们之间的差距就很大了,因此本文采用的是拟合方式近似正弦函数。

将 x 在 $[0, 1]$ 均匀八分段,利用 Matlab 中提供的拟合函数对 $\sin(x\pi/2)$ 进行拟合,得到各段的系数如表 1 所示。

本文取 $W-2=14$, 也即对 x 扩大了 2^{14} 倍,那么对于 x^2 就扩大 2^{28} 倍,为了对表达式中的三项扩大相同的倍数,将一次项系数 b 扩大 2^{14} 、常数项系数 c 扩大 2^{28} ,则此时各段系数如表 2 所示(其中 $L=2^{14}$)。

由于最大幅度误差和无杂散动态范围成反向关系,为使每段的最大幅度误差下降,调整常数项系数后各段系数情况如表 3 所示。

这时每段的最大误差的绝对值 e 如表 4 所示。

目前常用的 D/A 转换器有 8 位、10 位、12 位、16 位,此时的误差情况决定了最高可以采用 12 位 D/A 转换器。仔细分析后发现前三段的最大误差的绝对值较大,制约了可输出的位数。基于这样的情况,考虑将前三段再分别均分成两段,每段采用适当的非线性函数去近似正弦函数。各段系数如表 5 所示。

这时,每段最大误差绝对值的情况如表 6 所示,可

表 1 x 均匀八分段并拟合后各段的系数

i	1	2	3	4	5	6	7	8
a	0.120 8	0.357 9	0.581 2	0.782 1	0.953	1.087 3	1.178 9	1.226 9
b	1.576 8	1.635 9	1.747 2	1.897 4	2.067 7	2.234 8	2.372 7	2.454 3
c	0.000 1	0.003 9	0.017 9	0.046	0.088 5	0.140 6	0.192	0.227 4

表 2 x 扩大 2^{14} 倍后各段的系数

i	1	2	3	4	5	6	7	8
a	$1\ 979/L$	$6\ 159/L$	$9\ 522/L$	$12\ 814/L$	$15\ 614/L$	$17\ 814/L$	$19\ 330/L$	$20\ 102/L$
b	25 834	26 803	28 626	31 087	33 877	36 615	38 874	40 211
c	26 844	1 046 898	4 804 995	12 348 031	23 756 538	37 742 025	51 539 608	61 042 223

以满足 16 位 D/A 转换器 (其中 1 位是符号位, 其余 15 位是数值位)的条件。

3.2 具体实现

相位幅度转换模块 sin_r_2 是根据函数表达式计算得来的,因此由乘法器、加法器和存储各项系数的模块

等共同构成^[2],如图 3 所示。

其中 sin_c_2 是根据输入的 14 位相位值的高位获得相位所在段落的二次项、一次项、常数项的系数(其中二次项系数存储的是分子,由于分母是 2¹⁴可以通过右移 14 位实现,故在此存储的是分子),二次项系数占 15

表 3 常数项系数调整后各段的系数

i	1	2	3	4	5	6	7	8
a	1 979/L	6 159/L	9 522/L	12 814/L	15 614/L	17 814/L	19 330/L	20 102/L
b	25 834	26 803	28 626	31 087	33 877	36 615	38 874	40 211
c	16 841	851 743	4 792 901	12 356 912	23 768 821	37 746 669	51 547 521	61 037 172

表 4 常数项系数调整后各段最大误差的绝对值

i	1	2	3	4	5	6	7	8
e	16 841	98 148	1 671	16 314	15 912	14 325	10 537	8 848

表 5 前三段均分两段后各段的系数

i	1	2	3	4	5	6	7	8	9	10	11
a	991/L	2 966/L	4 910/L	6 808/L	8 641/L	10 389/L	12 814/L	15 614/L	17 814/L	19 330/L	20 102/L
b	25 761	26 008	26 493	27 204	28 120	29 213	31 087	33 877	36 615	38 874	40 211
c	0	134 610	634 969	1 730 549	3 609 877	6 414 149	12 356 912	23 768 821	37 746 669	51 547 521	61 037 172

表 6 前三段均分两段后各段最大误差的绝对值

i	1	2	3	4	5	6	7	8	9	10	11
e	5 436	3 153	3 299	3 502	4 089	5 424	16 314	15 912	14 325	10 537	8 848

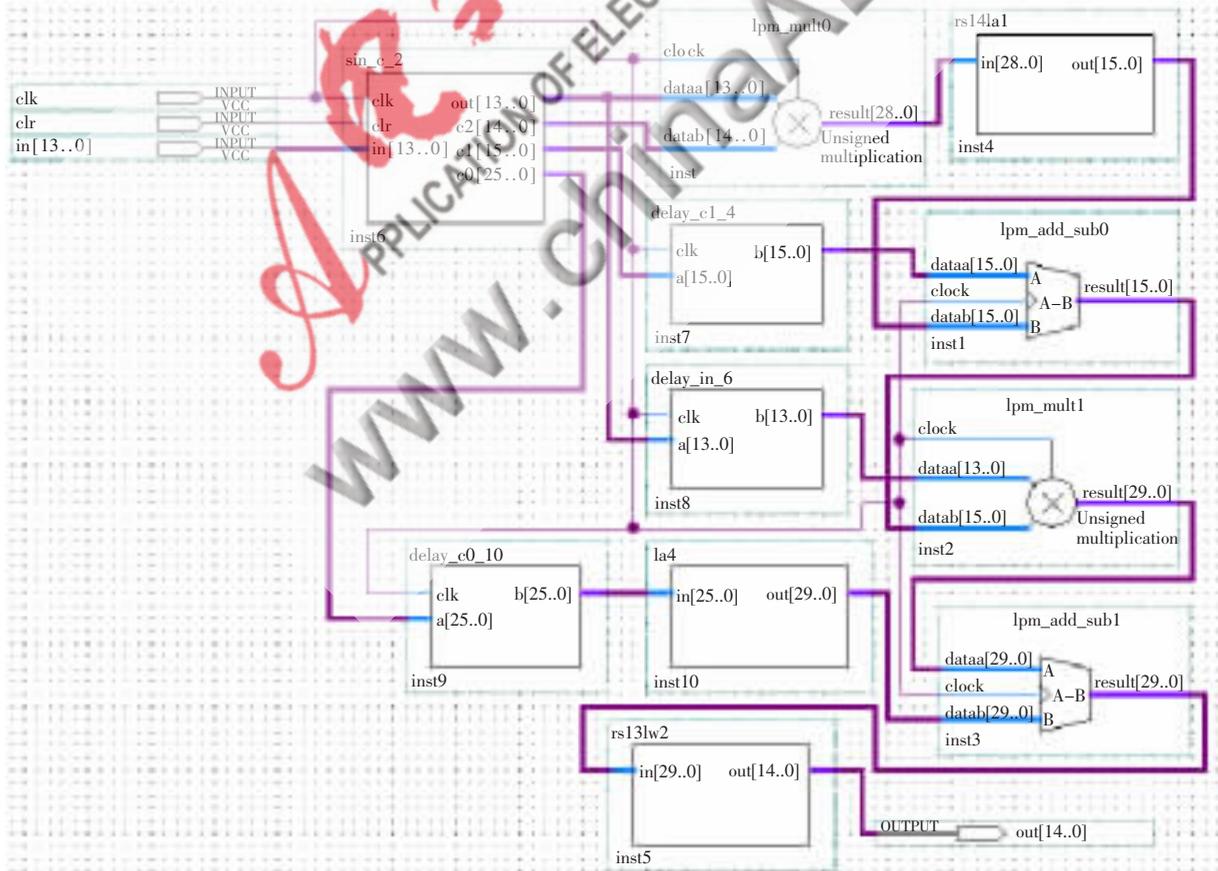


图 3 相位幅度转换模块

位,一次项系数占 16 位,常数项系数占 26 位。lpm_mult0 是一个具有四级流水线的 14×15 乘法器,完成二次项系数中的分子与输入的相位的乘法。采用四级流水线是为了获取高的运算速度,但是运算结果是经过 4 个时钟周期的延迟才产生的。lpm_mult0 运算结果是 29 位的结果,通过 rs14la1 模块完成右移 14 位,同时左补 1 位,结果为 16 位。delay_c1_4 将一次项系数延迟 4 个时钟周期。lpm_add_sub0 是一个具有二级流水线的 16 位减法器,它完成了 $-ax+b$ 中的减法运算。delay_in_6 将输入的 14 位相位延时 6 个时钟周期。lpm_mult1 是个具有四级流水线的 14×16 乘法器,完成 $(-ax+b)x$ 中的第二个乘法运算。delay_c0_10 将常数项系数 c0 延时 10 个时钟周期,la4 对常数项 c0 左补 4 位 0。lpm_add_sub1 是一个具有四级流水线的 30 位减法器,完成 $(-ax+b)x-c$ 中第二个减法运算。rs13lw2 将前一级模块的 30 位结果右移 13 位同时去掉左端的前两位。这是因为本文设计的相位幅度转换器,可以满足后接 16 位 D/A 转换器的要求(其中第一位是符号位,后面 15 位是数值位)。30 位的计算结果前两位始终为 0,可以将此去掉,再去掉计算结果中的后 13 位,剩下的 15 位送往 D/A 转换器。这样就完成了相位幅度转换。

时序图如图 4 所示,信号 in 对应 sin_c_2 中输入的 14 位相位,ru1 对应 sin_r_2 输出的 14 位相位值 out[13:0],m1 是 lpm_mult0 输出的结果,dc1 是 delay_c1_4 的输出结果,s1 是 lpm_add_sub0 的输出结果,ru2 是 delay_in_6 输出结果,m2 是 lpm_mult1 的输出结果,dc0 是 delay_c0_10 的输出结果,out 是 rs13lw2 的输出结果。从时序图中可以看出,经过 14 个时钟周期的延迟,最后输出正确的结果。



图 4 时序图

3.3 比较

本文设计的相位幅度转换器主要特点是 ROM 容量的压缩。首先在 Matlab 中仿真得知,在八分段中采用拟合方式近似比采用泰勒二阶近似误差范围小,所以采用的是拟合方式的函数近似。其次,通过分析可知八分段的方法中最高可以满足 14 位 D/A 变换的要求,需存储 $8 \times (15+16+26)=456$ bit 的信息,若采用常规的 ROM 查表法在相同条件下($W-2=14, D=11$)所需 ROM 容量为 $2^{14} \times$

$11=180\ 224$ bit。再次,为了进一步改善输出频率的频谱特性本文将误差较大的前三段每段再次均分为两段,这时就可以满足 16 位 D/A 变换的要求,需存储 $11 \times (15+16+26)=627$ bit 的信息,若采用常规的 ROM 查表法在相同条件下($W-2=16, D=15$)所需 ROM 容量为 $2^{14} \times 15=245\ 760$ bit。可见这种方法只需进一步划分不符合要求段落的分段就可以获得更好的频谱特性,因此具有很强的灵活性。

本文通过仿真比较,提出了一种针对八分段、十一分段的分段非线性函数近似的方法去实现 DDS 中的相位幅度转换器。与过去常规的 ROM 查表法相比较,它可以获得较好的压缩效果。在 QuartusII 开发环境下搭建了利用此方法所实现的相位幅度转换器的结构图,并得到了它的时序仿真图。通过验证,本法可以很好地实现相位幅度转换的功能。在具体的实现中采用 $(-ax+b)x-c$ 形式,比用 $-ax^2+bx-c$ 形式节省了一个乘法器,充分利用数字电路中的右移特性实现除法运算,总共用了两个乘法器和两个减法器,结构简单、灵活,易于实现。

参考文献

- [1] 白居易.直接数字频率合成[M].西安:西安交通大学出版社,2007.
- [2] 刘波.精通 Verilog HDL 语言编程[M].北京:电子工业出版社,2007.
- [3] 徐海燕,田增山.直接数字频率合成中的相位杂散抑制方法研究[J].电信交换,2007(4):15-18.
- [4] 何方勇,陈建安.基于线性插值的 DDFS 中的相位-幅度映射研究[J].现代雷达,2006,28(1).
- [5] 王春林,吴建辉,叶双应,等.一种基于非均匀分段线性插值的直接数字频率合成器[J].电子器件,2006,29(2).
- [6] 木霄易,刘丽蓓,邵丙铁.一种高性能低功耗直接数字频率合成器的设计[J].微电子学与计算机,2007,24(1).
- [7] LANGLOIS J P M, Al-KHALILI D. Piecewise continuous Linear interpolation of the sine function for Direct Digital Frequency Synthesis[J]. Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE 8-10 June 2003.
- [8] LANGLOIS J P M, Al-KHALILI D. A new approach to the Design of Low Power Direct Frequency Synthesizers [C]. IEEE International Frequency Control Symposium and PDA Exhibition 2002.
- [9] VANKKA J. Methods of mapping from phase to sine amplitude in direct digital synthesis[J]. IEEE International Frequency Control Symposium, 1996.

(收稿日期:2009-01-12)