

一种低相位噪声的正交电感电容压控振荡器的设计

罗永双,赵唯辰,林福江

(中国科学技术大学 信息科学技术学院,安徽 合肥 230026)

摘要:在相同的功耗下,串联耦合正交电感电容压控振荡器相位噪声性能优于并联耦合电感电容压控振荡器。但是在传统的串联耦合正交电感电容压控振荡器中,LC 谐振腔中存在 45° 的相位偏移使得其相位噪声被恶化。因此提出一种交流偏置的串联耦合正交电感电容压控振荡器。该振荡器中的 LC 谐振腔的相移接近 0° ,并且耦合 MOS 管的低频噪声上变频的相位噪声部分受到抑制。所以该交流偏置的串联耦合正交电感电容压控振荡器可以获得较好的相位噪声性能。所提出的正交电感电容压控振荡器在 TSMC 180 nm CMOS 工艺下设计完成。其输出频率调谐范围为 2.34 GHz ~ 2.60 GHz,电源电压为 1.8 V,功耗约为 11.2 mW。输出频率为 2.58 GHz 时,3 MHz 频偏处的相位噪声为 -140.1 dBc/Hz,相较于传统串联耦合正交振荡器优化了 6.4 dB。该振荡器的品质因子为 188.3 dBc/Hz,平均相位误差为 0.05° 。

关键词:CMOS 集成电路;正交压控振荡器;相位噪声;相位误差;低频噪声

中图分类号:TN432

文献标识码:A

DOI: 10.19358/j.issn.2096-5133.2020.05.012

引用格式:罗永双,赵唯辰,林福江.一种低相位噪声的正交电感电容压控振荡器的设计[J].信息技术与网络安全,2020,39(5):58-62.

Design of a low phase noise quadrature LC voltage-controlled oscillator

Luo Yongshuang, Zhao Weichen, Lin Fujiang

(School of Information Science and Technology, University of Science and Technology of China, Hefei 230026, China)

Abstract: Series-coupled quadrature LC voltage-controlled oscillator (SQVCO) has a better phase noise performance than parallel-coupled quadrature LC voltage-controlled oscillator (PQVCO) with the same power dissipation. But the phase noise of the conventional SQVCO is deteriorated because of a 45° phase shift in the LC resonator. An ac-biased SQVCO is proposed in this paper. Phase shift in the LC resonator of the proposed SQVCO is close to 0° . Besides, the upconversion of the flicker noise of the coupling MOS transistors to phase noise is suppressed. Thus the proposed ac-biased SQVCO can achieve an excellent phase noise performance. A 2.34 GHz ~ 2.60 GHz proposed SQVCO is designed in TSMC 180 nm CMOS process. The average power dissipation is about 11.2 mW under 1.8 V supply voltage. The phase noise at 3 MHz offset from 2.58 GHz is -140.1 dBc/Hz, which is 6.4 dB lower than that of the conventional SQVCO. And the figure-of-merit (FoM) of it is 188.3 dBc/Hz. The average phase error is 0.05° .

Key words: CMOS integrated circuit; quadrature voltage-controlled oscillator; phase noise; phase error; flicker noise

0 引言

现代的高性能无线收发机对其中的正交本振信号的相位噪声和相位精度的要求极为苛刻^[1]。因为不满足性能的相位噪声可能导致干扰信号混频到有用信号的频带从而对有用信号产生干扰。正交信号的相位精度可以用相互正交的两路信号偏离 90° 相位差的相位误差来衡量。较大的相位误差可能导致差的镜像抑制性能,从而增加了误码率。

通过两个相同的振荡器的耦合获得正交信号是一种常见的方法。在同样的功耗下,相对于并联

耦合正交振荡器^[2],串联耦合正交振荡器^[3]不仅可以获得更好的相位噪声性能,并且其输出正交信号具有较高的相位精度。本文提出了一种改进的串联耦合正交振荡器。通过抑制振荡器中的部分低频噪声贡献的相位噪声并且提高电感电容谐振腔的 Q 值,该改进的正交振荡器相较于传统的正交振荡器具有更好的相位噪声性能。

1 传统串联耦合正交振荡器

传统串联耦合正交电感电容压控振荡器 (Series-coupled Quadrature LC Voltage-Controlled Oscilla-

tor, SQVCO) 的电路原理图如图 1 所示。其中, MOS 管 Ms1 ~ Ms4 是为振荡器中有损耗的 LC 谐振腔提供负电阻的开关管, MOS 管 Mc1 ~ Mc4 是为左右两个结构完全相同的振荡器提供耦合路径的耦合管。

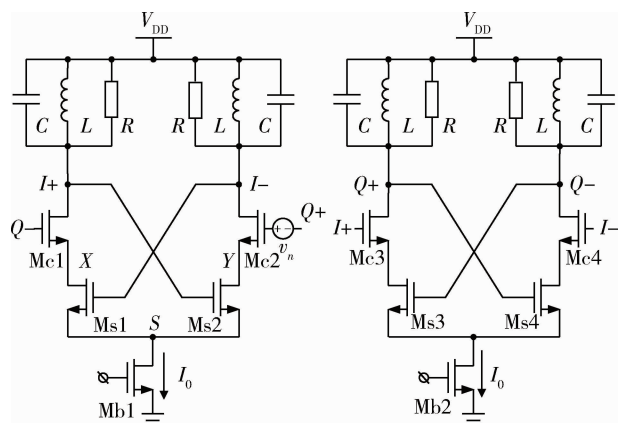


图 1 传统 SQVCO 电路原理图

由于 SQVCO 中两个振荡器的结构完全相同, 唯一的区别只是两者的工作状态相差 90° 的相位差, 因此为了简化分析, 本文主要分析左边一个振荡器。假定 V_{Q+} 的相位滞后 V_{I+} 的相位 90° , 那么 SQVCO 的输出电压如式(1)所示。

$$\begin{cases} V_{I\pm}(\varphi) = V_{DD} \pm A \cos \varphi \\ V_{Q\pm}(\varphi) = V_{DD} \pm A \sin \varphi \end{cases} \quad (1)$$

式中, A 是 SQVCO 输出电压的幅度, $\varphi = \omega_0 t$ 是输出电压的相位, ω_0 是输出电压的振荡频率。

若不考虑振荡器中的噪声, 图 2 所示为一个振荡周期中 SQVCO 输出电压以及 Ms2、Mc2 漏源电流波形图^[4]。

根据文献[4]中的分析可知, 偏置电流源 I_0 在半个周期内 ($-\pi < \varphi < -\pi/4$ 或者 $3\pi/4 < \varphi < \pi$) 流入 Ms1、Mc1 组成的左边支路, 在另半个周期内 ($-\pi/4 < \varphi < 3\pi/4$) 流入 Ms2、Mc2 组成的右边支路。如图 2(a) 所示, 当 V_{Q+} 上升至 $V_{Q+} = V_Y + V_{TH}$ 时, I_0 从左边支路切换到右边支路。其中, V_{TH} 为 MOS 管的阈值电压。如图 2(b) 所示, 当 V_{Q-} 上升至 $V_{Q-} = V_X + V_{TH}$ 时, I_0 从右边支路切换到左边支路。所以电流在左右两支路的切换时间并不在输出电压交流分量的过零点处。这一特性与单个振荡器不同。故在传统 SQVCO 中注入 LC 谐振腔的电流与输出电压存在 45° 的相位差。

为了得到 Mc2 的低频噪声对振荡器相位噪声的影响, 采用一个与 Mc2 的栅极串联的噪声电压 v_n

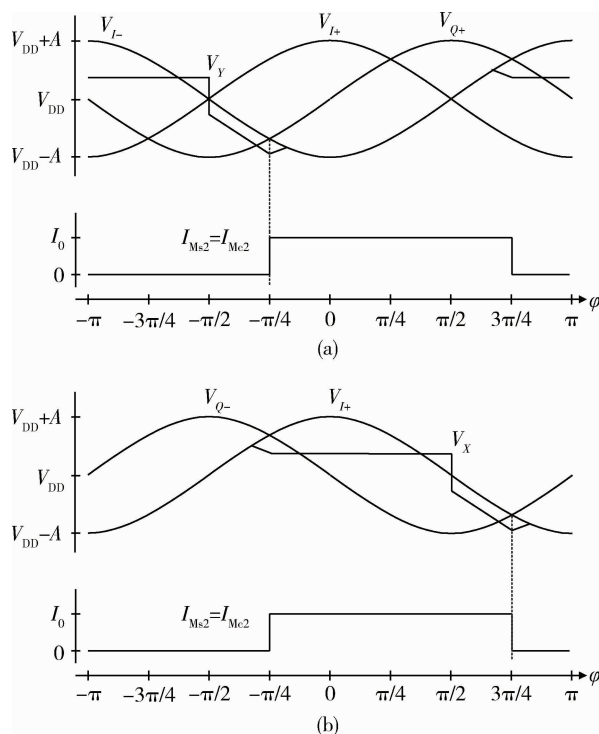


图 2 SQVCO 输出电压电流波形图

表示 Mc2 的低频噪声 (见图 1)。图 3 所示为考虑噪声电压 v_n 后的 SQVCO 输出电压电流波形图。

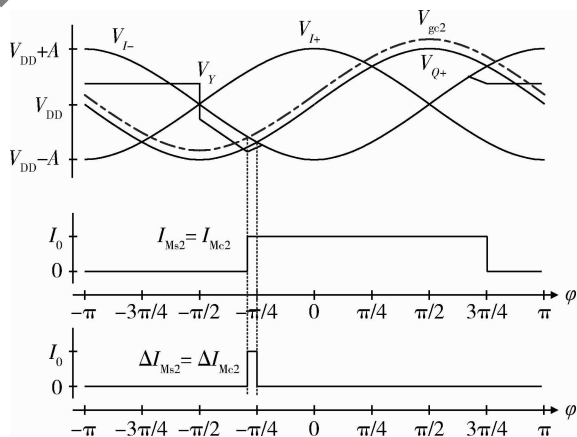


图 3 考虑噪声时 SQVCO 输出电压电流波形图

从图中可以看出, v_n 不会影响 I_0 从右边支路切换到左边支路的时间, 但会使 I_0 从左边支路切换到右边支路的时间提前 (或者滞后)。由于当 Mc2 的栅极电压等于 V_{I-} 时, I_0 从左边支路切换到右边支路, 因此在 I_0 切换时满足如下关系:

$$V_{Q+} + v_n = V_{I-} \quad (2)$$

将式(1)代入上式可以得到:

$$V_{DD} + A \sin \varphi + v_n = V_{DD} - A \cos \varphi \quad (3)$$

当不考虑振荡器中的噪声时, $v_n = 0$, 根据上式

可解得无噪声时 I_0 切换时的相位 (记为 φ_1) 为:

$$\varphi_1 = -\frac{\pi}{4} \quad (4)$$

考虑噪声 v_n 时,可解得 I_0 切换时的相位 (记为 φ_2) 为:

$$\varphi_2 = -\frac{\pi}{4} - \arctan\left(\frac{\sqrt{2}v_n}{2A}\right) \quad (5)$$

所以由于 Mc2 的低频噪声 v_n 导致的噪声电流脉冲宽度为:

$$\Delta\varphi = \varphi_1 - \varphi_2 = \arctan\left(\frac{\sqrt{2}v_n}{2A}\right) \quad (6)$$

于是, v_n 会使得在注入 LC 谐振腔的电流中产生一个单个周期内均值不为零的噪声电流。根据 Hajimiri 的相位噪声理论^[5] 可以知道, Mc2 的低频噪声会转换为相位噪声。

2 交流偏置的串联耦合正交振荡器

图 4 所示为本文提出的交流偏置 SQVCO 的电路原理图。该振荡器是在传统的 SQVCO 的结构上加入了由 C_B 、 R_B 、 V_B 组成的偏置电路。

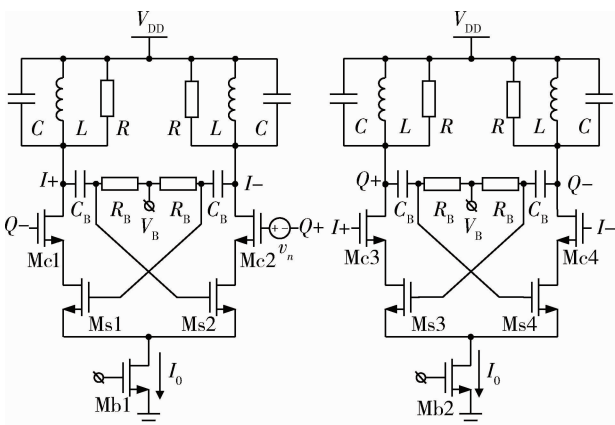


图 4 交流偏置 SQVCO 的电路原理图

这样的结构使得振荡器中开关管 Ms1 ~ Ms4 的栅极直流偏置电压从传统结构中的 V_{DD} 变为了 V_B 。通常 V_B 取值等于 $V_{ODs} + V_{TH} + V_{OD0}$ 。其中, V_{ODs} 为开关 MOS 管 Ms1、Ms2 的过驱动电压, V_{OD0} 为偏置电流源 MOS 管 Mb1 的过驱动电压。Ms1、Ms2 的过驱动电压较小。所以可以近似认为 $V_B \approx V_{TH} + V_{OD0}$ 。以下就针对该交流偏置 SQVCO 的主要性能进行讨论。

2.1 耦合 MOS 管的低频噪声

在交流偏置 SQVCO 中, V_B 近似等于 V_{TH} 与偏置电流源 MOS 管 Mb1 的过驱动电压之和。所以, 当 Ms2 的栅极电压大于 V_B 时就会使得 Ms2 的工作状

态从截止变为导通, 使得 I_0 从左边支路切换到右边支路。也就是说, 当 V_{I+} 上升至 $V_{I+} = V_{DD}$ 时, Ms2 从之前的截止变为导通状态, I_0 从左边支路切换到右边支路。注入 LC 谐振腔的电流与振荡器的输出电压的波形如图 5 所示。从图中可以看出两者的相位差较小, 接近零。可以认为在 Ms1、Mc1 组成的左边支路 (Ms2、Mc2 组成的右边支路) 的电流与输出电压 V_{I+} (V_{I-}) 的相位近似相等。于是, 可以认为在当 V_{I+} 上升至 $V_{I+} = V_{DD}$ 时, I_0 从左边支路切换到右边支路。而当 V_{I-} 上升至 $V_{I-} = V_{DD}$ 时, I_0 从右边支路切换到左边支路。所以在交流偏置 SQVCO 中, I_0 在左右两支路间的切换时间由输出电压 V_{I+} 、 V_{I-} 决定, 这与传统 SQVCO 中 I_0 的切换时间不同 (由 V_{Q+} 、 V_{Q-} 决定)。

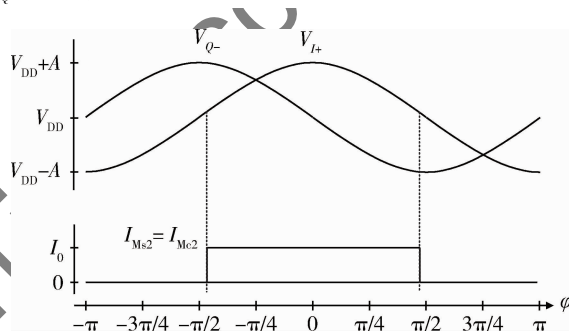


图 5 交流偏置 SQVCO 输出电压电流波形图

与传统 SQVCO 中分析 Mc2 的低频噪声对相位噪声的影响相同, 本文也采用一个与 Mc2 的栅极串联的噪声电压 v_n 表示 Mc2 的低频噪声 (如图 4 所示)。由于该噪声电压不会影响 Ms1、Ms2 的栅极电压, 因此也就不会影响到 I_0 在左右两支路间的切换时间。此时注入 LC 谐振腔的电流不变。也就是说, Mc2 的低频噪声不会转换为相位噪声。

2.2 相位噪声

在传统 SQVCO 中, 注入 LC 谐振腔的电流与输出电压存在 45° 的相位差。这一相位差是通过 LC 谐振腔的工作频率偏离其谐振频率进行补偿的。所以在传统 SQVCO 中, LC 谐振腔的 Q 值较低。

在交流偏置 SQVCO 中, 注入 LC 谐振腔的电流与输出电压的相位差较小。这样 LC 谐振腔的工作频率接近其谐振频率。所以在交流偏置 SQVCO 中 LC 谐振腔比传统 SQVCO 中 LC 谐振腔具有更高的 Q 值。

根据 LESSON D B 的相位噪声理论^[6], 振荡器中的相位噪声可以表示为:

$$L(\Delta\omega) = 10\lg\left[\frac{2k_B T}{P_{sig}} \cdot \left(\frac{\omega_0}{2Q\Delta\omega}\right)^2\right] \tag{7}$$

式中, P_{sig} 为振荡信号的能量, Q 为谐振腔在工作频率下的 Q 值, $\Delta\omega$ 为偏离振荡器输出频率的角频率。由上式可知, 谐振腔 Q 值越高的振荡器, 其相位噪声越低。所以交流偏置 SQVCO 的相位噪声性能优于传统 SQVCO。

3 仿真结果

在 TSMC 180 nm CMOS 工艺下, 本文设计了一个 2.34 GHz ~ 2.60 GHz 的交流偏置 SQVCO。其电路原理图由图 4 所示的核心振荡器部分与图 6 所示的实现频率调谐的可变电容电路和 3 比特数字控制的开关电容部分组成。该核心振荡器的 LC 谐振腔由电感值为 3.1 nH, 工作频率下 Q 值约为 12 的三圈差分电感和 0.87 pF 的金属-氧化层-金属 (Metal-Oxide-Metal, MOM) 电容构成。开关 MOS 管 Ms1 ~ Ms4 的宽长比为 96 μm /180 nm。耦合 MOS 管 Mc1 ~ Mc4 的宽长比为 64 μm /180 nm。电源电压为 1.8 V。偏置电压 $V_B = 0.75$ V。

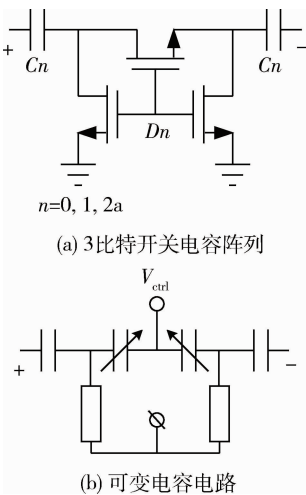


图6 频率调谐电路

图 7 所示为 SQVCO 的频率调谐曲线。从图中可以看出振荡器的频率调谐范围为 2.34 GHz ~ 2.60 GHz, 并且相邻调谐曲线的频率重叠接近 50%。

图 8 所示为 SQVCO 输出频率为 2.58 GHz 时的相位噪声曲线。其中, 黑色曲线表示交流偏置 SQVCO 的相位噪声曲线, 灰色曲线表示电路中各元件与交流偏置 SQVCO 相同的传统 SQVCO 的相位噪声曲线。从图中可以看出在偏离振荡器输出频率 3 MHz 处, 交流偏置 SQVCO 和传统 SQVCO 的相位噪

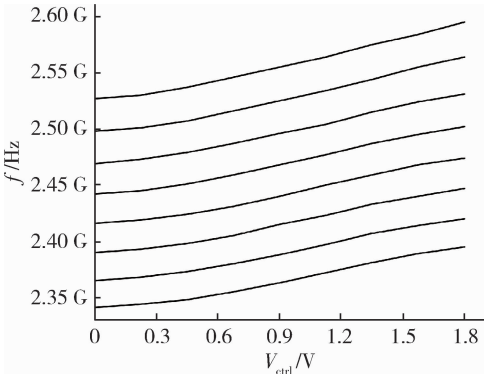


图7 频率调谐曲线

声分别为 -140.1 dBc/Hz、-133.7 dBc/Hz。所以在 3 MHz 频偏处交流偏置 SQVCO 的相位噪声优于传统 SQVCO 6.4 dB。

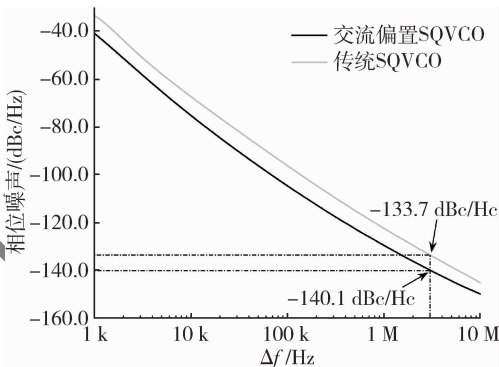


图8 2.58 GHz 时的相位噪声

通常使用品质因子 (Figure of Merit, FoM)^[7] 的高低来衡量振荡器性能优劣。其定义如下:

$$\text{FoM} = -L(\Delta\omega) + 20\lg\left(\frac{\omega_0}{\Delta\omega}\right) - 10\lg\left(\frac{P}{1\text{mW}}\right) \tag{8}$$

交流偏置 SQVCO 在 2.58 GHz 时耗约为 11.2 mW。根据上式可以得到其 FoM 值等于 188.3 dBc/Hz。表 1 为本文中提出的振荡器的性能与近几年文献中不同振荡器的性能对比。从表中可以看出本文中振荡器的性能优于其他振荡器。

表1 性能对比

	本文	文献[4]	文献[8]	文献[9]
工艺/nm	180	130	130	180
电源电压/V	1.8	1.2	1.2	1.8
功耗/mW	11.2	20.6	10.8	20.6
相位噪声/(dBc/Hz)	-140.1@3 MHz	-130.0@1 MHz	-120.9@1 MHz	-129.3@1 MHz
相位误差/(°)	0.05	1.10	2.9	0.09
频率/GHz	2.58	2.4	4.1	2.5
FoM/(dBc/Hz)	188.3	184.1	181.8	184.1

4 结论

本文提出了一种交流偏置的串联耦合正交电感电容压控振荡器。通过给振荡器中开关 MOS 管的栅极加入适当的偏置电压减小 LC 谐振腔中的相移,使得谐振腔的 Q 值提高。并且振荡器中耦合 MOS 管的低频噪声到相位噪声的转换受到抑制。故在相同的功耗下,交流偏置的串联耦合正交电感电容压控振荡器相位噪声性能优于传统的串联耦合正交电感电容压控振荡器,并且其相位误差也较小。

参考文献

[1] RAZAVI B. RF Microelectronics (2nd ed) [M]. New Jersey:Prentice-Hall,2011.

[2] ROFOUGARAN A,RAEL J,ROFOUGARAN M,et al. A 900 MHz CMOS LC-oscillator with quadrature outputs[C]. 1996 IEEE International Solid-State Circuits Conference (ISS-CC),1996:392-393.

[3] ANDREANI P,BONFANTI A,ROMANO L, et al. Analysis and design of a 1.8-GHz CMOS LC quadrature VCO [J]. IEEE Journal of Solid-State Circuits, 2002, 37 (12): 1737-1747.

[4] BHAT A,KRISHNAPURA N. Low $1/f^3$ Phase Noise Quadrature LC VCOs [J]. IEEE Transactions on Circuits and Systems I:Regular Papers,2018,65(7):2127-2138.

[5] HAJIMIRI A,LEE T H. A general theory of phase noise in electrical oscillators [J]. IEEE Journal of Solid-State Cir-

cuits,1998,33(2):179-194.

[6] LEESON D B. A simple model of feedback oscillator noises spectrum [J]. Proceedings of the IEEE, 1966, 54 (2): 329-330.

[7] GARAMPAZZI M,DAL TOSO S,LISCIDINI A, et al. An intuitive analysis of phase noise fundamental limits suitable for benchmarking LC oscillators [J]. IEEE Journal of Solid-State Circuits,2014,49(3):635-645.

[8] ZHAO F,DAI F F. A capacitive-coupling technique with phase noise and phase error reduction for multi-phase clock generation [C]. Proceedings of the IEEE 2014 Custom Integrated Circuits Conference (CICC),2014:1-4.

[9] XI N,LIN F,YE T. A low phase noise,high phase accuracy quadrature LC-VCO with dual-Tail current biasing to insert reconfigurable phase delay [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2020, 67 (3): 450-454.

(收稿日期:2020-03-30)

作者简介:

罗永双(1992-),通信作者,男,硕士研究生,主要研究方向:射频集成电路。E-mail:ll1234@mail.ustc.edu.cn。

赵唯辰(1997-),男,硕士研究生,主要研究方向:射频集成电路。

林福江(1958-),男,教授,博士生导师,主要研究方向:微纳器件的射频建模、芯片设计和微波系统集成。

版权声明

经作者授权，本论文版权和信息网络传播权归属于《信息技术与网络安全》杂志，凡未经本刊书面同意任何机构、组织和个人不得擅自复印、汇编、翻译和进行信息网络传播。未经本刊书面同意，禁止一切互联网论文资源平台非法上传、收录本论文。

截至目前，本论文已经授权被中国期刊全文数据库（CNKI）、万方数据知识服务平台、中文科技期刊数据库（维普网）、JST 日本科技技术振兴机构数据库等数据库全文收录。

对于违反上述禁止行为并违法使用本论文的机构、组织和个人，本刊将采取一切必要法律行动来维护正当权益。

特此声明！

《信息技术与网络安全》编辑部
中国电子信息产业集团有限公司第六研究所