

基于 ARM+FPGA 高分辨率液晶显示系统的设计与实现

张占来,任红光,季新明

(上海朗睿电子科技有限公司 郑州研发中心,河南 郑州 450002)

摘要: 结合 ARM 操作灵活和 FPGA 实时处理的优点,提出采用 ARM+FPGA 结构驱动高分辨率 RGB888 液晶显示屏。ARM 接口丰富、操作灵活可以满足客户操作方便的需求;FPGA 模块采用 FPGA+DDR 形式,数据存取速度达到 400 MB/s 可以满足画面刷新速度较快的需求;FPGA 操作 DDR 方式采用双端口 64 bit 模式,设计 32 bit 数据读取宽度,实现 RGB888 数据无失真显示。通过 ARM 处理器 LPC1788 和 Xilinx 公司 XC6SLX9 硬件平台搭建形成产品,在很大程度上满足了工业液晶显示市场的需求。

关键词: ARM+FPGA; 工业液晶显示器; 高分辨率; 全彩

中图分类号: TP949.21

文献标识码: A

文章编号: 1674-7720(2014)06-0030-03

Design and implementation of high-resolution LCD system based on ARM+FPGA

Zhang Zhanlai, Ren Hongguang, Ji Xinming

(R&D Center of Zhengzhou, Shanghai Longrich Electronic Technology CO.,LTD, Zhengzhou 450002, China)

Abstract: In this paper, using ARM and FPGA structure drive high-resolution RGB888 LCD display, based on flexible operation of ARM and real-time processing of FPGA. Convenient operation can meet customer's requirements, because of ARM's diverse interfaces and flexible operation. Faster screen refresh, as a result of FPGA module using FPGA + DDR forms, data access speeds is up to 400 MB/s. Achieve RGB888 data displayed without distortion thanks to FPGA operating mode dual-port DDR 64 bit mode designed 32 bit data read width. Products through LPC1788 ARM processor and Xilinx XC6SLX9 hardware platform to build, largely made up of industrial LCD market gaps.

Key words: ARM+FPGA; industrial LCD monitor; high-resolution; full color

传统工业液晶显示方案一般采用 ARM 结构^[1],即 ARM 响应用户操作的同时又驱动液晶显示屏,实现人机交互操作。随着工业液晶显示的不不断提高,高分辨率显示屏应用于工业场合,传统 ARM 方案驱动高分辨率显示屏已力不从心,操作反应迟钝、刷屏速度慢、显示效果差等缺点暴露出来。为解决上述缺点,本文给出一种 ARM+FPGA 结构驱动高分辨率液晶显示设计方案。

1 方案设计及工作原理

本文方案架构如图 1 所示,主要分为 ARM 操作处理和 FPGA 接收显示数据两大部分,其核心是用 FPGA

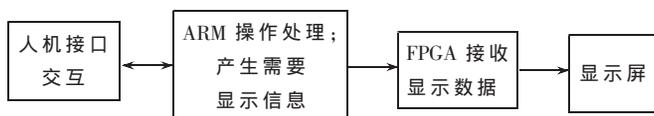


图 1 方案框架结构

取代 ARM 内部显示缓冲区,提高 ARM 处理速度的同时,将 ARM 显示数据宽度由 16 bit 提升到 32 bit,从整体上提升工业液晶显示器性能。

1.1 ARM 操作处理

ARM 操作处理结构如图 2 所示。画面信息通过人机交互接口和 MCU 下载到 NAND Flash 中,需要显示时,MCU 将画面读出,根据要求送出需要显示的数据至 FPGA。为达到高画质、刷屏速度快的效果,NAND Flash 及 SDRAM 采用 32 bit 数据宽度的设计,MCU 内部处理使用 32 bit 模式,需要显示的数据直接送出 32 bit。

1.2 FPGA 接收显示数据

FPGA 操作处理结构如图 3 所示。FPGA 主要完成以下任务:根据液晶显示时序产生读写显示控制部分;将接收的数据存储到 DDR 中;从 DDR 中读取需要显示的数据,将需要显示的数据转换为 LVDS 信号格式,输出

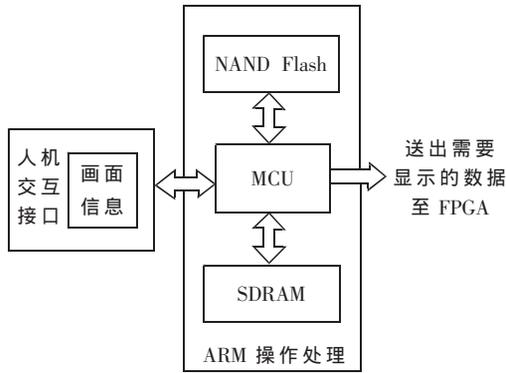


图2 ARM操作处理结构

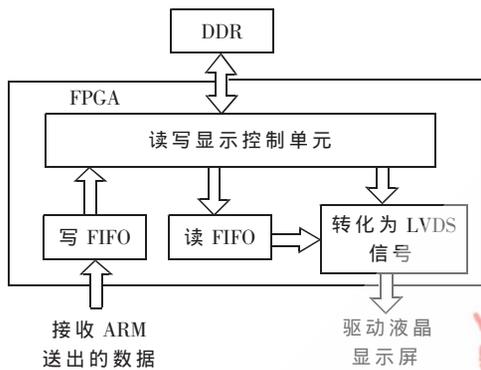


图3 FPGA操作处理结构

驱动液晶显示屏。

1.2.1 读写显示控制单元设计

根据液晶显示时序设计读写显示控制单元。各种液晶显示屏虽然时序有差异,但原理^[2]相同,如图4所示,包括显示时钟 DCLK、显示数据 RGB_data、场频 Vs、行频 Hs、场消隐和行消隐,只要满足以上条件即可驱动显示屏。在行消隐期间将每行需要显示的数据从 DDR 中读取到读 FIFO 中用于该行的显示,完成每行的读操作后将写 FIFO 中数据存储到 DDR 中。

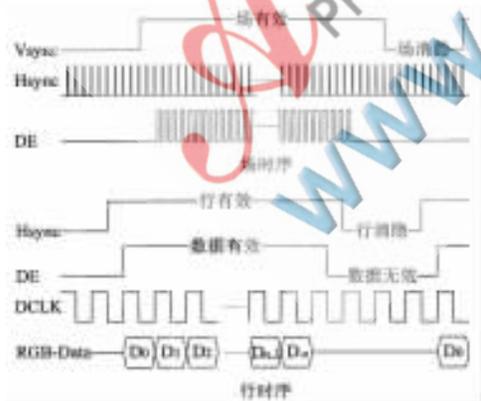


图4 液晶显示屏时序(DE模式)

1.2.2 LVDS 信号设计

LVDS 信号中传输的数据是按照 LVDS 信号格式排列显示的, LVDS 信号设计就是将需要显示的 RGB888 数据、DE 使能信号和时钟信号转换为图5所示的 LVDS 信号格式^[3]。

34

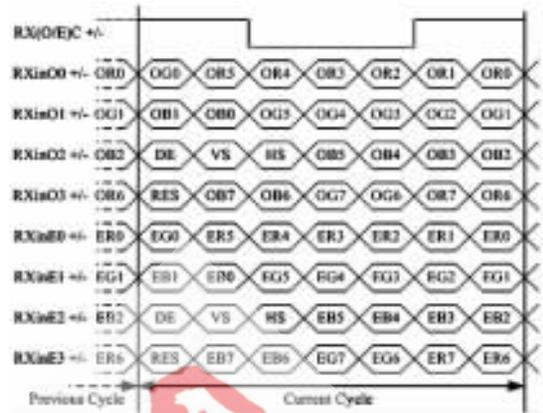


图5 LVDS信号格式(8bit模式)

2 硬件设计

硬件设计主要分为 ARM 硬件设计模块和 FPGA 硬件设计模块。

2.1 ARM 硬件设计

ARM 硬件设计部分主要由 ARM 芯片 1788、4 片 8 bit NAND Flash 存储芯片及两片 16 bit SDRAM 组成,如图6所示。LPC1788 通过并口、串口或者 USB 接口接收画面信息,经过处理预先存储到 NAND Flash 中;根据用户需求再从 NAND Flash 中读取将要显示的画面信息,同时配合 SDRAM 操作,将需要显示的画面送至 FPGA 硬件设计模块,进行下一步驱动显示屏操作。

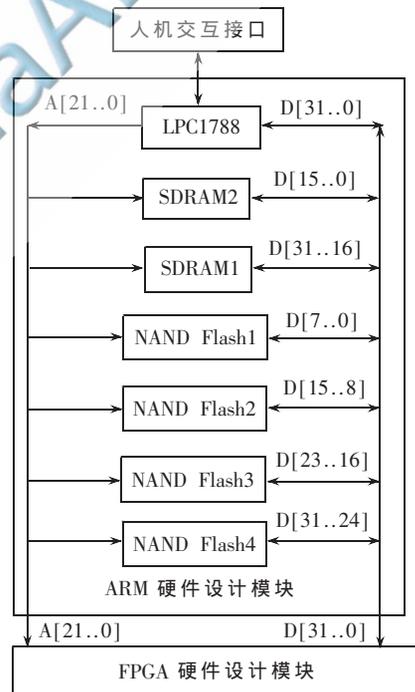


图6 ARM硬件设计结构

2.2 FPGA 硬件模块设计

FPGA 硬件设计模块主要由一片 Xilinx 公司的 XC6SLX9 芯片和一片镁光公司的 MT46V32M16-5B 组成,如图7所示。在 XC6SLX9 内部需要设计的硬件结构

《微型机与应用》2014年 第33卷 第6期

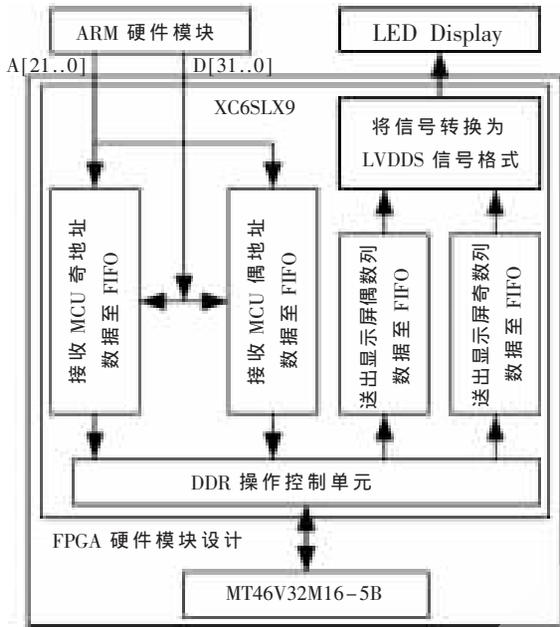


图7 FPGA硬件设计结构

包括：接收LPC1788送出的需要显示的数据；从MT46V32M16-5B中读取显示数据转换至LVDS驱动显示屏。

为方便处理，保证系统稳定可靠，FPGA芯片XC6SLX9内部时钟资源分配如图8所示。外部时钟40 MHz输入到FPGA内部时钟锁相环，经设计分别输出200 MHz至MT46V32M16-5B；80 MHz至DDR操作控制单元、写FIFO的读时钟和读FIFO的写时钟；400 MHz至LVDS信号产生模块的同时，经7分频输出57.14 MHz至读FIFO中的读时钟。其中，写FIFO的写时钟来自LPC1788的MCU_CLK。



图8 FPGA时钟资源分配图

3 系统方案设计和整体显示效果测试

3.1 系统方案设计要点及解决方法

FPGA程序时序逻辑基于Xilinx ISE软件提供的编程环境和相关资源^[4]，通过VHDL语言编写完成。结合系统特点，在进行时序逻辑设计时需要解决以下问题。

(1) ARM送出的显示数据是一种随机位置的像素点，所以在存储数据时只能是单个数据的存储，不能批量操作，否则会导致存取速度降低。

(2) 高分辨率显示屏像素点一般在1280×1024以上，此类显示屏要求驱动数据是奇偶列数据分离驱动，即双路LVDS接口(见图5)。因此在实现LVDS数据接口操作时，就需要将显示的数据进行奇偶分离处理，同时

送出至显示屏。

为解决上述问题，本方案采用双端口操作DDR控制器模块，即其中一个端口负责ARM送出奇地址数据的接收至DDR和奇地址显示屏数据的读取至读奇FIFO；同时，另一端负责偶地址的存取并最终至读偶FIFO。在进行显示时，采用双路LVDS信号转换方式，同时送出LVDS信号驱动液晶显示屏。

3.2 系统方案硬件搭建

LCD液晶显示屏采用三星公司的LTM170ET01。系统采用ARM底板+FPGA核心板组合的方式实现，ARM模块电路板(底板)如图9所示，FPGA模块电路板(核心板)如图10所示。在图9中，上位机通过USB接口或者串口与ARM实现人机交互，ARM将需要显示的数据送至FPGA模块；FPGA将接收到的数据根据需要通过LVDS接口送出至LCD液晶显示屏。

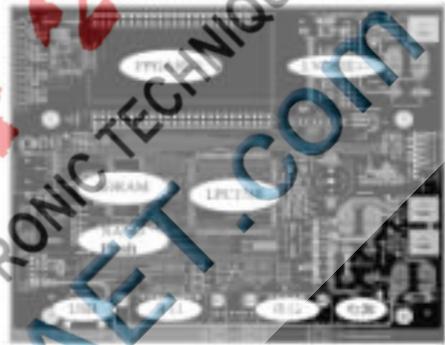


图9 ARM模块电路板(底板)设计

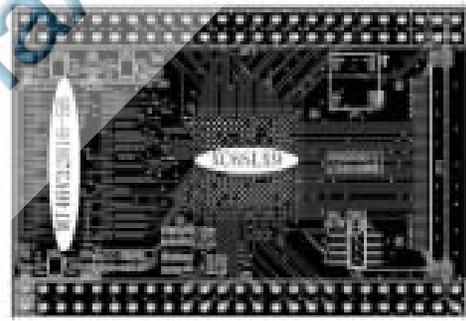


图10 FPGA模块电路板(核心板)设计

3.3 显示效果评测

传统ARM显示处理模式为16 bit，即RGB656结构。显示屏接口数据为RGB888结构，就需要将RGB565结构通过高位补低位的方式扩展到RGB888模式。而本文设计的数据接口为32 bit，即xRGB8888模式，实现了与显示屏接口的无损失对接，显示全彩无失真，如图11所示。

传统ARM方式既要响应用户操作，又要驱动显示屏，占用了ARM较多的资源。而本文采用ARM+FPGA结构，将显示部分由FPGA完成，节省了ARM资源的同时，提高了ARM的响应速度。

为了节约成本，将LVDS信号接口放在FPGA内部实现，省掉外部专用LVDS接口转换芯片，降低了产品硬



图 11 ARM+FPGA 系统方案显示效果

件成本,提高了产品竞争力。

参考文献

- [1] NXP Semiconductors. LPC178x/7x. 32-bit ARM Cortex-M3 microcontroller; up to 512 KB Flash and 96 KB SRAM; USB Device/Host/OTG; Ethernet; LCD; EMC. Rev.00.08.1.[Z] 2011.

[2] Lux Display. AT070TN83 V.1[Z].

[3] Samaung Electronics. Samaung TFT-LCD. LTM-170ET01[Z]. 21.2009.

[4] Xilinx. Spartan-6 FPGA memory controller UG388(v2.3)[Z]. 2010.

(收稿日期:2013-11-25)

作者简介:

张占来,男,1983年生,硕士研究生,工程师,主要研究方向:数字图像处理。

任红光,男,1979年生,本科,主要研究方向:数字抗干扰技术在工业液晶显示器中的应用。

季新明,男,1981年生,本科,主要研究方向:嵌入式系统在工业液晶显示器中的应用。

电子技术应用
APPLICATION OF ELECTRONIC TECHNIQUE
www.ChinaAET.com