

# 基于 FPGA 和单片机的守时系统设计

曾一凡, 吴思琪

(沈阳工业大学 信息科学与工程学院, 辽宁 沈阳 110870)

**摘要:** 介绍守时系统的重要作用及其发展现状, 分析了守时系统发展过程中遇到的一些问题, 设计了一个以 GPS/北斗信号作为时标的守时系统。采用双恒温槽的恒温晶振 MV180 作为系统的输入时钟, 使用单片机控制 DAC7512 对其频率进行调整。首先, 系统对调整后的本地时钟信号进行分频处理, 再与 GPS/北斗接收到的标准秒信号进行比较, 通过 FPGA 和单片机对分频后的信号进行相位的调整, 最终输出标准秒脉冲信号, 从而快速获得高精度的时间基准, 并能在 GPS/北斗失锁后对该信号进行保持, 实现时间同步。

**关键词:** GPS 时标; 守时系统; 相位调整; D/A 转换; 时间同步; 电力系统

中图分类号: TN91

文献标识码: A

文章编号: 1674-7720(2014)03-0024-03

## Design of the time keeping system based on FPGA and SCM

Zeng Yifan, Wu Siqi

(School of Information Science and Engineering, Shenyang University of Technology, Shenyang 110870, China)

**Abstract:** The current situation and the important role of the time keeping system is described. Combined with the actual situation of power network, the paper analyses some questions which has been met in the development of the time keeping system and designs a time keeping system by GPS or Beidou as time mark. The double constant temperature trough crystal oscillator MV180 is used as the input clock of system, and uses SCM to control DAC7512 to adjust its frequency. Firstly, the system carries on the frequency division processing to the adjusted local clock signal. Then compares with the standard second signal received by the GPS or Beidou, adjusts the phase of the signal through frequency division by using FPGA and SCM. Finally, it outputs the standard second pulse, thus obtains the high accuracy time base quickly. It also can maintain the signal invariably after GPS or Beidou lock-lose to achieve the time synchronization.

**Key words:** GPS time mark; time keeping system; phase modulation; D/A transformation; time synchronization; power system

精确的时间在电力系统中有着广泛的应用, 不仅仅在电网通信网络中需要时间同步, 在监控、调度和数据交换等方面也有高精度的时间同步要求<sup>[1-2]</sup>, 因此开展守时理论和方法的研究对于电力系统的建设和发展具有极其重要的意义<sup>[3]</sup>。电网中普遍采用 GPS/北斗作为时间同步的基准, 具有较高的时间精度。但是一旦发生特殊事件, 导致信号微弱甚至是消失时, GPS/北斗的可利用性就会受到限制, 无法利用它来进行守时。而守时系统则是一种可以利用标准时标对本地信号进行校准, 并在规定时间内保持稳定的系统, 可在 GPS/北斗受限时作为标准时钟为电力系统提供高精度的时间信号。

目前, 对于守时系统的研究主要集中在跟踪及保持

守时系统的精度、跟踪过程的调整速度和系统的便携性上。参考文献[4]阐述了若干种测量相位差的方法。参考文献[5]~[8]介绍了几种目前应用于电力系统中的时间同步技术。参考文献[9]~[12]中的守时电路是通过接收 FPGA 送来的高精度标准时间信息, 对外部频率标准进行高精度分频计时, 产生与标准时间保持同步的时间信号, 并通过软件对守时电路的时间进行校准。参考文献[13]、[14]采用普通晶振和单片机构成计时器, 通过与上位机通信实现守时。该方法实现起来较容易, 但调整速度较慢, 且普通晶振工作一段时间后频率会产生一些变化, 不能实现信号的稳定保持。

为了达到高速、高精度及良好稳定性的要求, 本文

提出了以下的设计方案:以 10 MHz 高精度双恒温槽的恒温晶体振荡器 MV180 及 GPS 时标作为系统时钟输入,应用 Cyclone III 系列 FPGA 设计分频、调频、调相电路,通过 1T 高速单片机对整个守时系统进行相应的控制,最终输出标准秒脉冲信号,实现了一个高可靠性和高精度的守时系统。

### 1 系统构成

恒温晶振的输出信号经过波形转换和分频处理,产生频率为 1 Hz 的秒脉冲信号,将此信号的频率与 GPS/北斗时标信号的频率进行比较,根据比较的结果进行频率校正。由于输出频率的最终值由加在控制端的控制电压来决定,因此校正的过程由单片机根据当前频率控制 DAC7512 输出不同的电压值来完成,最终实现与 GPS/北斗时标信号完全同频。

将分频后产生的秒脉冲和 GPS 时标信号进行相位比较,根据比较结果进行调相处理,最终实现与时标信号完全同相位。这样,经过调频、调相处理后,便可产生与时标信号完全同频、同相位的守时脉冲。该系统的原理框图如图 1 所示。

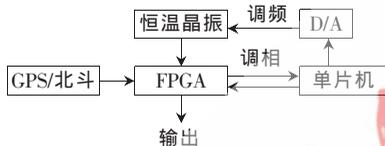


图 1 守时系统原理框图

## 2 系统关键技术分析

### 2.1 本地时钟的产生

恒温晶体振荡器产生中心频率为 10 MHz 的正弦波信号,频率可变范围为  $\pm 40$  Hz,改变晶振的外部控制电压可对其频率进行校正。该晶振供电电压为 12 V,输出交流正弦信号,老化率为  $\pm 510^{-10}$ /天,  $\pm 510^{-7}$ /年。

本地时钟发生电路由 5 V 直流电源、5 V 转 12 V DC-DC 模块和正弦波转方波电路构成。由于最终生成的本地时钟信号需为同频率方波信号,因此需将原晶振输出信号进行波形转换。本文采用施密特触发器 74HC14 将正弦波转化为方波,波形转换电路如图 2 所示。

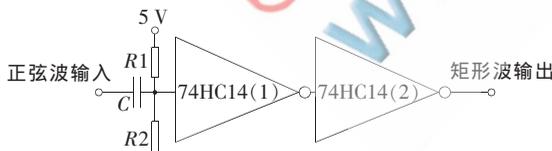


图 2 正弦波转方波电路

将晶振的输出接入该电路进行耦合,并外加偏置电压使其电压范围满足施密特触发器的触发条件。经过两次施密特触发器的变换,最终输出标准的 10 MHz 方波信号作为整个系统的本地时钟信号。

### 2.2 输入时钟的调频处理

由于晶振本身在运行一段时间后可能存在一些频

率上的误差,导致系统输入时钟不准确,因此需对其进行调整。将系统输入时钟接到工作频率为 32 MHz 的 STC 1T 高速单片机的计数器端口,通过门控方式控制计数的时间,每秒记得的脉冲数即为系统时钟的频率值。

根据 MV180 的  $f-V$  特性,频率随着控制电压的变化呈缓慢变化,且只在总体上呈正向变化,并没有严格的比例关系和数学模型。因此,整个调频过程不应该太快,且需选择合适的算法,而不是单纯的比例控制<sup>[15]</sup>。通过进一步的实验得出,调整时间间隔设置在 100 s 时效果较好,且调整较为方便,既保证了精度,又提高了系统工作效率。其调整算法归纳如下:

$$DA_n = DA_{n-1} + (F - f) \times N \quad (1)$$

其中,  $DA_n$  和  $DA_{n-1}$  为当前和上一次送入 D/A 转换器的数值;  $F$  为频率标准值;  $f$  为当前测得的频率值;  $N$  为调频系数,介于 0~1 之间,根据频率差值的不同选择相应的系数。

DAC7512 是 12 位的 D/A 转换器,具有串行输入和轨对轨输出的特点。由单片机发送来的 DA 数值经转换后生成控制电压送入晶振,实现本地时钟的频率调节。其电压转换关系为:

$$V_{out} = V_{DD} \times \frac{DA}{4096} \quad (2)$$

其中,  $V_{DD}$  为该芯片电源电压。

### 2.3 输出秒脉冲的调相处理

经过分频后的秒脉冲信号很可能会与 GPS 时标信号产生相位差,此时需对该信号进行相差的调整。输出秒脉冲相对 GPS/北斗时标可能有相位超前、滞后和无相位差 3 种情况。调相部分利用 FPGA 实现相差检测与判断电路、相差计数电路、超前/滞后脉冲处理电路,并通过相应的软件控制各部分电路的工作。

本设计通过异或门和 D 触发器实现对相差的检测和状态判断。当两信号存在相差时,异或门输出为 1,此时检测 D 触发器的输出,如图 3 所示。

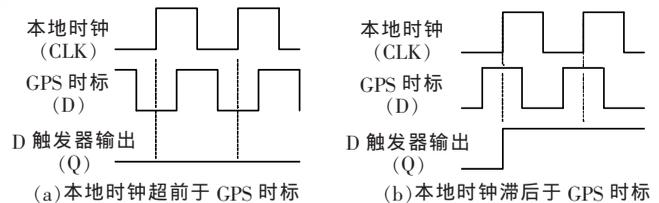


图 3 相位状态判断

由图 3 可知,输出秒脉冲相位超前时,D 触发器输出为低电平,相位滞后时输出为高电平,因此,可判断出当前两信号的相位关系。

本设计通过门控电路控制相差计数的开启和关闭。当存在相差时,相差检测端输出高电平,门控信号开启,由单片机的计数器对相差脉冲进行计数,从而确定相位差的时间,再根据超前和滞后的不同情况通过软件控制超前/滞后脉冲处理电路对相差进行调整。

《微型机与应用》2014 年第 33 卷第 3 期

超前脉冲处理电路如图 4 所示。若本地时钟相位超前,将超前处理开关置高电平,经与非门后变为低电平,从而阻止本地时钟通过,对超前的相位进行校正。当本地时钟不超前时,超前处理开关置低电平,本地时钟可正常通过。

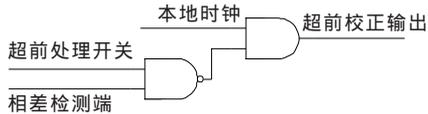


图 4 超前脉冲处理电路

滞后脉冲处理电路如图 5 所示。若本地时钟相位滞后,将滞后处理开关置低电平,信号不经过分频,使脉冲更快通过,抵消相位的滞后。当本地时钟不滞后时,开关置高电平,信号经分频后正常通过。

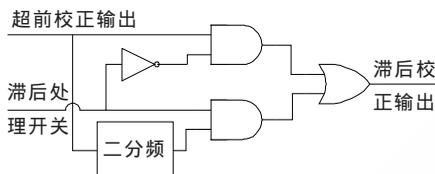


图 5 滞后脉冲处理电路

调相过程使用 STC 单片机自带的 PCA 计数器对相位差进行计数,记得的时间  $T$  作为超前滞后调整的依据。若超前,则开启超前脉冲处理电路  $T$  秒后再关闭;若滞后,根据  $T$  的大小选择相应的步长进行调整,既保证了调整的速度,又增加了校正后秒脉冲的相位准确度。

调相处理部分的程序流程图如图 6 所示。

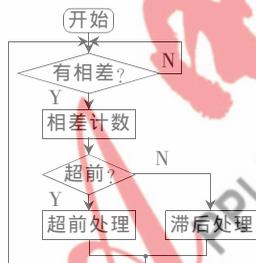


图 6 调相处理流程图

### 3 实验结果与分析

守时系统的校正过程如表 1 所示。

表 1 守时系统的校正过程

校正次数	频率/Hz	相位差/ns
1	1.010	7 200
2	0.990	2 200
3	1.004	1 400
4	1.000	440
5	1.010	200
6	1.000	40
7	1.000	80
8	1.000	140
9	1.000	20
10	1.000	60

由表 1 可以看出,该系统具有良好的校正性能,能够较快速地在校正过程中减小与时标信号的相位差,最终在规定精度范围内达到与 GPS/北斗时标信号完全同步的效果,实现电力系统的精确守时。

在跟踪 GPS/北斗时标的过程中,系统能够快速地对本地时钟进行调频调相,并在校准后使其保持在规定的精度范围内。图 7 为校正后的输出秒脉冲与 GPS/北斗时标信号之间的相位关系。

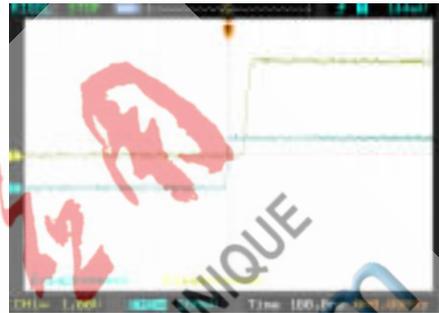


图 7 输出秒脉冲与 GPS 时标的相位比较

如图 7 所示,经守时系统调整后的输出与 GPS/北斗时标之间由相位差造成的时间误差仅为 40 ns 左右,精确度较高。

GPS 失锁后的相差数据如表 2 所示。可以看出,当 GPS/北斗失锁后,系统通过调节作用使其输出秒信号的长时间平均相位差导致的时间误差不大于  $0.72 \mu\text{s}/\text{min}$ ,完全符合国家规定的守时系统标准  $0.92 \mu\text{s}/\text{min}$ ,且具有较高的可靠性。

表 2 GPS 失锁后的相差数据

失锁时间	相位差/ $\mu\text{s}$	平均相差/ $(\mu\text{s}/\text{min})$
10 分钟	3.42	0.34
30 分钟	11.80	0.39
1 小时	27.20	0.45
3 小时	88.40	0.49
12 小时	504.2	0.70
24 小时	1 016.8	0.71

利用 FPGA 和单片机设计的守时系统可实现对时钟信号的频率与相位的调整,使之成为标准时间信号,并在 GPS/北斗信号失锁后能够长时间保持。系统设计中采用的高精度恒温晶振能够提供稳定的频率输出,有效保证了系统的精度。同时,FPGA 的使用增强了系统的抗干扰能力,提高了系统的速度和稳定度,使整个守时系统的精度和可靠性得到了充分保证,能够为整个电力系统提供高精度的时间同步基准,满足电力行业的需求,具有较高的实用性。

#### 参考文献

- [1] 郭彬. 基于北斗/GPS 双模授时的电力系统时间同步技术研究[D].长沙:湖南大学,2010.
- [2] 王新军.应用 GPS 系统的卫星授时装置研究[D].济南:山东大学,2008.

- [3] 董绍武. 守时中的若干重要技术问题研究[D]. 北京: 中国科学院研究生院, 2007.
- [4] MIHAI G. Recent advances and applications of synchronized phasor measurements in power systems[J]. Proceedings of the 9th WSEASIASME International Conference on Electric Power Systems, High Voltages, Electric Machines, 2009 (10): 82-89.
- [5] 罗志坤, 万全, 欧朝龙, 等. 电能计量 GPS 授时与时钟校准系统的研制[J]. 湖南电力, 2008, 28(1): 13-19.
- [6] 杨京渝. 智能电网时间同步方案 [J]. 华电技术, 2011 (12): 36-38.
- [7] 李永乐, 江道灼, 禹化然. 一种基于多授时源多授时方式的电力系统同步授时方案[J]. 电力系统保护与控制, 2011(21): 76-79.
- [8] 胡春阳, 焦群. 电网时间统一系统可行性研究[J]. 电力系统通信, 2011(1): 1-5.
- [9] 周启民. 高精度守时电路设计及其在导航接收机的实现[D]. 武汉: 武汉理工大学, 2008.
- [10] 廖瑛. 基于 GPS 技术与 FPGA 技术的时间统一系统研究与设计[D]. 武汉: 武汉大学, 2005.
- [11] 刘进, 黄秋元, 沈兵. 自主导航用户机高精度守时电路的设计[J]. 电子器件, 2007, 30(5): 16-23.
- [12] 郭峰. 基于 FPGA 的作战系统时统设计[J]. 电子技术, 2009(10): 9-11.
- [13] 原玉磊, 夏天倚, 陈渊. 基于单片机晶振的守时研究[J]. 电子测量技术, 2011, 34(11): 20-22.
- [14] 李展, 张莹, 周渭. 基于单片机和 GPS 信号的校频系统[J]. 时间频率学报, 2005, 28(1): 68-75.
- [15] 陈贵军. 基于北斗和 GPS 授时系统的研制[D]. 沈阳: 沈阳工业大学, 2011.

(收稿日期: 2013-09-12)

#### 作者简介:

曾一凡, 男, 1955 年生, 硕士, 教授, 主要研究方向: 微弱信号检测和信号处理。

吴思琪, 女, 1990 年生, 硕士研究生, 主要研究方向: 微弱信号检测。