

基于 CPCI 总线 and DSP 技术的多路智能采集卡

李亭亭¹, 崔迎炜², 崔扬³

- (1. 沈阳航空航天大学 电子信息工程学院, 辽宁 沈阳 110136;
2. 北京方天长久科技有限公司, 北京 100085;
3. 杭州电子科技大学 计算机学院, 浙江 杭州 310018)

摘要: 为了满足工业控制领域对数字信号智能化实时采集和处理的要求, 以 ADSP-21262 DSP 为核心处理器, 设计了一种基于 CPCI 总线接口的多路智能采集卡。高性能的 DSP 实现信号的实时采集和处理, 处理后的结果通过 CPCI 总线与主机进行通信, 结合高效的 DSP 算法, 实现了一种实时性好、可靠性高的智能采集处理卡。应用结果表明, 该采集卡工作稳定可靠, 能很好地满足系统要求。

关键词: ADSP-21262; CPCI 总线; 多路; 智能; 采集

中图分类号: TP334.4

文献标识码: A

文章编号: 1674-7720(2013)24-0021-03

Design of multiple intelligent collecting card based on CPCI bus and DSP technology

Li Tingting¹, Cui Yingwei², Cui Yang³

- (1. Electronic and Information Engineering Institute, Shenyang Aerospace University, Shenyang 110136, China;
2. Beijing Fountain Microsystems Co., Ltd., Beijing 100085, China;
3. Information Technology Institute, Hangzhou Dianzi University, Hangzhou 310018, China)

Abstract: This paper develops a CPCI bus interface multiple intelligent signals collecting card with ADSP-21262 DSP controller, in order to meet the needs of real-time digital signal acquisition and process for the field of industrial control. The DSP processor collects and processes the digital signals real-timely, then the processed data is transmitted to the master computer by CPCI bus interface. The board can collect and process the signals intelligently and real-timely by the high performance DSP arithmetic. The application shows that this board runs stably and reliably, which can meet the requirements of system well.

Key words: ADSP-21262; CPCI bus; multiple; intelligent; collecting

CPCI 总线^[1]是在 PCI 总线基础上改进的一种 32/64 bit 的局部总线, 最高带宽可达 512 MB/s, 具有高开放性、高可靠性、可热插拔等优点。目前, 基于 CPCI 总线的嵌入式系统架构已广泛应用于石油探测等领域, 其系统通常由嵌入式单板计算机和各种接口模块组成。随着控制系统复杂程度和智能化程度的提高, 数据传输速率也不断提高, 对外围接口模块智能性和灵活性提出了更高的要求。通过采用高性能的数字信号 DSP 控制器进行接口模块的智能化设计, 可以满足这种要求。本文以 ADI 公司的高性能 ADSP-21262 为核心处理器, 为满足系统实时性和多路信号采集的要求, 提出了一种基于 CPCI 总线的多路数据采集卡的设计方法, 实现了 3 路石油勘测信

号的实时采集和处理。

1 工作原理

CPCI 总线与 3 颗 DSP 分别通过 3 个 DPRAM 实现交互, DSP 微控制器作为核心处理器, 进行数据的采集和处理。系统上电后, 3 路 DSP 中的程序同时运行等待主机中断 (同一时刻只会有一路收到中断), DSP 收到中断后, 就会读取 DPRAM 指定位置的命令控制字 (协议定义) 并进行分析判断, 假设命令控制字的意思是 AD 数据采集, DSP 程序就控制进行数据采集, 将采集到的数据经过一定的算法处理后写入 DPRAM 中, 写完后给主机一个中断, 主机收到中断后通过 PCI9054 访问 DPRAM 获取相关数据。该多路数据采集卡的原理框图如图 1 所示。

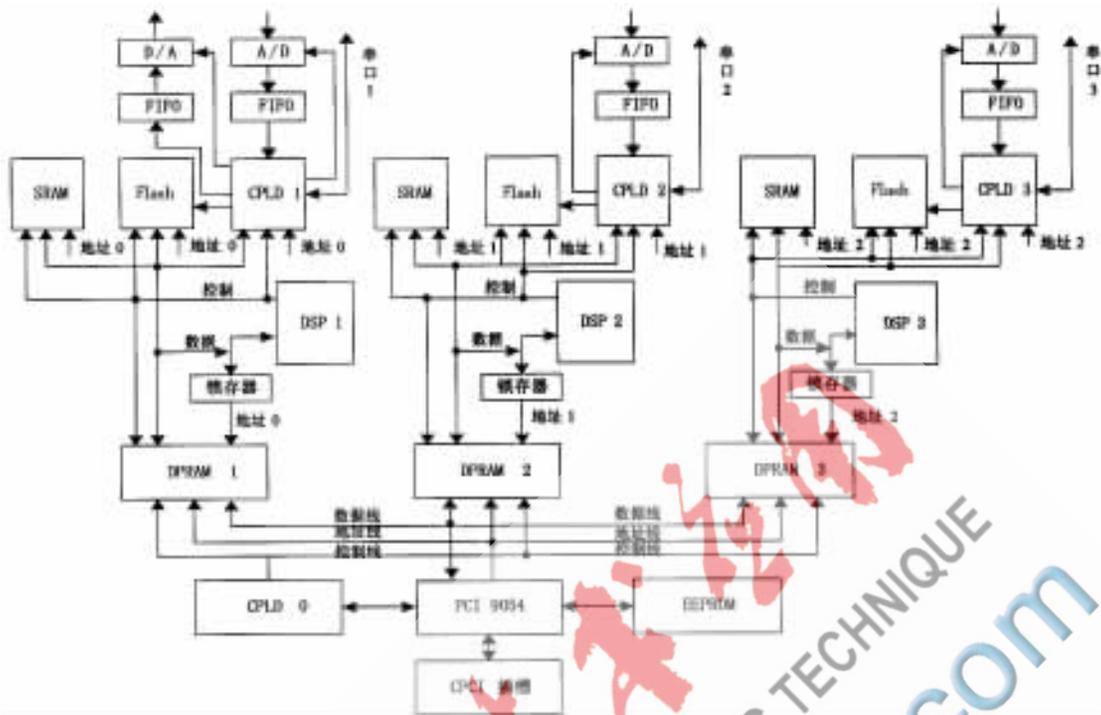


图1 采集卡原理框图

2 硬件设计

2.1 PCI9054 与 DPRAM 接口电路

采集卡通过 CPCI 总线与主机进行通信,PCI9054^[2]支持 32 bit/33 MHz 的 PCI 接口,最高带宽可达 132 MB/s,支持两通道 DMA 突发传输,能够很好地满足采集卡带宽的要求。系统上电后,PCI9054 读取 EEPROM 并对配置空间进行配置,可将 PCI 总线^[3]指令(例如读写某个寄存器、memory 空间、IO 空间)翻译到本地地址空间,实现 CPCI 总线与 Local 总线的桥接。在 Local bus 端,有 3 颗 DPRAM 与 9054 通信,DPRAM 采用 32 k×16 bit 的 IDT70V27 芯片,3 颗 DPRAM 片选访问由 9054 地址线高位分配。PCI9054 本地端采用 C 工作模式,PCI 从模式,提供了非复用的地址线和数据线,Local bus 工作在 16 bit 模式。PCI9054 在 CPCI 端作为从设备,在 Local bus 端作为主设备,通过使能 LHOLD 请求使用 Local bus,当得到 LHOLDA 后 9054 方可占用总线。在 Local bus 端没有其他主设备,因此总线的使用由 9054 独占,可以把 LHOLD、LHOLDA 下拉直连,只要有数据请求,9054 就会立即得到总线控制权。其中中断、片选、读写控制信号、总线的申请和 DMA 功能扩展由 CPLD0 逻辑控制实现,具体实现见 CPLD 逻辑设计部分。PCI9054 与 DPRAM1 的接口示意图如图 2 所示,PCI9054 与 DPRAM2、DPRAM3 接口与图 2 相同。

2.2 DSP 系统电路

根据系统性能指标要求,该智能数据采集卡选用 ADI 公司高性能的 ADSP-21262^[4] DSP 为核心处理器。ADSP-21262 DSP 是第三代 SHARC 可编程 DSP 系列中的第一

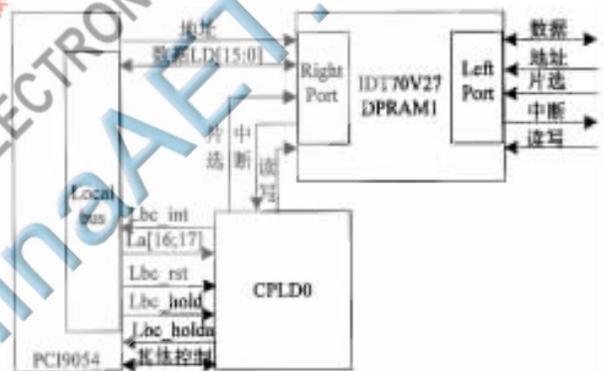


图2 PCI9054 与 DPRAM1 接口图

成员,采用 SHARC DSP 内核,SIMD 计算结构,同时集成了丰富的片上资源和外设接口,核心频率为 200 MHz,处理速度可达 1.2 GFLOPS。支持音频解码与后处理算法,内部包含了许多音频算法,在 ROM 里甚至包括多波段解码算法,在音频应用领域得到广泛的推广。

采集卡 DSP 的外部输入时钟为 25 MHz,通过配置引脚 CLKCFG1-0,使内部 PLL 将外部输入时钟 8 倍频,供给内核使用。工作电压为 3.3 V,由背板提供,内核电压为 1.2 V,由 TPS54425 电源转换芯片实现,DSP 上电有 4 种 BOOT 方式,BOOT_CFC1-0 选择初始化配置,本卡使用外部 8 bit 串口 Flash 加载,3 颗 DSP 通过 JTAG 菊花链进行程序的在线下载和调试。本设计为 DSP 扩展了 512 KB 的 SRAM 和 8 MB 的 Flash,DSP 还外挂了一个 CPLD,数据线宽度为 16 bit,具体逻辑功能见 CPLD 逻辑设计部分。DSP 有 3 个外部中断源 IRQ0~2,IRQ0 与 IRQ1 配置给 AD/DA 或者串口,IRQ2 配置给 DPRAM。DSP 系统框图如图 3 所示。

《微型机与应用》2013 年 第 32 卷 第 24 期

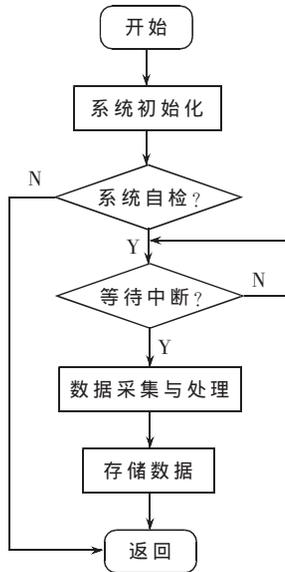


图 6 DSP 程序流程图

了项目的要求,达到了预期的性能指标。实际应用表明,该采集系统运行稳定可靠。

参考文献

- [1] PIGMG. Compact PCI specification 2.0 R3.0[S]. October 1, 1999.
- [2] PLX. PCI9054 Data book version 2.1[Z]. January, 2000.
- [3] 李贵山, 陈金鹏. PCI 局部总线及其应用[M]. 西安: 西安电子科技大学出版社, 2003.
- [4] ADI. ADSP-2126x SHARC processor hardware reference reversion 5.0[Z]. August, 2010.
- [5] 夏宇闻. Verilog 数字系统设计教程[M]. 北京: 北京航空航天大学出版社, 2009.
- [6] 罗勇江, 刘书明, 肖科. VisualDSP++ 集成开发环境实用指南[M]. 北京: 电子工业出版社, 2008.

(收稿日期: 2013-10-23)

作者简介:

李亭亭, 男, 1986 年生, 硕士, 主要研究方向: 信号与信息处理。

崔迎炜, 男, 1977 年生, 博士, 主要研究方向: 嵌入式平台设计。

崔扬, 男, 1975 生, 讲师, 主要研究方向: 机器视觉。