

基于 FPGA 的自适应滤波器的研究与开发

李彦迪, 李文瑞, 陈硕烁

(武汉大学 电子信息学院, 湖北 武汉 430076)

摘要: 使用 Xilinx 公司最新生产的 Spartan-6 系列 FPGA 芯片, 采用自顶而下的方法成功设计出一种基于 LMS 算法的横向自适应滤波器, 并且通过了仿真检验, 到达了设计目标, 能实现预期功能。

关键词: 适应滤波器; LMS 算法; FPGA; 横向结构

中图分类号: TN919.81

文献标识码: B

文章编号: 1674-7720(2013)14-0032-03

Research and development of HD-SDI CODEC technology based on FPGA

Li Yandi, Li Wenrui, Chen Shuoshuo

(Electronic Information Institute, Wuhan University, Wuhan 430076, China)

Abstract: This paper successfully designs a transversal adaptive filter based on LMS algorithm using FPGA chip of series of Spartan-6 produced by Xilinx Company. And it has passed the simulation test and is proved to be useful.

Key words: adaptive filter; LMS algorithm; FPGA; transversal structure

有关自适应信号的研究是电子通信领域的重要课题之一, 相关的理论和技术一直受到业界的高度关注。而自适应滤波器可以根据环境的改变, 使用自适应算法来改变自身的结构和相关参数, 是实现自适应滤波的有效途径。

自适应滤波器的系数并不是预先设定好的, 它是根据所采用的算法, 利用从环境提取出来的参量和预设的目标值计算出来的。因而, 它的参数并不是一成不变的, 而是随着外界条件的改变而改变, 并且能够跟踪输入信号的时变特征。然而, 目前市场上的滤波器很多还是基于传统的集成电路设计方法, 设计周期长, 调试困难, 而 FPGA 正是解决这一问题的有效途径。鉴于此, 在深入研究自适应滤波器理论的基础上, 通过 FPGA 来实现自适应滤波器具有很大的实际意义。

本文通过对自适应滤波器理论的深入研究, 基于最小均方误差(LMS)算法, 采用自顶向下的 FPGA 设计理念, 使用 Xilinx 公司最新生产的 Spartan-6 系列 FPGA 芯片, 实现一种横向自适应滤波器, 并且通过 Matlab 和 Quartus II 进行仿真和测试, 验证了方案的正确性。该设计具有很强的创新性和社会应用价值。

1 自适应滤波器设计原理

1.1 横向自适应滤波器

自适应滤波器的结构多种多样, 本设计采用抽头延迟线模式的横向滤波器。这种结构层次十分清晰, 并且

在量化生产时降低了芯片的制作难度, 从而节约成本, 所以得到了广泛的应用。其结构如图 1 所示。

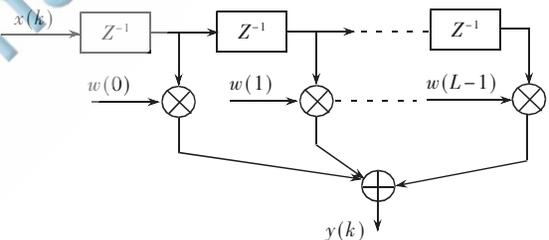


图 1 自适应横向滤波结构

权系数的调节过程简单来说就是不断将输出信号与所要得到的信号进行对比, 根据两者之间的差异调整滤波器的系数, 不断缩小两者间的差距, 最后实现理想的输出状况。在横向滤波器中, 系数体现在抽头的加权上, 而加权系数就是系统根据自适应算法算出的, 往复循环, 直到达到理想输出。

1.2 LMS 算法

由 Professor Widrow 和 Dr. Hoff 引入的最小均方(LMS)算法, 由于其简单性、运算高效性和各种运行条件下良好的性能而被广泛应用。本文以此算法作为自适应滤波器的理论设计基础。

基于梯度的最小均方(LMS)算法是一种比较基础却很实用的算法。根据参考文献[1], 当选定均方误差为权

欢迎网上投稿 www.pcachina.com 35

硬件纵横

Hardware Technique

矢量二次函数时,性能度量曲线可以形象地看成是一个碗形曲面,这样自适应处理器的任务便是不断地向最低点逼近,即可以通过计算梯度的方法实现性能度量的最优化。其原理框图如图 2 所示。

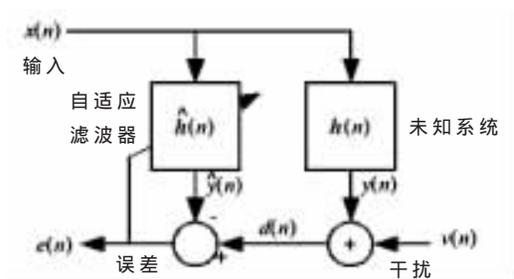


图 2 自适应 LMS 算法原理框图

1.3 FPGA 设计方法

FPGA 的开发流程可归纳为设计、仿真、验证和调试,具体步骤如图 3 所示。



图 3 FPGA 开发流程

FPGA 的设计方法有很多,本文采用的是较为流行的自顶而下的设计方法,如图 4 所示。采用此方法优点有很多。由于系统从上向下进行开发,所以在开发的过程中就可以进行适当的调试,而不是等到基本成型之后才寻找问题。这样可以尽早发现问题,减少研发中由于失误带来的损失。此外,由于底层设计会因顶层的变化而改变,所以修改的过程也变得更加方便。许多在设计过程中的新想法也可以加入到产品中试验,进一步提高性能。由此可见,本文所采用的设计方法是科学的、高效的。

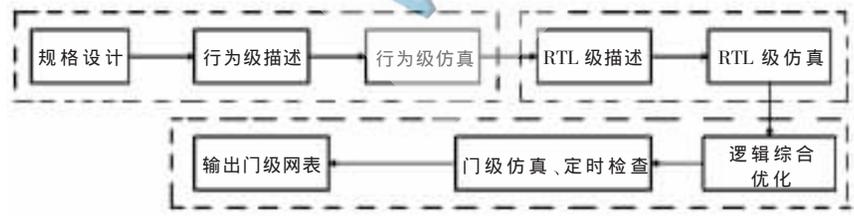


图 4 自顶而下的设计过程

2 基于 FPGA 的滤波器设计

2.1 主要组成模块

本文用 Xilinx 公司最新生产的 Spartan-6 系列 FPGA 芯片进行自适应滤波器的设计。根据 LMS 算法计算过

程实现的功能^[2],将自适应滤波器主要分为 FIR 滤波器模块、误差计算模块、权值更新模块、权值存储模块和控制模块。综合设计框图如图 5 所示。

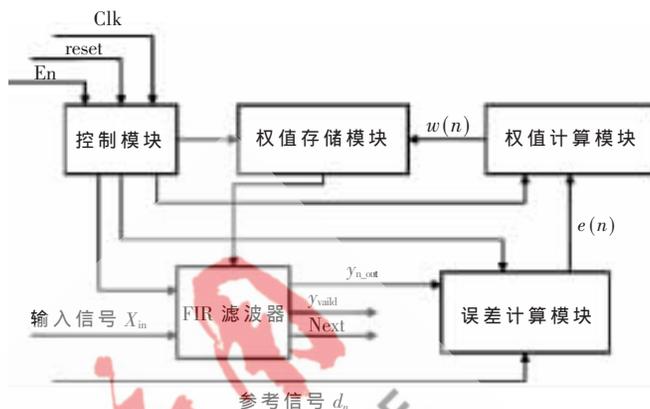


图 5 自适应滤波器 FPGA 实现模块框图

在该设计中,关于滤波器的部分,采用嵌入 Matlab 模块的方法,直接根据滤波原理构建模型。输入信号的延时和控制模块的实现使用 Verilog 语言编程。

2.2 控制模块

控制模块主要用于初始化各模块、产生控制信号、控制各模块的特定功能、负责数据存储地址分配及数据输入/输出控制功能、根据外部输入的帧时钟生成数据存储模块以读取数据的读写地址等^[3]。控制模块还要能够使系统的模块之间相互协调,保障系统在局部以及整体上工作流畅。

2.3 FIR 滤波模块

FIR 滤波模块实现 FIR 算法和抽头系数调整。FIR 算法得到 $Y(n)$,其主要实现一个卷积运算,即 $Y(n)=W(n)*X(n)$ 。

FIR 滤波模块的输入 X_m 主要包括数据和权值系数两部分。采用字宽为 12 bit 的 A/D 转换器,将转换得到的数据存储在一个深度为 N 的静态随机存储器 SRAM 中,以此信号数据 D_{in} 作为所设计的 N 阶 FIR 滤波器的输入量。开辟一个字宽为 16 bit 的 ROM 用以存储 FIR 的权值系数 Coeffs,其中最高位表示符号位。乘加运算是靠复用 12×16 的乘法器和加法器来实现的。系统设计时,采用 Verilog 语言实现参数化乘法器,这样的设计有利于系统的简洁和稳定。SRAM 中的 $X(n)$ 以及 ROM 中的系数 $W(n)$ 的读取一定要遵从严格的时序,系统采用状态机输出地址信号来控制。乘加运算完成之后,会产生数据输出有效信号 y_{valid} 。A/D 转换过程中会输出

Next 信号作为标志信号,表示数据转换成功,可以进行下一次运算。

参数化乘法器核心代码如下:

```
always@(posedge clk)
```

《微型机与应用》2013 年 第 32 卷 第 14 期

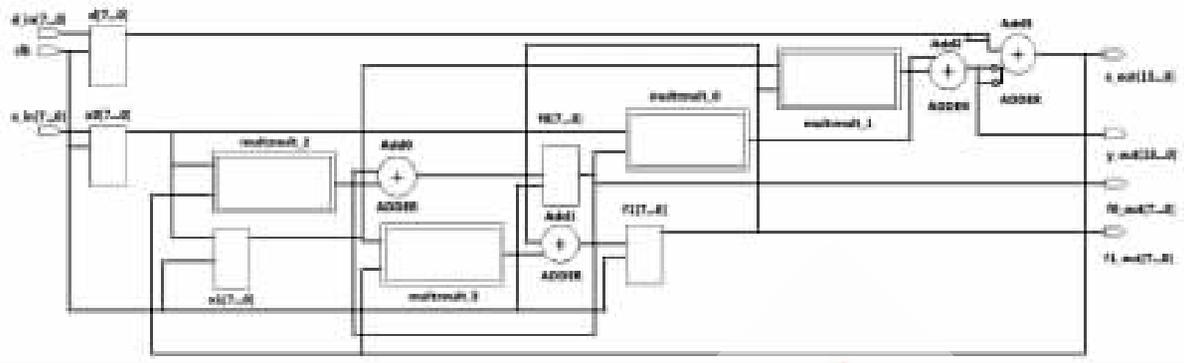


图6 LMS算法的RTL结构图

```

begin
  if(state<8)
  begin
    addr<=addr+1'b1; //时钟地址加1,乘法一次
    yvalid<=1'b0;
  end
  else
  begin
    state<=0;
    yn_out<=yout;
    yvalid<=1'b1;
  end
end
always@(posedge clk)
begin
  yout<=yout+re; //累加
end

```

2.4 误差计算模块

误差计算模块是系统必不可少的一部分,是对系统功能的强力补充,对于系统的完善有很大意义。FIR滤波器的输出和期望值会存在一定量的误差,利用该模块可实现此误差的计算。联系以下要介绍的权值存储模块中的数据 and 当前输入的数据进行信号的处理,该模块还会输出权值计算模块所需数据。根据上面FIR滤波器输出结果可知,当输出信号 y_{valid} 有效时, $y_{\text{n_out}}$ 输出结果。 $y_{\text{n_out}}$ 输出结果作为可以计算误差的标志,在Next信号的上升沿时刻,根据有效的 y_{valid} ,通过一个减法器实现误差的计算。核心代码如下:

```

always@(posedge next)
begin
  if(yvalid)
  err<=dn-yn_out;
end

```

2.5 权值计算及存储模块

权值存储模块是关键的辅助模块,根据FIR滤波模块等各个处理模块的输出数据对信号的数据以及权值进行必要的更新。更新的数据还要存入存储模块。

3 仿真及功能检验

完成整个系统的功能测试需要进行大量的工作,以确保系统的有效性及其工作的稳定性。软件的外围接口以及算法的功能性都需要经过反复调试。采用当下比较流行的FPGA设计软件Quartus II来进行测试与改进。

Quartus II软件自带的仿真工具局限性很大,功能比较单一。如此复杂的一个系统的仿真分析对Quartus II软件本身来说是相当困难的,而Matlab是强大的数值分析及信号波形研究软件,因此利用Matlab和Quartus II软件的结合完成系统的仿真测试。利用Matlab产生复杂的仿真输入信号,再利用Quartus II进行仿真输出,并利用Matlab进行输出结果的分析验证。2抽头的FIR自适应滤波器的LMS算法RTL结构如图6所示,其复杂度是FIR滤波器的3倍。

仿真结果如图7所示,仅从波形上看,基本上实现了自适应滤波的功能,但是波形并没有达到很理想的状态,低阶的LMS模块自适应处理能力较弱,收敛性不好。这主要是因为在该设计中,FIR滤波器的阶数太小。因此,在实际制作FPGA时,自适应抽头数用10个。

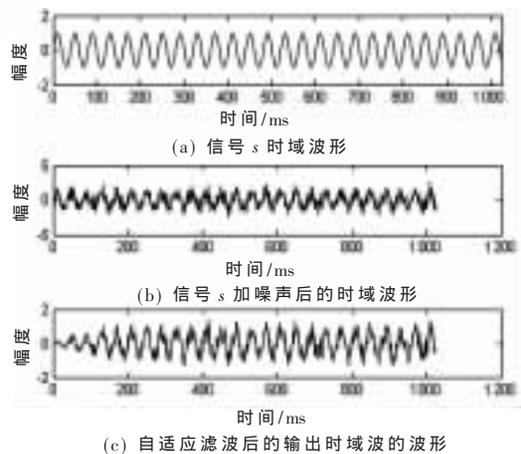


图7 LMS算法的仿真结果

本文在深入研究自适应滤波器的理论和LMS算法的基础上,利用Xilinx公司最新生产的Spartan-6系列FPGA芯片,采用自顶而下的方法成功设计出一种基于

FPGA 的自适应滤波器。该设计结构清晰,原理明确,设置方便,并且调试起来十分简单。通过模拟仿真和时序检验,该横向自适应滤波器完成了设计的要求,可以达到明显的滤波效果,其性能满足很多领域中对滤波器的要求,实用性很强。

参考文献

- [1] HAYKIN S S, WIDROW B. Least-mean-square adaptive filters[M]. John Wiley & Sons, 2003.
- [2] 郭继昌,向晖,滕建辅,等.基于 FPGA 的 FIR 滤波器的实现[J].电子技术应用,2000,26(5):62-66.
- [3] 杨跃忠,阙沛文,李亮.自适应 LMS 滤波器在 FPGA 中的

实现[J].微计算机信息,2006,22(11):158-160.

(收稿日期:2013-05-07)

作者简介:

李彦迪,男,1991年生,本科,主要研究方向:数字信号处理,嵌入式、设备驱动及芯片研发。

李文瑞,男,1992年生,本科,主要研究方向:微电子学,EDA 技术及集成电路设计。

陈硕烁,男,1992年生,本科,主要研究方向:网络通信、并行计算、分布式计算和嵌入式系统。

