《电子技术应用》 www.ChinaAET.com

基于 FPGA 的 VGA 图形控制器设计

池清萍
(北京工业大学 软件学院,北京 100124)

摘 要:利用 FPGA 设计并实现了一种 VGA 图形控制器。根据 VGA 显示原理,利用 VHDL 作为逻辑描述语言,在 Xilinx 的开发板 Nexys2 上完成了设计的功能。通过按动开发板上的按键可切换显示屏显示的图形,可实现横条纹、竖条纹、方格棋盘等 8 bit 彩色图形的显示。

关键词:VGA;FPGA;图形控制器;8 bit 彩色图形
中图分类号:TP334.7 **文献标识码**:A **文章编号**:1674-7720(2013)15-0022-03

Design of VGA graphics controller based on FPGA

Chi Qingping
(Institute of Software, Beijing University of Technology, Beijing 100124, China)

Abstract: According to the principle of VGA display, the design uses VHDL as the logical descriptive language to complete the function on Nexys2 of Xilinx development board. It can change its displayed graph by pressing a button on the board, so as to implement the horizontal stripe, vertical stripe, lattice board and so on with 8 bit color graphic display.

Key words: VGA; FPGA; graphics controller; 8 bit color graph

随着电子技术的进步和数字图像处理应用领域的不断扩大,FPGA 对 VGA 信号的采集起到了不可忽视的作用[1]。基于 FPGA 设计的 VGA 图形控制器有不少便利之处:首先,FPGA 以其设计灵活、结构简单、集成度高等优点,近年来被广泛运用到各种功能的电路设计当中。以硬件描述语言(Verilog 或 VHDL)完成的电路设计可以经过简单的综合与布局快速烧至到 FPGA 上进行测试,成为现代 IC 设计验证的主流技术。其次,VGA 作为一种通用的显示接口,已经广泛应用于工作和生活当中。传统的 VGA 显示控制主要以专门的芯片电路和通用处理器来实现,体积大且不灵活,但基于 FPGA 的 VGA 显示控制显著提高了产品的灵活性。最后,基于 FPGA 设计的产品开发过程简单,投资小,系统成本较低,使得本 VGA 图形控制器在同类商品中将更具有价格上的竞争优势。本文着重介绍一种利用 Nexys2 FPGA 开发板实现 VGA 显示控制的方法,能够实现不同图案的显示,该方法也可以方便地应用于各种嵌入式便携系统中。

1 Nexys2 概述

现场可编程门阵列 FPGA (Field Programmable Gate Array)在嵌入式系统中被广泛运用。其配置和编程是通过软件进行的,通用性和灵活性极强。在产品升级时,不需要额外改变原有的硬件电路,只需修改程序,大大宿短了系统设计周期。Nexys2 作为一款比较经典的 FPGA 开发板,能够完全兼容嵌入式处理器。特别在VGA 系统设计中,因其板上集成了 16 MB 高速SDRAM 和 16 MB Flash ROM,不需接外部 ROM 便可存储图像数据或字符数据,使其得到更加广泛的运用。

2 VGA 概述及工作原理

2.1 VGA 技术

计算机显示器的显示有许多标准,常见的有 VGA(视频图形阵列)、SVGA(高级视频图形阵列)等。在图像处理系统中,若是采用传统办法将图像数据传回电脑并通过显示器显示出来,则整个传输过程中都需要嵌入式系统的 CPU 不断对传输的图像数据信号进行控制,不仅浪费 CPU 资源并且依赖计算机,显著降低了系统运行的灵活性。但如果基于 FPGA 对 VGA 接口进行设计,数据流就只在系统的内部流动而不依赖电脑,实现了系统的最小化,并且增强了系统的可靠性和设计的灵活性[1]。FPGA 开发板上集成了很多功能模块,使得基于FPGA 的设计还可以根据用户的特定需要设计出针对性强的

《电子技术应用》 www.ChinaAET.com

《电子技术应用》 www.ChinaAET.com

VGA 图形控制器，不仅满足了多样化的用户需要，而且降低了开发成本，使产品的升级换代更加快捷、方便。

2.2 VGA 显示原理

VGA 显示系统如图 1 所示，主要由 VGA 控制器、存储器（若显示更大的图像，可采用外部 ROM 取代 FPGA 内部的 ROM）和显示器 3 部分组成。VGA 控制器调用存储器里储存的数据并对此数据进行相应的处理，转换成相应的时序信号传送给显示器，显示器按照接收到的信号进行显示[2]。

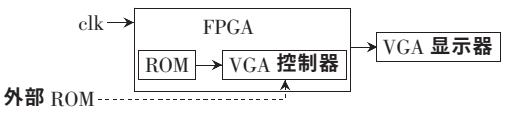

图 1　VGA 显示系统框图

常见的彩色显示器一般由 CRT（阴极射线管）组成，彩色由 R、G、B 3 种基本颜色组成，显示器采用逐行扫描的方法实现图形的显示。阴极射线枪发出的电子束打在涂有荧光粉的荧光屏上，产生 R、G、B 三基色，合成一个彩色像素。扫描是从屏幕的左上方开始的，从左到右、从上至下进行扫描。每扫描完一行，电子束回到屏幕的左边下一行的起始位置，在这期间，CRT 对电子束进行消隐，每行结束时，用行同步信号进行行同步；扫描完所有行，用场同步信号进行场同步，并使扫描电子束回到屏幕的左上方，同时进行场消隐，预备下一场的扫描。

2.3 VGA 时序分析

一般的 VGA 控制器主要输出 5 个信号：R、G、B 三基色信号以及 HS 行同步信号和 VS 场同步信号。如果能从 FPGA 中按其时序要求准确发送这些信号到 VGA 接口，就可以实现对 VGA 的控制。图 2 和表 1、表 2 分别列出了其时序参数。

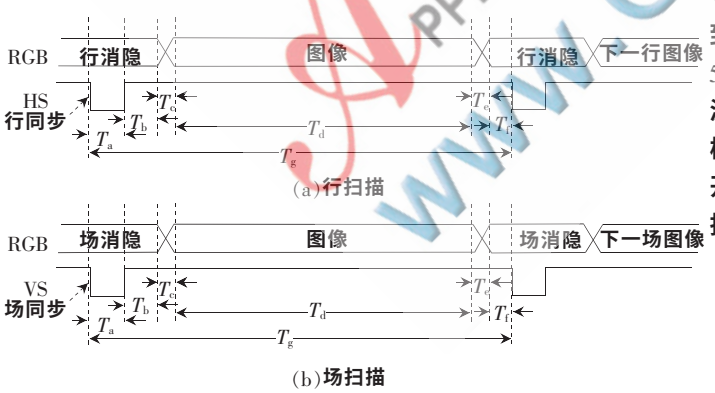

图 2　VGA 行扫描、场扫描时序示意图

表 1　行扫描时序要求

（单位：像素，即输出一个像素的时间间隔）

	行同步头			行图像		行周期	
对应位置	T_f	T_a	T_b	T_c	T_d	T_e	T_g
时间（像素）	8	96	40	8	640	8	800

表 2　场扫描时序要求

（单位：行，即输出一行的时间间隔）

	场同步头			场图像		场周期	
对应位置	T_f	T_a	T_b	T_c	T_d	T_e	T_g
时间（像素）	2	2	25	8	480	8	525

对应 640×480×60 Hz 的模式，工业标准所要求的时钟频率为 25.175 MHz，行周期 T_g 为 800 个时钟，场周期 T_g 为 525 个行周期。由于无法得到 25.175 MHz 的时钟频率，因此在设计中采用将全局时钟 50 MHz 二分频得到的 25 MHz 的频率来驱动行计数器。

当 VS=0、HS=0 时，CRT 显示的内容为亮的过程。当一行扫描完毕，行同步 HS=1。期间，CRT 扫描产生消隐，电子束回到 CRT 左边下一行的起始位置（$X=0$，$Y=1$）；当扫描完 480 行后，CRT 的场同步 VS=1，产生场同步使扫描线回到 CRT 的第一行第一列（$X=0$，$Y=0$）处（约为两个行周期）。此程也称光栅扫描[3]，如图 3 所示。

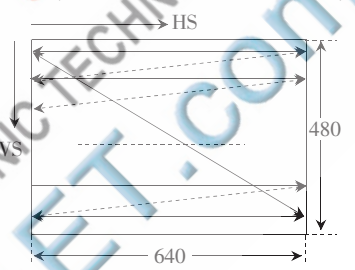

图 3　光栅扫描

3 系统设计方案

整个系统以 Nexys2 FPGA 开发板为核心，通过对其编程可输出红、绿、蓝三基色信号和 HS、VS 行、场扫描同步时序信号。当 FPGA 接收到输出控制信号后，内部的数据选择器模块根据控制信号选择相应的图形生成模块，输出图形信号与行、场扫描时序信号一起通过 VGA 接口电路传送至显示器，在 VGA 显示器上便可看到相应的彩色图像[4]。系统采用 Nexys2 开发板上提供的 50 MHz 时钟作为全局参考时钟，由一片晶振提供时钟源。通过硬件描述语言 VHDL 对时钟进行分频，产生各模块所需时钟频率。通过硬件描述语言 VHDL 对 Nexys2 开发板上的按键进行规定，使得开发板工作时可以通过按键切换 VGA 显示的图形。系统模块如图 4 所示。

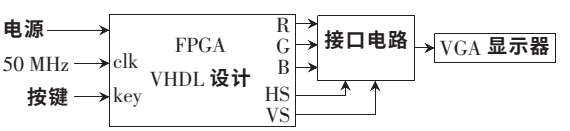

图 4　系统框图 PGA

4 系统实现

本设计采用了 8 bit 数字信号线，可产生 256 种不同的颜色。本彩色条纹模式显示控制器可通过按键实现横彩条、竖彩条、棋盘格等图案的显示。横彩条可根据场计数器产生，在 480 个有效数据区内，每 60 个产生一个彩条，即对其进行 8 等分；竖彩条则根据行计数器产生，在

《电子技术应用》 www.ChinaAET.com

640 个有效数据区内，每 80 个产生一个彩条，也是 8 等分；棋盘格可由横彩条数据和竖彩条数据“异或”或“同或”而得到。同时，可通过按键来控制 VGA 不同图案的输出。

4.1 坐标定位

设定要全屏显示图形，如图 2 所示，行、场时序的 T_d 部分是屏幕所显示部分，即屏幕从坐标第 45 行、第 152 个像素（左上角）开始显示。若显示横彩条，则从第 45 行开始，每过 60 行给输出 rgbout 赋一个颜色值，直到第 525 行；竖彩条即从第 152 个像素开始，每过 80 个像素给输出 rgbout 赋予一个颜色值，直到第 792 个像素。

4.2 VGA 控制程序设计

4.2.1 VGA 控制器程序信号定义

```
entity vga is
  Port(clk:in std_logic;                          //全局时钟
       keya:in STD_LOGIC;                         //控制按键
       syncV:inout std_logic;                     //场同步信号
       syncH:inout std_logic;                     //行同步型号
       rgbout:out std_logic_vector(7 downto 0));
                                                  //8 bit 输出颜色信号
end vga;
```

4.2.2 产生彩条图形的部分 VHDL 描述

```
process(clkdiv)                  //clkdiv 为分频后的时钟信号
  begin
  if(clkdiv='1' and clkdiv'Event)then
    if(HS>=152)and(HS<232)and(VS>=45)and(VS<
525)then                                          //横彩条
      rgbx<="01010101";
    elsif (HS>=232)and (HS<312)and (VS>=45)and
(VS<525)then
      rgbx<="01110101";
    ……
    elsif (HS>=712)and (HS<792)and (VS>=45)and
(VS<525)then
      rgbx<="00010111";
    else
      rgbx<="00000000";
    end if;
  end if;
end process;
```

4.2.3 控制按键的 VHDL 描述

```
process(keya)
  begin
  if(keya='1'and keya'Event)then
    mmd<=mmd+1;                   //定义的 2 位逻辑信号
  end if;
end process;
process(mmd)
  begin
    case mmd is
    when"00"=>rgbout<=rgbx;
                  //当无按键操作时，VGA 显示屏显示横彩条
    when"01"=>rgbout<=rgby;
                  //第一次按键时，VGA 显示屏显示竖彩条
    when"10"=>rgbout<=rgbx xor rgby;
                  //第二次按键时，VGA 显示第一种棋盘图形
    when"11"=>rgbout<=rgbx xnor rgby;
                  //第二次按键时，VGA 显示第二种棋盘图形
    when others=>null;
    end case;
end process;
```

4.3 系统测试结果与结论

在 Xilinx ISE 13.3 中创建项目后，输入系统的 VHDL 程序代码进行管脚约束，然后进行逻辑综合、布局布线、时序分析后生成.bit 编程文件，再将编程文件下载到 Nexys2 FPGA 中，并通过 VGA 接口与显示器相连。系统中的 keya 可约束为 Nexys2 开发板中任一按键，作为显示图形的切换按键。通过按 keya 键，系统的显示效果如图 5 所示。

图 5 显示效果

本文设计的 VGA 图形显示控制器是基于 FPGA 实现的，采用 VHDL 语言在 Xilinx 13.3 软件环境下完成软件设计，并对整个系统进行了调试，最终在硬件平台 Nexys2 上实现了图形的显示。与传统的 VGA 控制器相比，本设计具有以下有点：(1)采用硬件描述语言 VHDL 进行开发，软件程序简单且执行效率高，使得系统设计变得更加快捷方便；(2)脱离了 PC 控制，减少了控制器的体积，从而扩展了其应用范围，对于各种嵌入式便携系统具有更重要的现实意义及工程实用价值。

本设计只做了彩条及棋盘格图形的显示，如果要做字符显示或真彩图像显示，则需将像素点数据保存到 FPGA 内部的 EAB RAM、外部 ROM 或 RAM 中。在接下来的设计中，将会在此方向上进行相应的改进和完善。

参考文献

[1] 吕康.基于 FPGA 的 VGA 图形控制器设计[J].科技风，2011(14)：32.

[2] 朱奕丹，方怡冰.基于 FPGA 的图像采集与 VGA 显示系统[J].计算机应用，2011，3(5)：1258-1261，1264.

[3] 潘松，黄继业.EDA 技术与 VHDL[M].北京：清华大学出版社，2009.

[4] 杨杰，穆伟斌.基于 FPGA 的 VGA 控制器设计与实现[J].齐齐哈尔大学学报，2008，24(6)：50-52.

（收稿日期：2013-04-03）

作者简介：

池清萍，女，1988 年生，硕士研究生，主要研究方向：嵌入式系统与应用。