

基于电流补偿的低电源噪声 PWM 振荡器设计

潘海华¹, 程梦璋²

(1. 华侨大学 信息科学与工程学院, 福建 厦门 361002;
2. 厦门市专用集成电路系统重点实验室, 福建 厦门 361008)

摘要: 基于 CSMC 0.18 μm 工艺, 介绍了一种应用于 LED 驱动芯片内部的 PWM 振荡器电路。采用双低压线性稳压器(LDO)结构, 针对传统 PWM 振荡器高频振荡时因内部时延造成输出占空比偏差严重的问题, 通过电流双向补偿技术, 在保持电路振荡频率不变的情况下, 消除了内部时延对输出占空比的影响; 利用高 PSRR 带隙基准为电路提供基准电压, 抑制电源噪声。仿真结果表明, 该振荡器输出频率为 200 Hz~20 MHz, 在固定频率下占空比可从 10%~90% 连续变化, 电源电压抑制比为 110 dB。

关键词: 占空比; 振荡器; LDO; 基准电流

中图分类号: TP399

文献标识码: A

文章编号: 1674-7720(2013)05-0015-03

Design of a low power noise PWM oscillator based on current compensation

Pan Haihua¹, Cheng Mengzhang²

(1. College of Information Science and Engineering, Huaqiao University, Xiamen 361002, China;
2. Key Laboratory of ASIC and System of Xiamen, Xiamen 361008, China)

Abstract: Based on CSMC 0.18 μm process, the paper introduces a PWM oscillator circuit used in the LED driver chip. It adopts dual low dropout regulator (LDO) structure. To the problem that when the traditional PWM oscillator works in high frequency the output of duty cycle deviates seriously due to internal delay, it eliminates the influence to the duty cycle by the internal delay through the both-way compensated current technology under the condition of holding the oscillation frequency invariant. It uses high PSRR circuit to provide a reference voltage to suppress the power noise. Simulation results show that range of the oscillator output frequency is 200 Hz~20 MHz, under the fixed frequency the duty cycle can be change from 10% to 90%, and the power supply rejection ratio is 110 dB in low frequency band.

Key words: duty cycle; oscillator; LDO; reference current

脉冲宽度调制 PWM (Pulse Width Modulation) 技术以其简单、灵活的优点, 在电力电子方面得到了广泛应用。通过 PWM 控制 LED 驱动芯片输出电流调节 LED 亮度是 LED 驱动芯片的一项基本功能, 因此, 设计出高性能 PWM 振荡器电路对于未来 LED 照明的发展具有重要意义^[1]。为了避免振荡器高频振荡时, 因内部时延造成 PWM 输出占空比不准而影响 PWM 调光精度的情况, 需要对 PWM 振荡器作进一步优化。其次, 稳定的基准电压是 PWM 振荡器准确输出的前提, 基准电压的稳定性在很大程度上取决于基准电源对电源噪声的抑制能力, 即电源抑制比 PSRR (Power Supply Rejection Ratio), 提

高基准电源的 PSRR 特性需要高的 PSRR 电路, 尤其是需要优化其低频段的 PSRR 特性^[2]。本文讨论了一种带电流补偿技术的低电源噪声 PWM 振荡器拓扑结构, 并分析了其工作原理。

1 电路拓扑结构及其工作原理

电路的整体拓扑结构如图 1 所示, 由 Bandgap、双 LDO 恒流源和比较器反馈输出电路三部分组成。

为了使基准源具有比较高的 PSRR, Bandgap 电路采用带负反馈的两级输出结构, 且 $R_{b1} = R_{b2}$, 三极管 Q_2 的个数是 Q_1 的整数倍。假设 Q_1 、 Q_2 发射极面积比为 $N:1$, Q_1 、 Q_2 在不同电流密度下的基极-发射

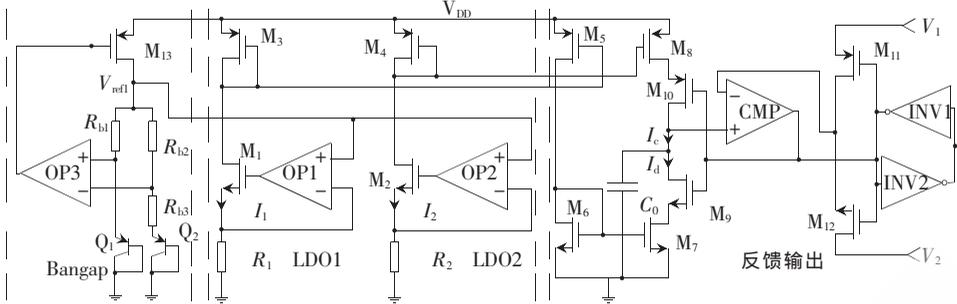


图1 PWM振荡器拓扑结构

极电压差为 ΔV_b , OP_3 的放大倍数为 A , 则可得 Bandgap 输出电压为:

$$V_{ref} = V_{be2} + \left(1 + \frac{R_{b2}}{R_{b1}}\right) \Delta V_b \quad (1)$$

(1) 对电路进行小信号分析可得电路的 PSRR 表达式为:

$$PSRR = \frac{V_{DD}}{V_{ref}} \approx A \frac{(N-1)r_1 - R_{b3}}{R_{b2} + R_{b3}} + \frac{2}{(R_{b2} + r_1)g_{m13}} \quad (2)$$

其中, r_1 为三极管 Q_1 的阻抗, g_{m13} 为 M_{13} 的跨导。从式(2)可知, 为了进一步提高 PSRR, 运放应采用折叠式套筒结构^[4], 以增大放大倍数 A 。

在双 LDO 恒流源模块中, R_1, R_2 为外接电阻。 OP_1, M_1 和 R_1 组成 LDO₁, 得到电流 I_1 ; 同样, OP_2, M_2 和 R_2 组成 LDO₂, 产生电流 I_2 。 M_3, M_5 和 M_6, M_7 作为电流镜, 复制电流 I_1 ; M_4 和 M_8 作为电流镜, 复制电流 I_2 。

从比较器反馈输出电路中可以看出, 振荡器的工作频率为电容的充放电频率。差分比较器通过输出信号来控制电容 C_0 的充放电, 并将反馈回来的电压 V_1 或 V_2 ($V_1 > V_2$) 与电容上的电压进行比较, 从而使其振荡。为了提高 LDO 反应速率, OP_1, OP_2 需采用甲乙类输出结构^[5]。具体工作过程为: M_9 和 M_{10} 作为开关管, 控制电容 C_0 的充放电时间。当 M_{10} 打开, M_7 关断时, 电容充电, 一段时间后, 当电容电压超过门限电压 V_1 时, 比较器会控制 M_{11} 或 M_{12} 来“翻转”电流, 使之带有相反极性; 同理, 当 M_{10} 关断, M_7 打开时, 电容放电, 当电容电压低于门限电压 V_2 时, 比较器“翻转”, 电容开始充电。输出倒向器 INV2 很“强”, 能提供很强的输出驱动, 同时, INV1 很“弱”, 以保持上一状态^[6]。

振荡器在振荡频率较低时, 由于电路时延比较小, 对占空比的影响可忽略。但是, 当工作频率提高, 周期与时延接近, 占空比偏差会表现得非常明显。例如, 振荡频率为 20 MHz 时, PWM 周期为 50 ns, 这时电路时延对占空比的影响是不可忽略的。为了使电路工作频率较高时 PWM 占空比输出依然准确, 电路中采用了电流补偿技术。

对电流补偿原理进行分析, 假设 LDO 两端电阻阻值分别为 $R_1, R_2, R_1 = R_2$, 电路中各电流镜复制比例为 1:1, 电容容值为 C_0 , 在某一频率下, PWM 高电平时间为 t_H , 低电平时间为 t_L 。由于电流镜比例为 1:1, 可得到电容

的充放电电流 I_c 和 $I_d, I_c = I_2 = V_{ref}/R_2, I_d = I_1 = V_{ref}/R_1$ 。根据电路中各节点电压、电流之间的关系得到电路输出频率表达式为:

$$F = C_0 \frac{\Delta V}{I_2} + C_0 \frac{\Delta V}{I_1} = C_0 \Delta V \frac{R_1 + R_2}{V_{ref}} \quad (3)$$

其中, $\Delta V = V_1 - V_2$ 。由式(3)可得 PWM 占空比为:

$$d_t = R_2 / (R_1 + R_2) \quad (4)$$

由于 $R_1 = R_2$, 根据式(3)和式(4)可知, 如果电路时延为 0, t_H 应等于 t_L , 由于电路存在时延, 导致 t_H, t_L 存在一定偏差, 设偏差为 $\Delta t, t_H < t_L$ (当 $t_H > t_L$ 时, 分析方法一样), 则 Δt 可表示为 $\Delta t = t_L - t_H$ 。为了消除偏差, 使 t_L 重新等于 t_H , 需要补偿电容充放电电流, 调整锯齿波波形, 如图 2 所示。由式(3)可知, 在不改变 $R_1 + R_2$ 值的情况下, 改变 R_1, R_2 的阻值, 输出频率不变, 因此, 可通过减小 R_1 、增大 R_2 实现对电容充放电电流的补偿。

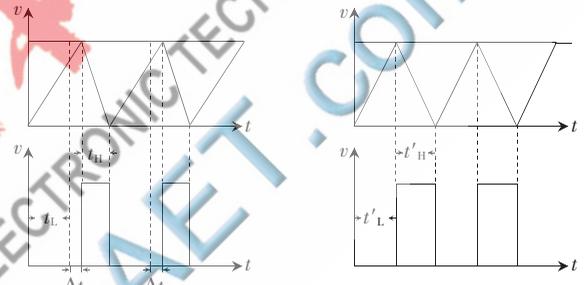


图2 补偿前与补偿后锯齿波与 PWM 波形

设电阻阻值的改变量为 ΔR , 所以有 $R'_1 = R_1 - \Delta R, R'_2 = R_2 + \Delta R$; 因为补偿后 $t'_H = t'_L$, 得 $t'_H = t_H + \Delta t/2, t'_L = t_L - \Delta t/2$ 。

补偿之前, 在 t_H 时间内流入电容 C_0 的电量为:

$$Q_H = t_H I_2 = t_H V_{ref} / R_2 \quad (5)$$

补偿后在 PWM 高电平时间内改变的电量为:

$$\Delta Q_H = I_1 \Delta t / 2 \quad (6)$$

由式(5)和式(6)可得补偿后电容放电电流为:

$$I'_2 = \frac{Q_H - \Delta Q_H}{t'_H} = \frac{2t_H I_2 - \Delta t I_1}{2t_H + \Delta t} \quad (7)$$

$$\text{而 } I'_2 = V_{ref} / R'_2 \quad (8)$$

由式(7)和式(8)可得补偿后 R_2 的阻值为:

$$R'_2 = \frac{V_{ref}}{I'_2} = \frac{V_{ref}(2t_H + \Delta t)}{2I_2 t_H - I_1 \Delta t} \quad (9)$$

由式(9)得到 ΔR 的表达式为:

$$\Delta R = \frac{(2t_H + \Delta t) R_1 R_2}{2t_H R_1 - \Delta t R_2} - R_2 \quad (10)$$

根据式(10)可计算出 ΔR , 通过调整 R_2, R_1 , 补偿流进和流出电容的电流, 即可在振荡器输出较高频率的情况下, 保持 PWM 占空比输出准确。

值得注意的是, 式(4)只有在电路时延可忽略的情况下才适用, 其次, 上述分析是基于电路中各电流镜复

制比例为 1:1 和电阻 $R_1=R_2$ 进行的,具体应用中应根据实际设计情况作相应调整。

2 仿真与测试

基于 CSMC 0.18 μm 工艺进行仿真。电路供电电压为 5 V,图 3(a)、(b)分别为 $F=20\text{ MHz}$, $d_r=50\%$ 时补偿前与补偿后的仿真波形。由图可知,补偿后占空比值得到很好的修正。电路基准电压 PSRR 仿真结果如图 4 所示,可以看出,在低频时基准电压对电源噪声抑制比可达 110 dB。

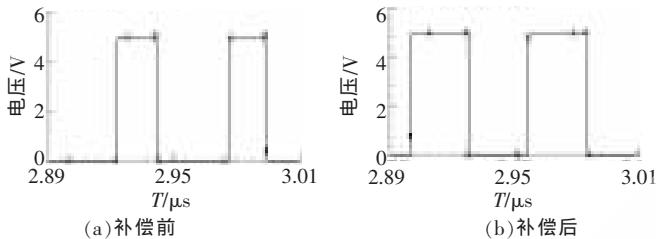


图 3 $F=20\text{ MHz}$, $d_r=50\%$ 时补偿前与补偿后 PWM 波形

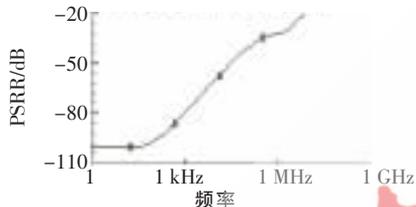


图 4 PSRR 仿真结果

通过测试芯片输出电流变化可间接反映出 PWM 振荡器的性能,如图 5、图 6 所示,其中,图 5 为 $F=500\text{ kHz}$ 时 d_r 从 10%~90% 变化输出电流曲线,图 6 为 $d_r=50\%$ 时

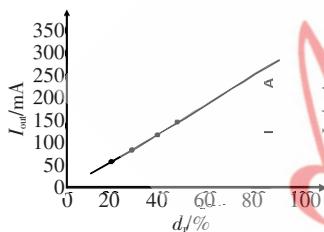


图 5 I_{out} 随占空比变化曲线

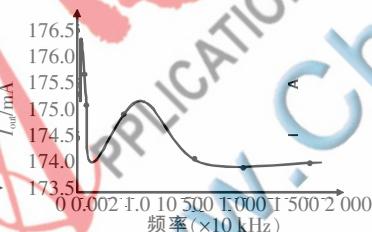


图 6 I_{out} 随频率变化曲线

F 从 200 Hz~20 MHz 变化输出电流曲线。可以看出,振荡器具有良好的动态输出范围和抗干扰能力。

通过外接电阻对芯片内部振荡电流进行双向补偿,改善 PWM 占空比输出,达到精确调光的目的。本文对一种应用于 LED 驱动芯片的 PWM 振荡器从原理到版图进行了分析和设计,并在流片后对 PWM 功能进行了测试,结果表明,其符合设计要求。电路中存在的失调电压一样会对输出占空比产生影响,版图设计在本电路中同样具有举足轻重的地位,在设计版图时应尽量做好各输入对管之间匹配,减小系统失调电压。本电路亦可作为模拟 IP 核应用于其他系统芯片中。

参考文献

- [1] 陈元灯. LED 制造技术与应用[M]. 北京:电子工业出版社,2009.
- [2] TEEL J C. Understanding power supply ripple rejection in linear regulators[J]. Analog Applications Journal,2005(2Q): 8-10.
- [3] NGUYEN N M, MEYER R G. Start-up and frequency stability in high-frequency oscillators [J]. IEEE Journal of Solid-State Circuit, 1992,27:810-820.
- [4] RAZAVI B. 模拟 CMOS 集成电路设计 [M]. 陈贵灿,程军,张瑞智,译.北京:清华大学出版社,2005.
- [5] ALLEN P E, HOLBERG D R. CMOS 模拟集成电路设计(第二版)[M].冯军,李智群,译.北京:电子工业出版社,2011.
- [6] BARR K. ASIC 设计:混合信号集成电路设计指南 [M].冯伟锋,陆生礼,夏晓娟,译.北京:科学出版社,2008.

(收稿日期:2012-09-09)

作者简介:

潘海华,男,1986 年生,硕士研究生,主要研究方向:集成电路设计。