

嵌入式控制系统中 I<sup>2</sup>C 串行 EEPROM 器件应用\*

王树梅

(山东省水利职工大学, 山东 淄博 255130)

**摘要:** 在大多数嵌入式控制系统中, 为了避免系统的设置参数、运行数据等在掉电时丢失, 常采用 I<sup>2</sup>C 串行 EEPROM 作为存储器。然而 EEPROM 存储器使用时存在着一些条件会潜在地导致其产生某些非标准的甚至是错误的操作。就如何提高 I<sup>2</sup>C 串行 EEPROM 器件应用的可靠性和准确性, 提出了相关的保护和处理措施, 这些措施对于 EEPROM 的实际应用具有指导意义。

**关键词:** 嵌入式控制系统; I<sup>2</sup>C; EEPROM 器件

中图分类号: TP391

文献标识码: A

文章编号: 1674-7720(2012)16-0055-03

The application of I<sup>2</sup>C serial EEPROM in embedded control systems

Wang Shumei

(Shandong Water Conservancy Staff University, Zibo 255130, China)

**Abstract:** In most embedded control systems, in order to avoid the loss of system parameters and data at time of power failure, I<sup>2</sup>C serial EEPROM is often used. However, EEPROM memories are often subject to certain conditions that may potentially lead to some improper or even false operations at the time of use. This paper discusses the proposed protection and treatment measures to improve the reliability and accuracy of I<sup>2</sup>C serial EEPROM devices, and such measures should have instructive significance for the actual application of EEPROM memories.

**Key words:** embedded control system; I<sup>2</sup>C; EEPROM device

I<sup>2</sup>C 串行 EEPROM 存储器因具有外形体积小、接口紧凑简单、占用引脚资源少、数据保存可靠、可在线改写、功耗低和价格低廉等显著特点, 被广泛应用于嵌入式控制系统中, 用于存放配置参数、调整和运行数据等信息。但由于其为同步串行传输, 通讯协议非常简单, 没有提供更为复杂的纠错和检测机制, 在实践中经常因使用不当造成数据丢失、数据无故改写等问题。对于存储数据要求非常高的系统, 例如计量产品、无人值守系统等, 如果存储数据发生意外错误, 造成的损失是致命的, 因此在设计使用 I<sup>2</sup>C 串行 EEPROM 存储器时, 更多地需要硬件和软件相互结合, 采取一些相关的处理措施, 使得产品能够在各种恶劣的使用环境中可靠、正确地运行。

### 1 硬件处理措施

硬件处理过程中, 应重点考虑以下几个方面:

(1) 电源是一个控制系统可靠运行的基石, 很多产

品与外界的有线连接就是电源连接。因此, 在产品设计时应应对电源电路进行有效滤波处理, 并且应该通过 EMC 的试验检测来降低电源纹波噪声, 抑制高频震荡和高压脉冲的侵入, 减少由于噪声过大而引起的 I<sup>2</sup>C 串行 EEPROM 器件读写失误。这一点尤为重要, 因为实践中很多系统的数据不知何故而发生了错误, 可能的一个重要原因就是电源的抗干扰能力有限, 从而导致 I<sup>2</sup>C 总线干扰。

(2) 由于特殊原因, 尽管对电源已经进行了有效处理, 仍无法避免电磁的干扰, 在使用 I<sup>2</sup>C 串行 EEPROM 时, 在 I<sup>2</sup>C 规范限制条件下, 可以采取减小上拉电阻和使用 I<sup>2</sup>C 总线驱动器提高输出驱动能力等措施来有效降低电磁干扰对读写的影响。

(3) I<sup>2</sup>C 串行 EEPROM 一般具有欠压复位电路, 如果微处理器欠压复位的门限电压高于 I<sup>2</sup>C 串行 EEPROM, 那么, 由于电磁干扰造成的电压波动使得微处理器可能

\* 基金项目: 山东省高等学校优秀青年教师资助项目(20100625)

## 技术与方法 Technique and Method

会在总线通信过程中率先复位,而 I<sup>2</sup>C 串行 EEPROM 保持其当前状态,导致总线出现“挂死”现象,使得数据传输不同步而出现数据错误。因此,应尽量采用带有掉电检测功能的微处理器,设置微处理器掉电复位门槛电压低于 I<sup>2</sup>C 串行 EEPROM 的欠压复位门槛,使得微处理器与 I<sup>2</sup>C 串行 EEPROM 同步复位<sup>[1]</sup>。

(4)为防止总线意外“挂死”,如果设计允许,最好能控制 IC 器件的电源或选择带有复位引脚的器件。

(5)对于具有写保护功能的 I<sup>2</sup>C 串行 EEPROM,可充分利用写保护引脚来提供硬件写保护功能,将写保护引脚连接到微处理器的 I/O 口线上,控制器件在平时处于写保护状态;需要写入时,将写保护引脚变为逻辑“0”。注意,写保护引脚不能悬空,否则器件将无法正常工作。

### 2 软件处理措施

在保证硬件电路设计可靠的同时,提高软件的抗干扰能力同样重要。在对 I<sup>2</sup>C 串行 EEPROM 进行读写操作时,要从两个方面进行可靠性的设计,首先要保证 IC 总线通信的完整和有效性,其次就是保证 IC 串行 EEPROM 读写数据的正确性。

#### 2.1 保证 I<sup>2</sup>C 总线通信的完整和有效性措施

##### 2.1.1 总线复位

前面讲到在 I<sup>2</sup>C 总线通信过程中,由于电磁干扰等因素可能导致总线“挂死”或通讯失效,所以在启动通讯前,应先对 I<sup>2</sup>C 串行 EEPROM 器件进行复位操作,以保证 IC 总线处于畅通状态。对于具有复位引脚的器件,提供复位信号重新复位;而对于无复位引脚的器件,若电路设计中能控制其电源,则给器件上电复位;若无法控制器件电源,则启动“恢复序列”复位。恢复序列操作流程为:

- (1)在 SCL 线发送 9 个时钟脉冲;
- (2)由 Master 保持 SDA 线为高,直到 Slave-Transmitter 模式释放 SDA 执行 ACK 操作;
- (3)在 ACK 操作时,保持 SDA 线为高;
- (4)在 Master-Receiver 和 Slave-Transmitter 模式都结束后,Master 发送一个 Stop 命令完成初始化总线<sup>[1]</sup>。

恢复序列如图 1 所示。

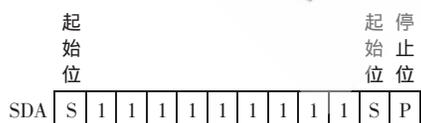


图 1 软件复位序列

##### 2.1.2 通讯流程

对于具有硬件 I<sup>2</sup>C 协议的微处理器,都有一个总线状态寄存器,每一个状态都有一个唯一的状态码与之对应,指示总线接口的当前状态,并且提供下一步的典型操作。可以充分利用这些状态码来判断总线通讯是否正常,若不正常应执行总线复位。若微处理器没有 IC 协

议接口,而是采用模拟方式对 I<sup>2</sup>C 串行 EEPROM 操作,那么每步操作后应检测接收到的 ACK 信号,若信号为逻辑“1”,应执行总线复位。

#### 2.2 保证 I<sup>2</sup>C 串行 EEPROM 读写数据的正确性措施

I<sup>2</sup>C 总线协议比较简单,本身对数据没有容错机制,所以,在保证总线通讯完整和有效的前提下,应对读写数据的正确性采取相应的处理机制。

##### 2.2.1 数据分区存放

重要数据和参数应分区存放,根据 IC 串行存储容量和存放的数据量分为 3 个区域或更多的奇数个区域,多个区域数据同步刷新,这样就大大降低了由于强干扰造成的数据无法应用的情况。数据存放格式如图 2 所示。



图 2 数据存放格式

其中校验码可根据系统的运算速度,选择单字节或 16 bit CRC 码。

##### 2.2.2 数据写入

数据写入采取口令校对机制,写入数据前生成写入口令,在写入子程序入口处检验口令的正确性,如果口令正确,则启动写入程序,操作完毕后使口令作废;若口令错误,则转到错误处理程序或放弃本次写操作<sup>[2]</sup>。这样将杜绝由于程序跑飞等原因造成的数据错误改写。

在调用数据写入程序前,根据数据校验规则生成所写入数据的校验码,连同校验码一同写入存储区域,并且同步刷新所有区域。其校验码是读取数据时检验数据正确与否的评判依据。数据写入流程如图 3 所示。

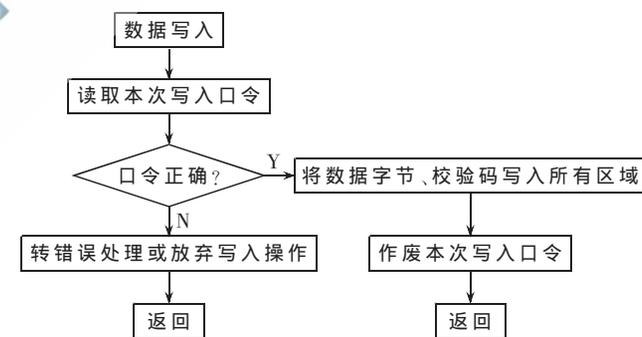


图 3 数据写入流程

##### 2.2.3 数据读取

读取数据时,依次从各存放区域连同数据的校验码同时读出,根据同样的数据校验规则产生新的校验码,通过该校验码与读出的校验码比对,判断读出数据的正确性<sup>[3]</sup>。评判原则为:若有一个存放区域的数据是正确的,则结束读操作;若所有区域数据都不正确,则转到错误处理程序或放弃本次操作。数据读取流程如图 4 所示。

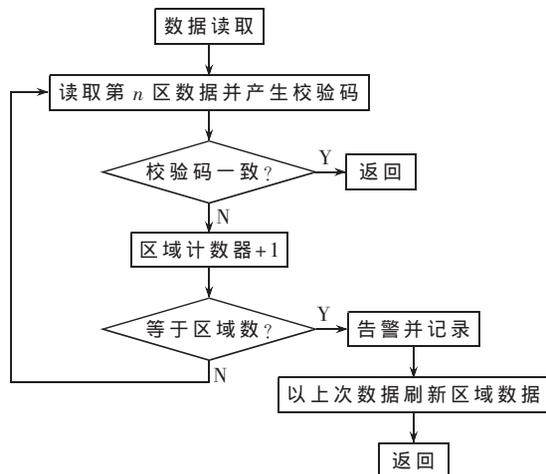


图4 数据读取流程

#### 2.2.4 错误处理

(1) 写入错误。由于程序跑飞等原因造成非法数据进入写入子程序入口,若看门狗未起作用,程序应强制转到复位入口开始执行,并记录该事件,以备查询。

(2) 读出错误。若所有区域数据为错误数据,条件允许的情况下,应发出告警提示,以避免造成更多的系统

伤害;其他情况下应根据数据的构成结构,判断与正确结构相近的数据为有效数据,或者将上一次的正确数据作为有效数据,并刷新每个存放区域数据,记录该事件,以备查询。

本文结合实际应用,找出了嵌入式控制系统中使用 I<sup>2</sup>C 串行 EEPROM 存储器可能存在的问题及其产生的原因,并介绍了相应的处理和保护措施。通过在产品实践中的应用,收到了很好的效果,极大地提高了系统的可靠性。这些技术实用、可靠,在对 I<sup>2</sup>C 串行 EEPROM 存储器进行应用设计时可以借鉴。

#### 参考文献

- [1] Microchip Technology Inc. I<sup>2</sup>C 串行 EEPROM 系列数据手册[S]. 2008: 1-21.
- [2] 李维平,张涛,丁振君. 延长 EEPROM 使用寿命的方法[J]. 单片机与嵌入式系统应用, 2005(6): 76-78.
- [3] 何立民. I<sup>2</sup>C 总线应用系统设计[M]. 北京: 北京航空航天大学出版社, 1995: 50-80.

(收稿日期: 2012-04-23)

#### 作者简介:

王树梅,女,1966年生,副教授,主要研究方向:计算机控制。