

# 通过 USB 接口控制数/模转换器的电路设计

黄菁, 刘青春

(江苏自动化研究所, 江苏 连云港 222006)

**摘要:** 在控制系统中经常用到一些模拟信号, 通常使用数/模转换器输出所需的模拟信号。USB 接口是常用的微处理器外部总线接口, 通过 USB 接口控制数/模转换器非常便捷。以 CY7C68013A 和 AD558 为例, 详细说明了通过 USB 控制数/模转换器的电路设计方法。

**关键词:** USB; 数/模转换器; 电路设计

中图分类号: TP335+.1

文献标识码: A

文章编号: 1674-7720(2012)14-0027-03

## The circuit designing of controlling a digital-to-analog converter through the USB interface

Huang Jing, Liu Qingchun

(Jiangsu Automation Research Institute, Lianyungang 222006, China)

**Abstract:** In control systems there are often use some analog signals, which are outputted by the DAC usually. The USB interface is commonly used as microprocessor external bus interface. Using the USB interface to control digital-to-analog converter is very convenient. With CY7C68013A and AD558 as examples, this paper details circuit design method of control a digital-to-analog converter through the USB interface.

**Key words:** USB; digital-to-analog converter; circuit design

在控制系统中, 经常需要产生和控制一些模拟信号, 例如精确可调的电压或电流输出、亮度调节和音量调节等。常用的微处理器外部总线接口为数字信号, 无法直接产生需要的模拟信号, 需要用到 D/A 转换器。D/A 转换器提供了良好的数字接口, 可以由微处理器来控制, 以输出要求的模拟量电压或电流等。

本文以 USB 接口芯片 CY7C68013A 和高速 D/A 转换芯片 AD558 为例, 详细阐述了通过 USB 控制数/模转换器输出的电路设计。

### 1 USB 接口芯片

Cypress 公司推出的 EZ-USB FX2LP 系列 USB 接口芯片是集成了 USB2.0 协议的微处理器, 其中应用最普遍的是低功耗芯片 CY7C68013A, 它具有高性能、低功耗的优点。

CY7C68013A 芯片的内部结构包括 USB2.0 收发器、串行引擎 (SIE)、增强型 8051 内核、16 KB RAM、4 KB FIFO 存储器、I/O 接口、数据总线、地址总线和通用可编程接口 (GPIO)<sup>[1]</sup>。

CY7C68013A 拥有独特的结构, 其 SIE 负责完成串行《微型机与应用》2012 年 第 31 卷 第 14 期

数据的解码、差错控制、位填充等与 USB 协议有关的功能。SIE 能够实现大部分的功能, 从而减轻了嵌入式增强型 8051 内核的负担, 简化了 USB 固件程序的开发。其 CPU 时钟可以工作在 12 MHz、24 MHz 和 48 MHz 频率上。

需要强调的是, CY7C68013A 芯片的固件程序存放在主机上, 而不是在芯片内部。因此在该芯片连接到主机时, 首先将固件程序下载到片内 RAM, 再开始执行<sup>[2]</sup>。

### 2 D/A 转换原理

D/A 转换器的基本功能是将一个数字量信号按照一定的比例转换成对应的电压或者电流模拟量。由于一个数字量是由数字代码按位组合而成的, 每一位数字代表一定的权, 一个数字与对应的权相结合, 就代表了一个具体的数值。把所有的数值相加, 便得到该数的数字量。D/A 转换器正是利用了这一点来实现的。

D/A 转换所采用的基本方法是将数字量转化成二进制数据。其每一位产生一个相应的电压或者电流模拟量, 而这个电压或者电流模拟量的大小正比于相应的二进制位的权。最后将这些电压或者电流模拟量数值相加并输出。

欢迎网上投稿 [www.pcachina.com](http://www.pcachina.com) 29

# 硬件纵横

## Hardware Technique

本文以 ADI 公司推出的 8 bit 电压型 D/A 转换器 AD558 为例来介绍 D/A 转换器的原理。D/A 转换器的结构原理图如图 1 所示。一个完整的 D/A 转换器主要包括 3 部分,即加权电阻解码网、数字量控制的电子开关组合和由运算放大器构成的电流电压转换器。

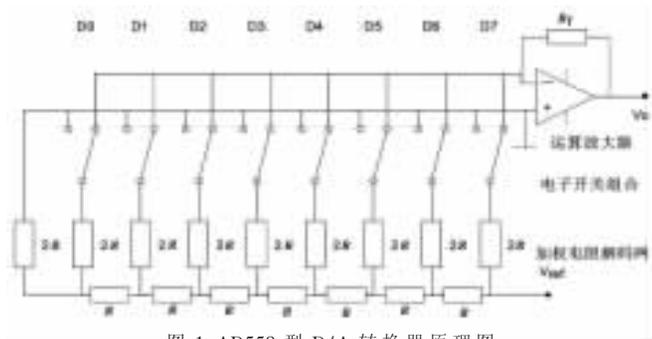


图 1 AD558 型 D/A 转换器原理图

在 AD558 型 D/A 转换器中,电子开关组合与输入二进制数 D0~D7 相对应。当某个二进制位为 1 时,对应的电子开关闭合,基准电压 Vref 连接加权电阻解码网络,使该支路电阻上有电流通过;当某个二进制位为 0 时,对应的电子开关断开,该支路电阻上便无电流通过。加权电阻解码网络各个分支的电阻值与输入的二进制数据 D0~D7 的权成反比关系,权大的电阻值小,权小的电阻值大。D/A 转换器根据各个权位的情况以及输入的二进制数,通过求和及电流电压转换电路,得到总和的模拟电压值并输出<sup>[3]</sup>。

### 3 AD558

8 bit 电压输出型 D/A 转换器 AD558 的功能框图如图 2 所示,其主要性能指标如下:

- (1)8 bit 并行接口。
- (2)电压的输出范围 0~10 V。
- (3)相对精度为最低有效位的±1/2。
- (4)输出转换建立时间 1 μs。
- (5)使用单一电源供电,电源电压范围 4.5 V~16.5 V。
- (6)内部具有基准电压源,无须外接基准源。
- (7)内部集成数据锁存器。
- (8)75 mW 低功耗。

AD558 提供了便于使用的控制接口,其各个引脚的

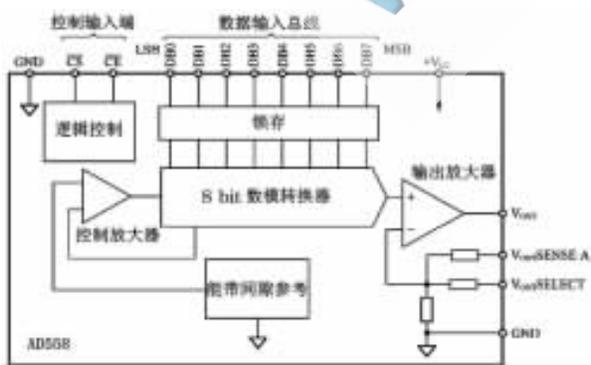


图 2 AD558 的功能框图

功能如下:

- (1)+V<sub>cc</sub>: 电源电压输入引脚;
- (2)GND: 电源地引脚;
- (3)DB0~DB7: 8 bit 并行 TTL 数字量输入引脚;
- (4) $\overline{CE}$ : 使能信号输入引脚;
- (5) $\overline{CS}$ : 片选信号输入引脚;
- (6)V<sub>out</sub> SELECT: 输出电压选择引脚;
- (7)V<sub>out</sub> SENSE: 输出电压敏感引脚;
- (8)V<sub>out</sub>: 模拟电压输出引脚;

### 4 AD558 的模拟电压输出

AD558 无须任何外部器件即可实现 0~10 V 模拟电压输出。其外部接线图如图 3 所示。此时芯片的电源供电电压范围为 11.4 V~16.5 V。在 0~10 V 模拟电压输出模式下,AD558 的输入编码与模拟电压输出的关系如表 1 所示。

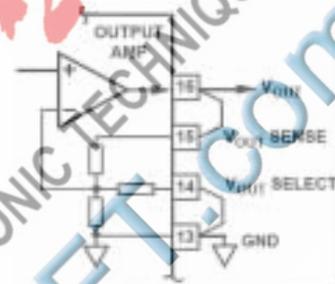


图 3 AD558 的模拟电压输出

表 1 AD558 的输入编码与模拟电压输出

| 二进制码     | 十进制码 | 电压输出/V |
|----------|------|--------|
| 0        | 0    | 0      |
| 1        | 1    | 0.039  |
| 10       | 2    | 0.078  |
| 1111     | 15   | 0.586  |
| 10000    | 16   | 0.625  |
| 1111111  | 127  | 4.961  |
| 10000000 | 128  | 5.000  |
| 11000000 | 192  | 7.500  |
| 11111111 | 255  | 9.961  |

### 5 AD558 的数据锁存

由于数字-模拟量的转换需要一定的时间来完成,在这段转换时间内,要求 D/A 转换器输入端的数字量输入保持不变,以免导致输出错误。因此,为了保证正确的输出结果,AD558 的数字量输入端口前面设置有锁存器,将数字量的输入数据保护起来。

AD558 的数据锁存由片选信号  $\overline{CS}$  和芯片使能信号  $\overline{CE}$  来控制。其控制逻辑功能图如图 4 所示,控制逻辑真值表如表 2 所示。

从图 4 中可以看出,只有 AD558 的  $\overline{CS}$  和  $\overline{CE}$  全部为低电平时,其才可以接收数据总线上的数据,实现从数字量到模拟量的转换。而当  $\overline{CS}$  和  $\overline{CE}$  中有一个为高电平时,锁存器工作,将输入端的数据锁存到内部存储器,

《微型机与应用》2012 年 第 31 卷 第 14 期

表 2 AD558 的控制逻辑真值表

| 输入 | CE       | CS       | DAC 输入 | 状态   |
|----|----------|----------|--------|------|
| 0  | 0        | 0        | 0      | 透明   |
| 1  | 0        | 0        | 1      | 透明   |
| 0  | <i>g</i> | 0        | 0      | 开始锁存 |
| 1  | <i>g</i> | 0        | 1      | 开始锁存 |
| 0  | 0        | <i>g</i> | 0      | 开始锁存 |
| 1  | 0        | <i>g</i> | 1      | 开始锁存 |
| X  | 1        | X        | 数据保持   | 锁存   |
| X  | X        | 1        | 数据保持   | 锁存   |

注:表格中 X 为任意值;g 为 TTL 信号的上升沿。



图 4 AD558 的控制逻辑功能图

此时输出电压不再随数据总线上的数据变化。因此,通过数据锁存器和片选信号,可以方便地将多个 AD558 连接到公共的 8 bit 数据总线上。

数/模转换芯片 AD558 的使用十分简单方便,覆盖了常用的电压输出范围,精度及可靠性很高,转换速度也很快。而且 AD558 不需要外接复杂的基准电压源,通过微处理器直接可以获得所需的模拟输出电压,能够适用于一般的控制系统的要求。使用 AD558 可以节约很多电路设计调试时间,降低电路的复杂性,从而加快设计周期并减轻设计工作量。

### 6 电路设计

本系统采用 USB 控制芯片 CY7C68013A 和 D/A 转换器 AD558 来实现数/模转换控制。计算机可以通过软件控制 AD558 输出锯齿波、三角波等各种模拟信号。CY7C68013A 外接可编程只读存储器 EEPROM 引导 USB 启动,EEPROM 芯片型号为 AT24C08。电路原理图如图 5 和图 6 所示。

其中,图 5 中 CY7C68013A 的 SCL 和 SDA 引脚都是漏极开路输出和迟滞输入的,因此必须外接 2.2 kΩ 的上拉电阻。另外,R5 和 C7 构成上电复位电路。时钟振荡电路由 24 MHz 晶振和两个 12 pF 的电容构成。CY7C68013A 的 PB1~PB7 连接 AD558 的数据总线。AD558 采用单一的 12 V 供电,工作于 0~10 V 模拟电压输出模式<sup>[4]</sup>。

由于计算机的 USB 接口具有向外供电的功能,故采用 USB 接口的电源给 CY7C68013A 芯片供电。但是 CY7C68013A 工作需要 3.3 V 电压,而 USB 总线的电压为 5 V,因此不能直接使用,需要进行电压转换。如图 6 所示。

本系统采用 LT1763CS8-3.3 电压调整芯片来实现将 5 V 电压转换为 3.3 V。从图 6 中可以看出该芯片经《微型机与应用》2012 年 第 31 卷 第 14 期

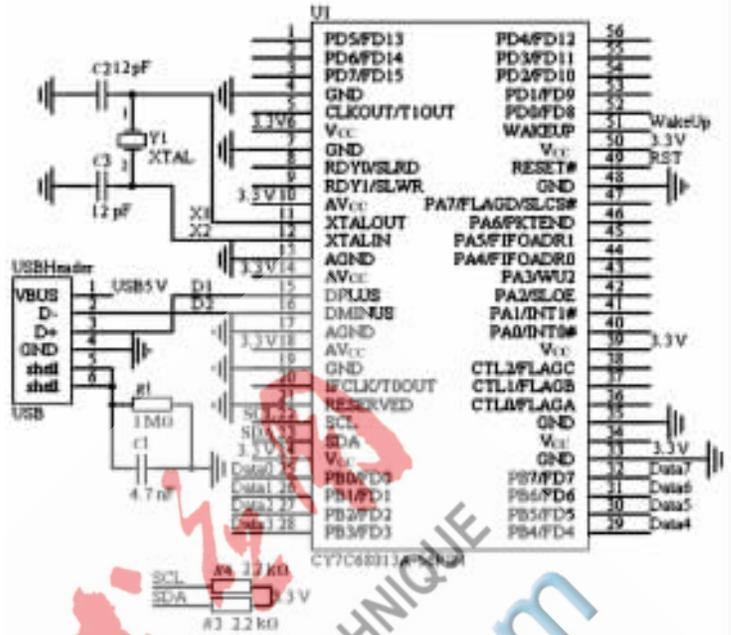


图 5 电路原理图(a)

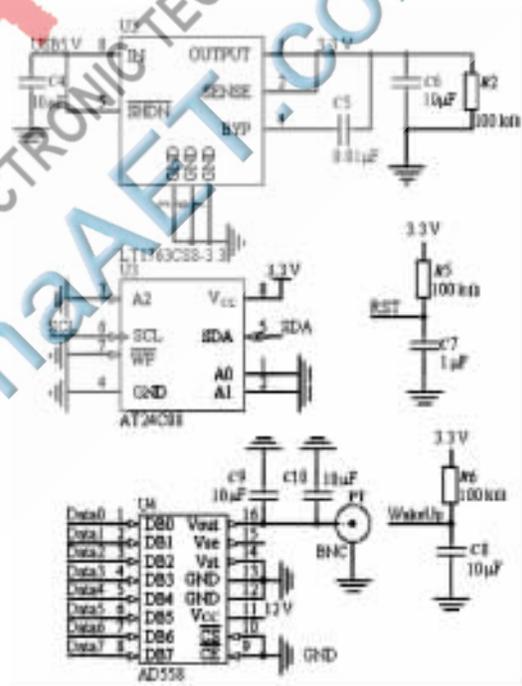


图 6 电路原理图(b)

过简单的电阻、电容连接,便可以实现电压的调整,适合于 USB 总线供电的系统。

本电路中所使用的元器件如表 3 所示。

最后,在制作 PCB 印刷电路板时,应遵守高速 USB 印刷电路板的要求。为了达到较高的信号质量,需要采用 4 层板甚至 6 层板来布线。将 USB 芯片放置在信号层,并尽可能离 GND 层近些<sup>[5]</sup>。

图 5 中,D+ 和 D- 用于高速的 USB 数据传输,因此这两根信号线直接影响 USB 接口电路的稳定性,在印制电路板布线时需要仔细布置。D+ 和 D- 的走线应尽可能

表3 元器件列表

| 元件          | 规格               | 数量 |
|-------------|------------------|----|
| U1          | CY7C68013A-56Pin | 1  |
| U2          | LT1763CS8-3.3    | 1  |
| U3          | AT24C08          | 1  |
| U4          | AD558            | 1  |
| USB Header  | USB 连接器          | 1  |
| Y1          | 24 MHz           | 1  |
| C1          | 4.7 nF           | 1  |
| C2、C3       | 12 pF            | 2  |
| C4、C6、C8~10 | 10 $\mu$ F       | 5  |
| C5          | 0.01 $\mu$ F     | 1  |
| C7          | 1 $\mu$ F        | 1  |
| R1          | 1 M $\Omega$     | 1  |
| R2、R5、R6    | 100 k $\Omega$   | 3  |
| R3、R4       | 2.2 k $\Omega$   | 2  |
| P1          | BNC 接头           | 1  |

能短且相等,并且应合理设置 D+ 和 D- 的导线宽度和间距;D+ 和 D- 之间的差分阻抗应该为  $90 W \pm 10\%$ , 保证在 D+ 和 D- 信号的下面是完整的 GND 层,中间断开的 GND

层将导致差分阻抗不匹配,并增加信号的干扰。

## 参考文献

- [1] 薛园园,赵建领.USB 应用开发宝典[M].北京:人民邮电出版社,2011.
- [2] 胡晓军,张爱成.USB 接口开发技术[M].西安:西安电子科技大学出版社,2005.
- [3] 黄争.数据转换器应用手册[M]:基础知识篇.北京:电子工业出版社,2010.
- [4] 黄丽亚,杨恒新.数字电路与系统设计学习指导[M].北京:北京邮电大学出版社,2006.
- [5] 李桂宏,谢世健.集成电路设计宝典[M].北京:电子工业出版社,2006.

(收稿日期:2012-04-25)

## 作者简介:

黄菁,男,1979年生,工程师,主要研究方向:电子设备开发。

刘青春,男,1986年生,助理工程师,主要研究方向:电子设备开发。