

基于 FPGA 的彩色触摸屏控制器的设计

刘少鹏, 郭宝增, 赵丽娜, 马韬

(河北大学 电子信息工程学院, 河北 保定 071000)

摘要: 介绍了一种基于 FPGA 的彩色触摸屏控制器的设计方法, 根据彩色液晶屏 TFT-LCD 与芯片 ADS7843 的接口方式, 使用 FPGA 设计了 TFT-LCD 控制器和 ADS7843 芯片的控制器, 并实现了在 TFT-LCD 上的触摸功能。该控制器显示效果好, 触摸响应速度快, 为后续彩色触摸屏的 IP 核设计打下了基础。

关键词: FPGA; ADS7843; 彩色触摸屏

中图分类号: TN873.9

文献标识码: A

文章编号: 1674-7720(2012)12-0018-03

Design of colored touching screen controller based on FPGA

Liu Shaopeng, Guo Baozeng, Zhao Lina, Ma Tao

(College of Electronic and Information Engineering, Hebei University, Baoding 071000, China)

Abstract: In this paper, a method of designing a colored touching screen controller with FPGA is presented. A TFT-LCD controller and an interface controller of ADS7843 chip are designed in FPGA according to interface rules. The touch-enabled function on the TFT-LCD is realized in FPGA. This colored touching screen controller has a positive display effect and fast response speed. And it can be used for the design of IP core of colored touching screen.

Key words: FPGA; ADS7843; colored touching screen

触摸屏技术方便了人们对计算机的操作使用, 是一种极具发展前途的交互式输入技术, 受到各国的普遍重视, 并投入大量的人力、物力对其进行研发, 使得新型触摸屏不断涌现^[1]。特别是四线电阻式触摸屏具有制造工艺简单、成本低廉、使用方便等特点, 已经被广泛应用于不同的电子设备^[2]。

随着嵌入式技术的高速发展, 尤其是 CPLD/FPGA 的出现, 其基于 SoPC 技术的 IP 核的使用给开发人员带来了诸多方便。但在 SoPC 中并没有彩色触摸屏的 IP 核, 因此需要自己编写硬件的时序控制^[3]。本文提出一种基于 FPGA 的彩色触摸屏控制器的设计方案, 通过单片 FPGA 芯片可以实现彩色触摸屏的驱动逻辑, 从而实现硬件上时序控制, 在此控制器的基础上可以进一步开发彩色触摸屏的 IP 核。

1 彩色触摸屏控制器的设计

1.1 总体结构及其工作原理

彩色触摸屏控制器的总体结构如图 1 所示。

该彩色触摸屏的控制器主要由 TFT-LCD 控制器和 ADS7843 芯片控制器两部分组成。由图 1 可以看出,

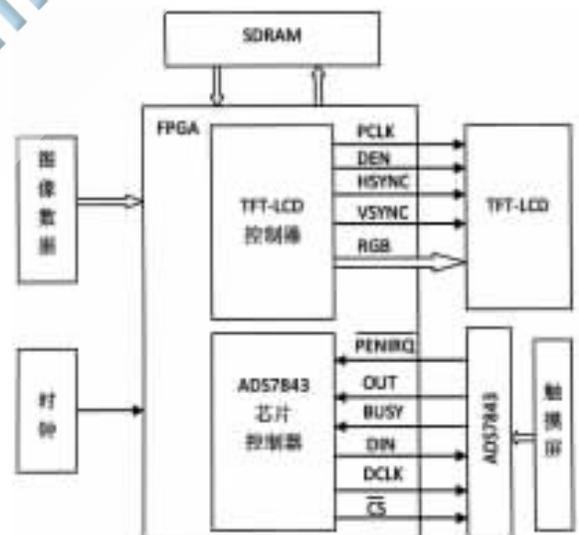


图 1 控制器的总体结构

TFT-LCD 控制器的作用是将图像数据采集后, 通过 SDRAM 进行缓冲, 然后将图像数据输出给 TFT-LCD。它的主要功能是完成图像数据的采集和缓冲、TFT-LCD 的时序控制及最终数据在 TFT-LCD 上的显示。

《微型机与应用》2012 年 第 31 卷 第 12 期

硬件纵横

Hardware Technique

1.2 TFT-LCD 控制器的设计

图像数据经采集和缓冲之后,通过 TFT-LCD 的时序控制可以将数据按如图 2 所示时序图进行输出。本设计中采用的 TFT-LCD 的分辨率为 480×272 ,其 RGB 数据位均为 8 bit,可以显示 16 777 216 种颜色。其中, PCLK 为 LCD 像素时钟信号, HSYNC 为行同步信号, VSYNC 为帧同步信号, VDEN 为数据使能信号, VD [23:0] 为 LCD 像素数据输出端口, t_{vpp} 、 t_{vp} 、 t_{vbp} 、 t_{vfp} 分别为垂直同步脉冲、垂直扫描时间、垂直后回归、垂直前回归, t_{hpw} 、 t_{hp} 、 t_{hbp} 、 t_{hfp} 分别为水平同步脉冲、水平扫描时间、水平后回归、水平前回归^[4]。

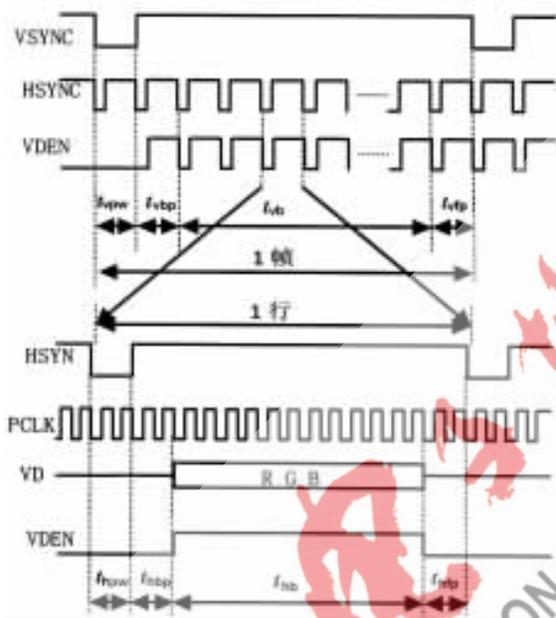


图 2 TFT-LCD 的时序图

从图 2 所示的时序图可以看出,当 HSYNC 电平由低变高,再经过水平回归时间之后,开始进行水平扫描。在水平扫描中,像素的显示受 PCLK 控制,一个 PCLK 周期决定了一个像素点的显示。在 HSYNC 的高电平的驱动下, PCLK 将产生 480 个时钟周期,使图像的像素点在屏幕上从左向右依次逐点输出,完成一行共 480 个像素点的显示。用 Verilog HDL 编写的水平同步扫描的时序程序如下:

```
always@(posedge CLK or negedge RST_n) begin
    if (RST_n) begin
        x_cnt <= 11'd0;
        hd <= 1'd0;
    end
    else if (x_cnt == 479) begin
        x_cnt <= 11'd0;
        hd <= 1'd0;
    end
    else begin
        x_cnt <= x_cnt + 11'd1;
    end
end
```

```
hd <= 1'd1;
```

```
end
```

```
end
```

同理,当 VSYNC 电平由低变高,再经过垂直回归时间之后,进入垂直扫描。在 VSYNC 的高电平驱动下, HSYNC 将产生 272 个时钟周期,像素点在屏幕上从上到下依次逐行输出,完成整个图像数据在彩色显示器上的显示。用 Verilog HDL 编写的同步扫描的时序程序如下:

```
always@(posedge CLK or negedge RST_n) begin
    if (iRST_n)
        y_cnt <= 10'd0;
    else if (x_cnt == 479) begin
        if (y_cnt == 271)
            y_cnt <= 10'd0;
        else
            y_cnt <= y_cnt + 10'd1;
    end
end
```

1.3 ADS7843 芯片控制器的设计

ADS7843 芯片控制器用于将触摸的位置进行数据转换。ADS7843 的时序图如图 3 所示。其中, \overline{CS} 为片选信号,低电平有效; BUSY 为忙指示信号,同样低电平有效。

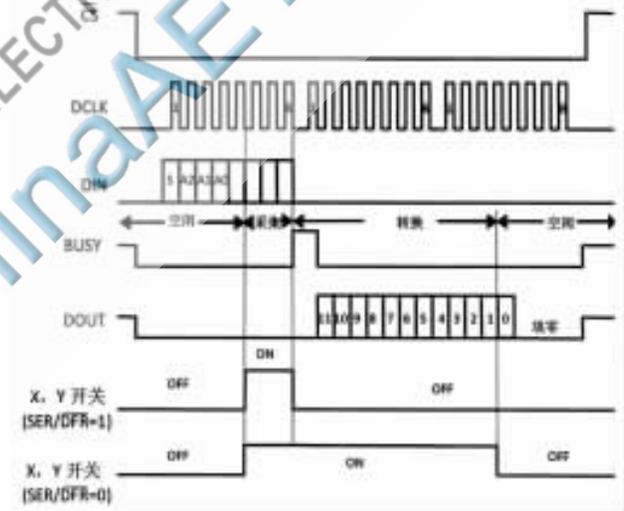


图 3 ADS7843 芯片的时序图

由图 3 可看出, ADS7843 标准的一次数据转换需要 24 个时钟周期,每次的数据转换以 8 个时钟周期为一次通信,需要与控制器进行 3 次通信。

第一次通信是触摸控制模块的 DIN 端口通过串口向 ADS7843 发送控制字,同时对 X、Y 的电压值进行采集。控制字如表 1 所示,其中, S 为数据传输起始标志位; A2~A0 为通道选择; MODE 为 A/D 转换精度控制位; SER/DFR 为参考电压的输入模式^[5]。

表 1 ADS7843 的控制字

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
S	A2	A1	A0	MODE	SER/DFR	PD1	PD0

将控制字以串行的方式写入到内部寄存器的 Verilog HDL 代码如下所示:

```
if (dclk)
    data_in <= {data_in[6:0],1'b0};
```

第二、三次通信则是 ADS7843 将触摸后的 X、Y 的电压值转换为 16 bit 数据赋值给 DOUT 端口, 然后芯片采集其高 12 bit 数据, 低 4 bit 自动补零。本设计将采集到的串行的 12 bit 数据转化为并行的 12 bit 数据, 其 Verilog HDL 代码如下:

```
if (! dclk)
    begin
        if(rd_cd_strob)
            begin
                if(y_cde_config)
                    y_cde<={y_cde[10:0],adc_out};
                else
                    x_cde<={x_cde[10:0],adc_out};
            end
        end
    end
```

2 实验结果

2.1 仿真验证

整个控制器是在 Quartus II 8.0 中设计并仿真的。仿真分为两个部分, 包括 TFT-LCD 控制器的时序波形和 ADS7843 芯片控制器的时序波形。仿真结果分别如图 4、图 5 所示。

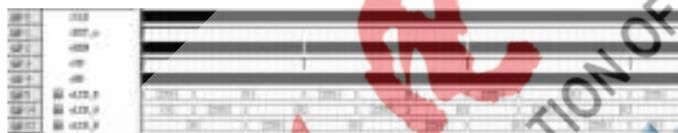


图 4 TFT-LCD 控制器的时序仿真图



图 5 ADS7843 芯片控制器的时序仿真图

由图 4 可以得出, 在一帧的数据(σVD 的一个时钟周期内的数据)中, 前 1/3 帧显示红色(σLCD_R 对应 255), 中间 1/3 帧显示绿色(σLCD_G 对应 255), 后 1/3 帧显示蓝色(σLCD_B 对应 255); 则相应的屏幕上 1~90 行显示为红色、91~180 行为绿色, 180~272 行为蓝色, 如图 6 所示。

下面分析 X 坐标值。由图 5 可以看到, 当产生触摸时笔中断信号 PENIRQ 变为低电平, 此时片选信号 CS 变为低电平, 其低电平维持时间为 24 个 DCLK 时钟周期, 在前 8 个时钟周期 DIN 端口写入控制字为 10010010, 在第 10 个时钟 DOUT 端口开始接收转化的 12 bit 数据, 其值为 011110001000。同理可分析 Y 坐标值。



图 6 TFT-LCD 显示效果

在 DOUT 端口接收 X、Y 坐标值之后, 通过串并转换最终得到并行输出的 X、Y 的坐标值, 如图 5 中的 σX 和 σY 端口所示。

2.2 最终显示效果

FPGA 采用 Altera 公司的 EP2C70F896C6; 彩色液晶触摸屏采用台湾东华公司的 WXCAT43-TG3#001R。最终的显示效果如图 6 所示。

使用 Verilog HDL 编写触摸界面过于复杂, 通过软件设计触摸屏操作界面则需要编写彩色触摸屏的 IP 核, 本设计基于 FPGA 的彩色触摸屏控制器能够实现颜色深度为 24 bit, 分辨率为 480×272 的 TFT-LCD 控制和 ADS7843 芯片的时序控制, 为后续 IP 核的编写工作打下了基础。

参考文献

- [1] 武德胜. 基于 S3C44B0 的触摸屏技术的研究与设计[J]. 信息技术, 2009(5): 242-244.
- [2] 梁红飞. 四线电阻式触摸屏测试系统的研究[D]. 长沙: 中南大学, 2009.
- [3] 胡健生, 罗卫兵, 钱渊. 嵌入式 TFT-LCD 控制器的设计[J]. 计算机工程, 2010, 36(5): 237-239.
- [4] 白宗元, 胡宝霞. 基于 Nios II 的 SOPC 中 TFT-LCD 控制器核的设计[J]. 自动化技术与应用, 2008, 27(2): 161-163.
- [5] 温景阳, 于同, 付梦印. 嵌入式系统中的触摸屏及其控制[J]. 电脑开发与应用, 2007, 20(1): 39-41.

(收稿日期: 2012-03-23)

作者简介:

刘少鹏, 男, 1986 年生, 硕士研究生, 主要研究方向: FPGA。

郭宝增, 男, 1953 年生, 教授, 硕士研究生导师, 主要研究方向: 集成电路设计。

赵丽娜, 女, 1987 年生, 硕士研究生, 主要研究方向: FPGA。