

# 基于波形比对的 IBIS 模型参数修正\*

贾树恒, 林爱英, 袁超

(河南农业大学 理学院, 河南 郑州 450002)

**摘要:** PCB 板前仿真通常采用提取相应网络拓扑结构, 通过指派相应 IBIS 模型实现反射、串扰等噪声的检测和电路优化。在实际仿真中, 针对由 IBIS 模型不准确造成的仿真结果与测试结果不吻合的情况, 提出调整 IBIS 模型参数使仿真结果适应测试结果的方案, 达到 IBIS 模型修正的目的。通过多次验证, 修正的 IBIS 模型同样可提高其他电路仿真精度。

**关键词:** 信号完整性; IBIS; 仿真; 比对

中图分类号: TP391.9

文献标识码: A

文章编号: 1674-7720(2012)02-0050-03

## IBIS model parameters revised based on waveform comparison

Jia Shuheng, Lin Aiyang, Yuan Chao

(College of Science, Henan Agricultural University, Zhengzhou 450002, China)

**Abstract:** Firstly we should get network topology in line simulation of PCB board, and then analyse circuit and optimize noise of reflection and crosstalk from assigning matching IBIS model to the different IC's pins. By analyzing the problem of the simulation wave does not match with the test wave, the paper introduces the general framework of the model modification and programming ideas and it can improve other's simulation accuracy.

**Key words:** signal integrity; IBIS; simulation; comparison

IBIS 是为了适应板级仿真和系统级仿真的需求而提出的一种行为级的模型标准<sup>[1]</sup>。用 IBIS 模型进行仿真分析和电路优化, 要保证仿真数据的准确可靠, 最基本的要求就是模型质量必须是准确可靠的。IBIS 模型的准确性直接影响到仿真的结果和电路设计的成败。IBIS 模型一般可由 SPICE 模型转换而得, 而 SPICE 的资料与芯片制造有绝对的关系, 所以同样一个器件不同芯片厂商提供, 其 SPICE 的资料是不同的, 进而转换后的 IBIS 模型内的资料也会随之而异。目前各种方式得到的模型或多或少都有一些错误, 包括语法错误、非单调性乃至 IBIS 参数错误等。

因此, 在对 PCB 整板已经进行过仿真的前提下, 如何根据板级同级别的测试结果对 IBIS 模型进行修正成为了 PCB 设计亟待解决的问题。

### 1 IBIS 模型修正现状

IBIS 模型数据主要包括波形的 I/V 数据和模型的电气参数。波形的 I/V 数据决定了波形电压、电流点的坐

标位置, 电气参数影响到波形的变化率和拐点的位置。目前, I/V 数据的点数和数据的精确度仍没有合适的修正软件, 仅能通过 EDA 软件对波形进行分析, 通过 SPICE 模型或者真实数据, 修改相应的数据点, 使其满足 I/V 变化的单调性和真实性。

### 2 IBIS 修正的可行性

采用 IBIS 模型作为 PCB 板拓扑仿真的驱动和接收端信号的仿真波形与 IBIS 模型的参数有很大的关联性<sup>[2,3]</sup>。如果 IBIS 模型参数和电路的 SPICE 参数相同, 仿真的波形符合测试的波形, 否则可能相差很大。通过对 IBIS 模型参数的调整, 从而改善仿真波形, 说明修正的可行性。

#### 2.1 C\_comp 对波形影响

通常采用 s2ibis3 建模 IBIS 时, 只提取 VI/VT 曲线, 而不会仿真提取 C\_comp, 使用的是个默认值。因此 C\_comp 的数值对仿真波形存在影响。

C\_comp 是硅晶元电容, 它是不包括封装参数的由输

\* 基金项目: 河南省教育厅自然科学研究指导计划项目(2008B510010)

## 技术与方法 Technique and Method

出 Pad、钳位二极管引起的输出电容。产生的三个效应分别为<sup>[4]</sup>:(1)对传输线匹配阻抗的影响;(2)对滤波特性的影响;(3)对 VT 曲线斜率的影响。在此主要就  $C_{comp}$  对 VT 曲线斜率的影响进行分析,首先看该电容是如何对 VT 曲线产生影响的:

$$i = C \frac{dV}{dt} \quad (1)$$

$$\frac{dV}{dt} = \frac{i}{C} \quad (2)$$

输出端若没有其他负载,则意味着 IBIS 的转化率是确定的:

$$\frac{dV}{dt} = \frac{i}{C_{comp}} \quad (3)$$

其中  $i$  为上拉下拉电路的电流驱动能力,对 IBIS 模型文件中的  $C_{comp}$  分别取为 2.454 pF、8.454 pF、16.454 pF 的经典值。在 Cadence 的 Model Integrity 下对 IBIS 模型进行输出端特性仿真,通过 0.025 nF 电容使输出端与地相连,再串联 50  $\Omega$  电阻到测试端,如图 1 所示。

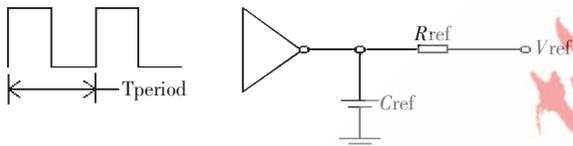


图 1  $R_{ref}=50 \Omega$ ,  $C_{ref}=0.025 \text{ nF}$  输出示意图

仿真波形如图 2 所示,可以看出  $C_{comp}$  与转换速率成反比,可据此对模型进行微调。与此同时由于 VT 曲线的非线性,可在此综合考虑曲线拟合的方法,将曲线大致分为几类常见形状进行拟合,然后采取单参数或者较少参数的微控以调整波形匹配。

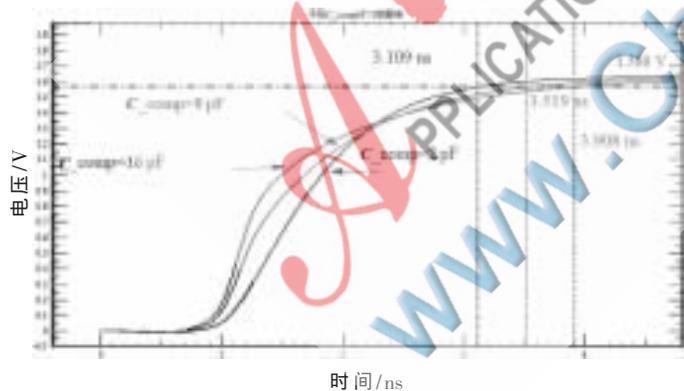


图 2  $C_{comp}$  对波形上升速率的影响

### 2.2 封装参数对波形影响

封装参数主要是封装电阻  $R_{pkg}$ 、封装电容  $C_{pkg}$  和封装电感  $L_{pkg}$ , 这里的  $L_{pkg}$ 、 $C_{pkg}$ 、 $R_{pkg}$  是全局参数,对所有的 Pin 都有效,但是如果每个 Pin 同时又有自己私有的  $L_{pkg}$ 、 $C_{pkg}$ 、 $R_{pkg}$ , 则私有的数据优先级高于公有的全局数据。

#### (1) $L_{pkg}$ 对波形的影响

通过 IBIS 模型可以看到  $L_{pkg}$  和电路的输入输出

引脚是串联的关系,当  $L_{pkg}$  增大的时候,电路的输入输出阻抗也增大。因此改变  $L_{pkg}$  的值将影响仿真波形的上升、下降沿的变化率和波形上升拐点的位置。当  $L_{pkg}$  增大,上升和下降沿变缓,拐点处的波形上升。

#### (2) $C_{pkg}$ 对波形的影响

由 IBIS 原理图可知  $C_{pkg}$  和  $C_{comp}$  同样是并联到输入输出引脚的,所以其功能基本和  $C_{comp}$  的作用相同。修改  $C_{pkg}$  的数值同样改变波形的形状,但是  $C_{pkg}$  的具体值主要由 Pin 的私有数据定义。

#### (3) $R_{pkg}$ 对波形的影响

封装电阻  $R_{pkg}$  和  $L_{pkg}$  在输入输出中对电路的影响比较相似。但由于输入输出引脚的外电阻都比较大,  $R_{pkg}$  的变化对波形的影响微乎其微。

由此可知,所有的封装参数,包括  $R_{pin}$ 、 $L_{pin}$ 、 $C_{pin}$ 、 $R_{pkg}$ 、 $L_{pkg}$  和  $C_{pkg}$  都影响上升沿和下降沿的波形。

### 3 测试和仿真波形比对

导入波形的数据经过移位处理后要判断波形的相似性。对于波形的差异采用 4 个参数来衡量<sup>[5]</sup>,分别为峰值差异 DP、峰值差异指数 DPI、均值差异 DA、均值差异指数 DAI。

在用户规定的范围 [START, END] 内取一段波形,如图 3 所示,计算 DP、DPI、DA 和 DAI。

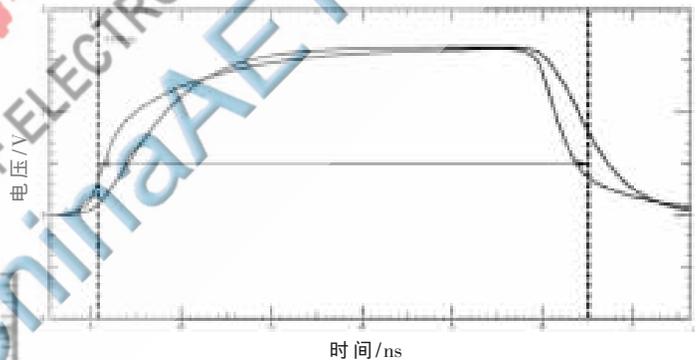


图 3 计算误差选择区域

$$DP = \text{Max}_{t \in [T_{start}, T_{end}]} (|T(t+offset) - S(t)|) \quad (4)$$

$$DPI = \frac{DP}{\text{Max}_{t \in [T_{start}, T_{end}]} S(t) - \text{Min}_{t \in [T_{start}, T_{end}]} S(t)} \times 100\% \quad (5)$$

其中,  $S(t)$  表示仿真波形,  $T(t)$  表示测试波形。

$$DA = \frac{\sum_{i=1,3,5,\dots}^N \int_{T_i}^{T_{i+1}} |T(t+offset) - S(t)| dt}{DL} \quad (6)$$

$$DAI = \frac{DA}{\text{Max}_{t \in [T_{start}, T_{end}]} S(t) - \text{Min}_{t \in [T_{start}, T_{end}]} S(t)} \times 100\% \quad (7)$$

其中:

$$DL = \sum_{i=1,3,5,\dots}^N (T_{i+1} - T_i) \quad (8)$$

### 4 修正实现与结果分析

选取测试样板 CDCV304, 提取输出缓冲器的拓扑。通过原始波形比对计算得到差异参数,如表 1 模型验证

## 技术与方法 Technique and Method

所示,测试波形的峰值高于通过 IBIS 模型得到的仿真波形,通过 IBIS 参数调整修正仿真波形如图 4 所示,通过手动和自动修正后,得到表 1 修正结果。通过比较得出,波形差异减小。

表 1 测试与修正结果

	DA	DP	DAI/%	DPI/%
模型验证	0.19	0.83	5.66	25.30
自动修正	0.16	0.53	5.01	16.21
手动修正	0.17	0.58	5.33	17.65

经过多次实验,把修改的 IBIS 模型指派到不同的 IC 上,多次比对后,修改后的模型同样可以减小波形的误差,达到修正的目的。

该方案对 IBIS 模型的修正同样存在很多难题未解决,如误差处理参数仅仅通过 DA、DP、DAI、DPI 的计算,没有给出多种可供选择的收敛方法;对于图形的比对没有设计更精确的方案;并且参数的修改多是采用经验公式,相比 SPICE 参数存在很多误差。结合以上问题,本课题还需要深入研究 Cadence 对 IBIS 模型仿真模式。

### 参考文献

- [1] VARMA A K, STEER M. Improving behavioral IO buffer modeling based on IBIS[J]. IEEE Transactions on Advanced Packaging, 2008, 31(4): 711-721.
- [2] BOGATIN E, 著. 信号完整性分析[M]. 李玉山, 李丽萍, 译. 北京: 电子工业出版社, 2005.
- [3] BUCHANAN J E. Signal and power integrity in digital

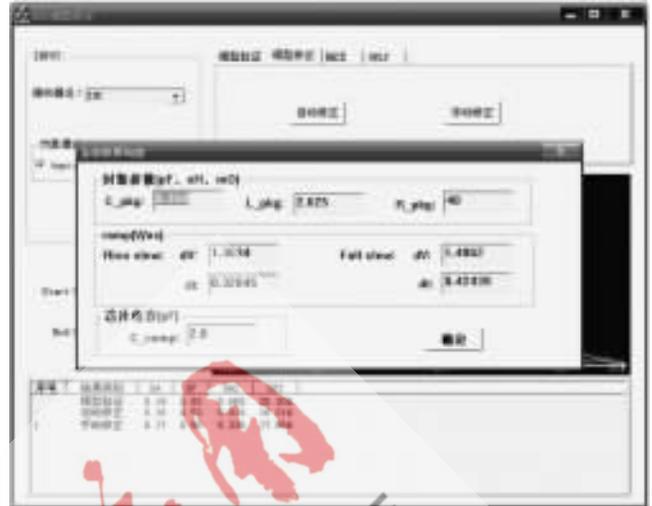


图 4 参数调整与计算结果

systems[M]. McGraw-Hill Book Company, 1995.

- [4] MIRMAK M. Issues with C<sub>comp</sub> and differential multi-stage IBIS models[C]. IBIS Summit Design Con East, 2004.
- [5] WANG L. Waveform comparison & S2IBIS3 roadmap[C]. IBIS-Santa Clara, CA, USA, Design Con, 2008.

(收稿日期: 2011-09-30)

### 作者简介:

贾树恒, 男, 1977年生, 硕士, 讲师, 主要研究方向: 电路与系统。