

# 基于 FPGA 的频谱分析仪的设计与研制

黄翔, 王小华, 黄学新

(长沙理工大学 电气与信息工程学院, 湖南 长沙 410004)

**摘要:** 设计了一种新型的基于 FPGA 的频谱分析仪。该分析仪采用 FFT 技术, 充分利用 Nios II 软核处理器, 加上 LCD、AD 芯片、滤波器及一些外围电路, 完成了信号的采集、滤波、处理、数字 FFT, 并最终将得到的数据送到 LCD 上显示。系统的测试结果表明, 该数字频谱分析仪能满足 0~1 MHz 频段范围内实时频谱分析应用的需要。该频谱分析仪工作稳定、操作方便, 且成本比其他频谱分析仪低很多。

**关键词:** 频谱; 分析仪; FFT; Nios II

中图分类号: TM935.21

文献标识码: A

文章编号: 1674-7720(2011)24-0020-03

## Design and study of spectrum analyzer based on FPGA

Huang Xiang, Wang Xiaohua, Huang Xuexin

(College of Electric and Information Engineering, Changsha University of Science and Technology, Changsha 410004, China)

**Abstract:** This paper designs a new FPGA-based spectrum analyzer. The analyzer uses FFT technology and takes full advantage of Nios II soft-core processor to complete signal acquisition, filtering, signal processing, digital FFT, and eventually displays the data on the LCD with the help of LCD, AD chips, filters and some peripheral circuits. The System testing result shows that the digital spectrum analyzer can meet the demands of the real-time spectral analysis with the frequency scope of 0~1 MHz well. The whole system works steadily and operates expediently and the cost is also much lower than the others.

**Key words:** spectrum; analyzer; FFT; Nios II

频谱分析仪是微电子测量领域中最基础、最重要的测量仪器之一, 是从事各种电子产品研发、生产、检验的重要工具。高分辨率、宽频带数字频谱分析的方法和实现一直是该领域的研究热点<sup>[1]</sup>。现代频谱分析仪是基于现代数字信号处理理论的频谱分析仪, 信号经过前置预处理、抗混叠滤波、A/D 变换、数字频谱分析等环节而得到信号中的频率分量, 达到与传统频谱分析仪同样的结果。

本设计完全利用 FPGA 实现 FFT, 在 FPGA 上实现整个系统构建。其中 CPU 选用 Altera 公司的 Nios II 软核处理器进行开发, 硬件平台关键模块使用 Altera 公司的 EDA 软件 QuartusII V8.0 完成设计。整个系统利用 Nios II 软核处理器通过 Avalon 总线进行系统的控制。全文重点阐述了整个系统的设计流程, 同时对于方案中的设计思路和重要部分给予说明。

### 1 系统设计方案

频谱分析仪一般分为两类:

一种是扫频调谐式的分析仪, 此类分析仪通过各类

滤波, 再经过一个外差的接收机, 把输入信号中的中频信号进行分析, 从而得到频谱分析的结果。这是现在最为普遍的频谱分析仪结构, 此类分析仪结构复杂<sup>[2]</sup>。

另外一种动态的信号分析仪, 即快速傅里叶变换 FFT 分析仪。它利用 FFT 将信号分解成分立的频率分量, 由模拟/数字转换器(ADC)直接对输入信号取样, 经过 FFT 处理后获得频谱分布图。此类分析仪速度明显优于传统分析仪, 可以进行实时分析。本文的设计就采用这种原理。

在此设计中, 信号经过滤波、放大之后, 通过 AD 取样, 在 FGPA 内对信号进行全硬件的数字滤波后, 交给 FFT 信息处理单元进行 FFT 变换, 最后送到 LCD 显示其频谱分析的结果。

图 1 是系统的硬件结构框图。整个系统设计主要由 FPGA 的内部硬件电路及外围接口模块构成。

### 2 系统的硬件单元

#### 2.1 AGC 电路

因为输入信号幅度变化较大, 为了使信号的幅度恒

《微型机与应用》2011 年 第 30 卷 第 24 期

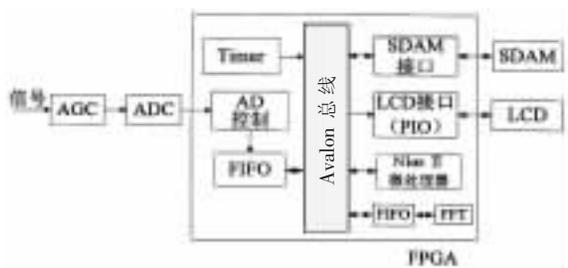


图1 系统硬件结构框图

定且其幅度满足 A/D 采样的范围 (高位为 2 V~3 V), 因此此设计中加入 AGC 电路。本设计中的 AGC 电路采用 AD603 型线性增益放大器<sup>[3]</sup>。

## 2.2 ADC 电路

为保证 ADC 输入动态范围的要求和对特定干扰的抑制, 信号首先需要预处理。根据采样定理, 输入 ADC 的信号必须小于采样频率的 1/2。ADC 是完成从模拟到数字转换的关键环节, 它的精度和速度直接决定了频谱分析仪的性能, 所以 ADC 应尽量选用精度和速度都比较高的芯片<sup>[4]</sup>。系统采用 WM8731 芯片实现 ADC, 该芯片采用 Sigma-delta ADC 方式, 通过采样和数字滤波技术实现低频信号的高分辨率转换和含有音频信号的低失真转换。

## 2.3 LCD 显示模块

本系统直接定义 Nios II 控制 LCD 液晶显示模块, 利用 FPGA 中的 PIO 接口模拟 LCD 的接口电路。外围电路上选用 320×240 液晶显示模块, 选用 SEDI335 作为液晶模块的控制器。

## 3 FFT/DFT 信号处理模块的实现

### 3.1 FIFO 模块

AD 采样的数据不能立即送到 Nios CPU 中进行处理, 因为 CPU 还有许多其他任务要做, 所以只有等 AD 采集到一定数量的数据之后再读取采样数据, 这样节省 CPU 的时间<sup>[5]</sup>。因此首先需设计一个 FIFO 来存储 AD 采样的数据, 等 FIFO 中的数据满之后再将它们读取到 CPU 中进行处理。

FIFO 是一种先进先出的数据缓存器, 根据 FIFO 工作的时钟域, 可以将 FIFO 分为同步 FIFO 和异步 FIFO。本设计中采用了宽度为 16 bit, 深度为 256 的异步 FIFO。

### 3.2 FFT/DFT 处理模块

根据 DFT 算法将信号处理的模块分为乘累加器、平方器、加法器、开方器。

通过乘累加器 (MULT\_ADD) 计算  $\sum_{n=0}^{N-1} x(n) \cos(\frac{2\pi}{N} kn)$

和  $\sum_{n=0}^{N-1} x(n) \sin(\frac{2\pi}{N} kn)$ , 然后将其值代入平方器 (MUL) 和加法器 (ADD) 后得到  $|X(k)|^2$ , 最后通过开方器完成对以上结果的开方, 得到相应的  $|X(k)|$ , 最终实现了 DFT 变换, 数据位数也由 8 bit 增加到 16 bit, DFT 结果的存储采  
《微型机与应用》2011 年 第 30 卷 第 24 期

用再内建 FPGA 内部到 16 bit 双口 RAM, 可方便地使刷新数据和显示读出数据同时进行, 而不产生逻辑冲突, 同时也保留了结果的精度, 其 FPGA 实现模块连接图如图 2 所示。

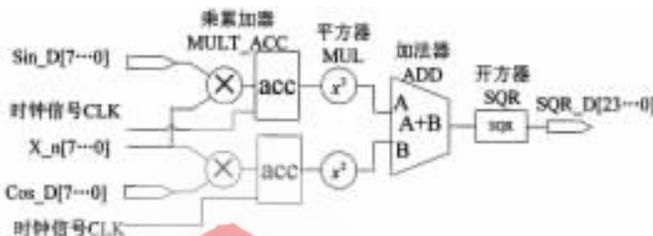


图2 DFT 算法的 FPGA 实现模块连接图

## 4 软件设计方案

控制系统的主程序采用 C 语言和汇编语言编写, 程序分为下列几个部分: 采样数据处理、FFT 转换、标准参数设定、操作界面和频谱显示。

软件流程图如图 3 所示。

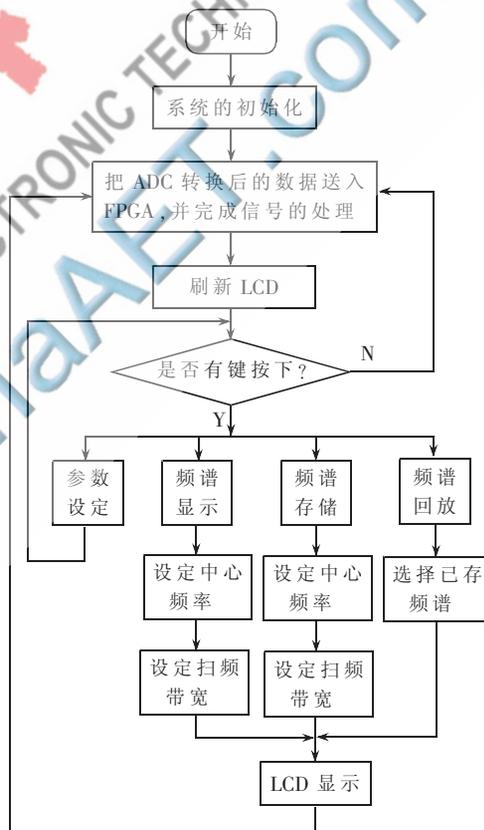


图3 软件流程图

## 5 实验的结果与分析

给频谱分析仪输入峰-峰值为 2 V、频率为 100 Hz 的方波信号, 其信号处理结果见图 4。从图 4 看出输出的方波频谱图只有奇次谐波, 没有偶次谐波, 而且此方波的基波、三次谐波、五次谐波和七次谐波的幅值满足 1、1/3、1/5、1/7 的理论数值, 这与方波理论频谱基本相同<sup>[6]</sup>, 表 1 为其测量值与理论值的对比结果分析。

通过比对可以验证分析仪的 LCD 显示的频谱图形

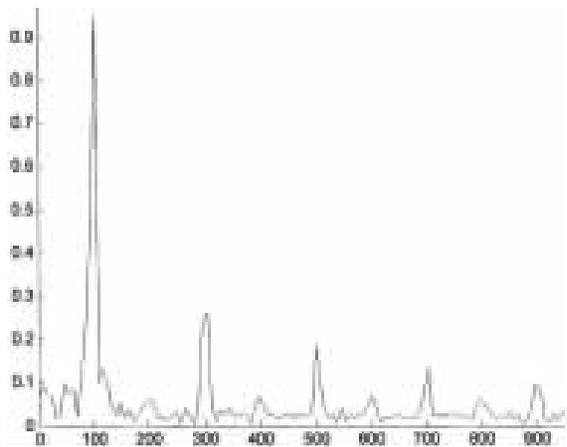


图4 输入为 100 Hz 方弦波信号的测试结果

表 1 方波信号的幅度测量值与理论值

	基波	三次谐波	五次谐波	七次谐波
频率/Hz	100	300	500	700
测量幅度/V	0.985	0.286	0.193	0.134
理论幅度/V	1	0.33	0.2	0.143

与其输入信号的理论频谱数值基本一致,谱线位置准确,幅度值与理论误差较小,该频谱分析仪较好地完成了测量信号频谱的要求,达到了预期设计的要求。

该设计在分析和利用 Nios II 软核处理器和频谱分析仪理论的基础上,完成仪器硬件和软件部分的设计。分析仪采用周期图法进行频谱分析,这样可以保证测试结果较高的分辨率和频率准确性;其中 FFT 运算模块采用全硬件级联结构,不仅有效满足了仪器对于信号处理实时性的要求,同时也节省了硬件资源;本设计可重构性好,在多种不同的应用领域,可根据实际需要可对模块进

行替换升级。选择高性能 AD 和大逻辑资源的 FPGA 等可以使性能得到大幅度提升;实现了片上设计,降低了系统的成本,实现了高集成度和可靠度。

## 参考文献

- [1] 刘祖深. 频谱分析仪全数字中频设计与实现[J]. 电子测量与仪器学报, 2009, 23(2): 39-45
- [2] 崔旭涛, 杨日杰, 何友. 基于 DSP+FPGA 的信号处理实验系统研制[J]. 仪器仪表学报, 2007, 28(5): 918-922.
- [3] LUNDY T. KIRK B. A new matrix approach to real FFTs and convolutions of length 2k[J]. Computing, 2007, 80(1): 56-59.
- [4] 于超, 陈光武, 石文静. 基于 FPGA 的信号采集及其频谱显示[J]. 液晶与显示, 2008, 23(4): 499-503.
- [5] BETOWSKI D J, BEJU V. Considerations for phase accumulator design for direct digital frequency synthesers[C]. IEEE International Conference Neural Networkable Signal processing, 2009, 1(1): 213-217.
- [6] 张向明, 赵治华, 孟进. 考虑测量带宽影响的电磁干扰频谱 FFT 计算[J]. 中国电机工程学报, 2010, 30(36): 117-122.

(收稿日期: 2011-09-20)

## 作者简介:

黄翔, 男, 1985 年生, 硕士研究生, 主要研究方向: 信号的分析与处理、电力系统谐波分析。

王小华, 男, 1968 年生, 教授, 博士, 硕士生导师, 主要研究方向: 电力系统谐波分析、数字滤波器设计等。

黄学新, 男, 1956 年生, 高级教师, 主要研究方向: 模型与模函数论、多元分析及其算法。