

## 基于 FPGA 的数据采集及显示

刁玉<sup>1</sup>, 宋泽琳<sup>2</sup>, 马令坤<sup>2</sup>

(1. 中国人民解放军第四三二八工厂, 山西 长治 046011;

2. 陕西科技大学 电气与信息工程学院, 陕西 西安 710021)

**摘要:** 在电力系统谐波分析中, 模数转换(ADC)电路是影响系统检测性能的主要环节之一。基于 NiosII 的谐波分析系统具有逻辑控制能力强、信号处理实时性高、系统抗干扰能力强等特点。以 Altera 公司的 DE2 开发板为平台, 实现了采样电路的硬件设计; 在 Quartus II 中用 Verilog HDL 语言完成了与 FPGA 的接口设计, 并最终实现 VGA 显示。

**关键词:** ADC; NiosII; FPGA; 谐波分析; VGA

中图分类号: TP274

文献标识码: A

文章编号: 1674-7720(2011)13-0092-03

### Data acquisition and display controller based on FPGA

Diao Yu<sup>1</sup>, Song Zelin<sup>2</sup>, Ma Lingkun<sup>2</sup>

(1. The 4328th Factory of Chinese People's Liberation Army, Changzhi 046011, China;

2. School of Electric and Communication Engineering, Shaanxi University of Science and Technology, Xi'an 710021, China)

**Abstract:** In analysis of power system harmonic, analog-to-digital converter (ADC) circuit is one of the main links which affects detection performance of system. NiosII-based harmonic analysis system has features of good logic control ability, high real-time of signal processing, strong anti-interference ability, etc. Hardware design of sampling circuit is realized with the platform of Altera's DE2 board. Quartus II used in the Verilog HDL language to complete the interface with the FPGA design, and eventually VGA display.

**Key words:** ADC; NiosII; FPGA; harmonic analysis; VGA

谐波是电力系统的一大公害, 消除谐波污染, 把谐波含量控制在允许范围内, 已经成为主管部门和用电单位的共同奋斗目标。而要消除电网中的谐波, 首先就要对谐波进行准确测量, 谐波测量工作已经越来越引起人们的关注<sup>[1]</sup>。A/D 转换电路是电力系统谐波测量中必不可少的一个重要环节, 是电力系统谐波测量系统前端的核心。

FPGA 因具有强大的逻辑控制能力、高速的运算能力、灵活的可编程性, 已经越来越多的被用于各种数字系统。在 FPGA 内部一般都内嵌有可配置的高速 RAM、PLL、LVDS、LVTTTL 以及硬件乘法累加器等 DSP 模块。用 FPGA 模块来实现数字信号处理可以很好地解决并行和顺序性的矛盾, 直至速度问题, 而且其灵活的可配置性, 使得 FPGA 构成的 DSP 系统非常易于修改, 易于测试及硬件升级。在 QuartusII 开发软件中用 Verilog HDL 硬件描述语言能够很容易进行逻辑电路设计, 并且在 FPGA

中可以实现用硬件进行配置, 可有效降低软件运行时间和软件设计复杂程度<sup>[2]</sup>。因此, FPGA 非常适合在电力系统谐波测量系统中作为核心器件。

本文中采样电路选用 AD73360, 在 QuartusII 中用 Verilog HDL 硬件描述语言实现了 AD73360 及 VGA 与 FPGA 的接口设计, 最后通过实验验证了设计的正确性。

#### 1 系统总体方案

系统以 Altera 公司的 DE2 开发板为平台, 系统框图如图 1 所示。信号采集单元核心器件为电压、电流互感器。互感器将待测高压、大电流信号线性转换为合适的微弱电压信号, 该微弱电压信号经信号调理电路放大为合适的电压信号, 经低通滤波电路滤除高于 2 500 Hz 的高频噪声, 然后送到 A/D 转换单元进行 A/D 转换, 转换后形成数字信号存储到存储器中, 再送到 FFT 处理单元进行快速傅里叶变换, 变换后得到的数据再存储到存储器中, 再进行一系列相关运算, 如: 谐波电压含有量、谐

波电流含有量、各次谐波电压含有率、各次谐波电流含有率等,最后经 VGA 进行显示出波形和相关数据。

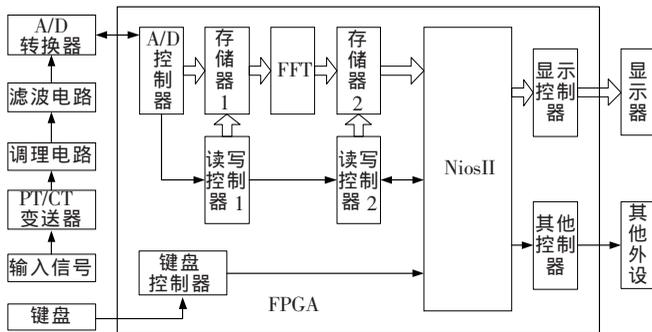


图1 系统框图

## 2 AD73360 的配置<sup>[3]</sup>

### 2.1 A/D 电路设计

A/D 电路如图 2 所示。A/D 电路可分为以下三个部分。

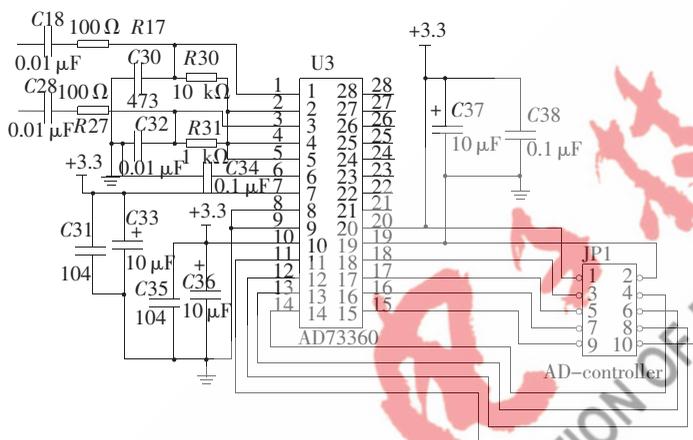


图2 A/D 电路

(1) 电源部分。AD73360 有 5 V 和 3 V 两种工作模式,为了能够与 FPGA 实现直接连接,采用 3 V 供电(FPGA 接口电平为 3.3 V 左右),这样无需外加电平转换电路,可以简化电路设计、降低系统功耗、节约成本。

(2) 模拟输入部分。AD73360 有 6 个通道,每个通道又分为正端 VINP 和负端 VINN,每个通道都可以由 AD73360 内部控制寄存器配置为差分输入和单端输入两种方式,本设计采用单端交流耦合输入方式。

(3) 与 FPGA 接口部分。AD73360 采用六线制串行接口,能很方便与外部电路实现接口连接,为了实现 AD73360 与 FPGA 的连接,就需要在 FPGA 中设计一个控制器,在 Quartus II 中设计的 A/D 控制器 AD\_controller 如图 3 所示。

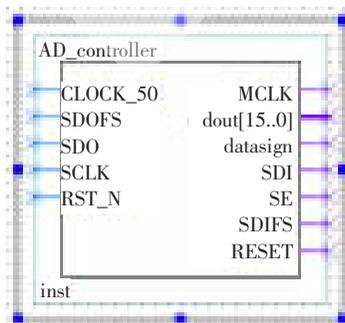


图3 A/D 控制器

### 2.2 AD73360 的配置

AD73360 为可编程 A/D 转换器,每次启动系统都要对其进行配置。对 AD73360 的配置有两种方式,一种方法是用程序来实现,另外一种方法是利用 FPGA 具有很强的逻辑控制能力,用硬件实现对 AD73360 的配置,后者虽然会占用一些硬件资源,但是这样可以大大简化系统程序设计,节约软件运行时间,因此本设计采用后者。系统上电或者手动复位后,AD73360 被复位,在复位状态下,AD73360 的八个控制字寄存器被初始化为 00H,同时 AD\_controller 也被复位到初始状态,SE 被置 1,从而 AD73360 串口进入工作状态。当复位信号变为高时,AD73360 进入编程模式,该模式下,AD73360 数字端接口时序如图 4 所示。在编程模式下,AD73360 的 SDOFS 引脚以主时钟频率的 1/2048 的频率产生输出数据标志信号,当控制寄存器被正确配置后,将产生与设定采样频率同频的 SDOFS 标志信号,每个输出标志信号以后 SDO 引脚将连续输出 16 位随机数据,这时候的数据是随机产生的,不是有效的 A/D 转换数据。与此同时,在 SCLK 时钟的下降沿,若 SDIFS 标志位有效,则 AD73360 于下一个 SCLK 下降沿开始读取 SDI 引脚数据,并存到 AD73360 中的串行寄存器。

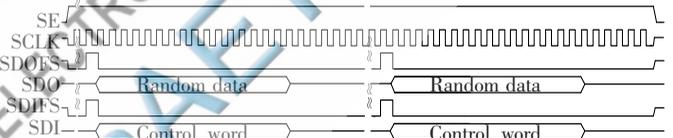


图4 编程模式下 AD73360 接口时序图

撤销复位信号后,AD\_controller 开始对 AD73360 进行配置,配置过程如图 4 所示。系统复位后标志信号 GO 被置 1,经过三个 SCLK 时钟周期后 GO 被置 0,此时把第一个配置数据赋给 SD,标志信号 GO 保持一个 SCLK 时钟周期后,又被置 1。当标志信号 GO=0 时,AD\_controller 进入下一状态检测 SDOFS,当检测到 SDOFS 由 1 变为 0 时,进入写数据状态,从 SD 最高位开始由高到低逐位往 SDI 端口写数据,每个 SCLK 时钟周期写一位,直到写完 16 位数据,AD73360 根据这 16 位数据的前 8 位数据针对把后 8 位数据写入相应 AD73360 的相应控制寄存器,写完 16 位数据后,系统把 SDIFS 引脚设为高阻状态,并产生一个 SCLK 周期的 END(对 END 置 1)信号,作为一个控制字配置完成的标志。系统检测到 END 标志信号后,在未对所有控制字进行有效配置的情况下,把下一个控制字赋给 PDATA,并产生一个 SCLK 周期的 GO(把 GO 置 0)标志信号,系统检测到 GO 标志信号后,再检测 SDOFS,在 SDOFS 为 1 的下一个 SCLK 开始通过 SDI 端口向 AD73360 写下一个控制字,直到 8 个控制字都被写入 AD73360,配置完成后,AD73360 进入数据模式,开始进行 A/D 转换。完成配置任务后 AD\_controller 结束配置状态,把 SDI 设为高阻

状态,并开始接收 SDO 引脚的数据,并把接收到的串行数据转换成 16 位并行数据<sup>[4]</sup>。

在 QuartusII 开发工具中,用 Verilog HDL 语言完成了对 AD73360 的配置,并进行了功能仿真,功能仿真结果如图 5 所示。



图 5 配置过程功能仿真图

### 3 VGA 显示

VGA(Video Graphics Array)是 IBM 在 1987 年随 PS/2 机一起推出的一种视频传输标准,具有分辨率高、显示速率快、颜色丰富等优点,在彩色显示器领域得到了广泛的应用。随着电子技术的发展,VGA 接口出现在很多嵌入式平台上,用于图像信息的实时显示等。Altera 公司提供的 DE2 开发板上有一个 VGA 接口,极大地方便了利用 VGA 实时显示。

#### 3.1 VGA 显示原理及时序

通用 VGA 显示卡系统主要由控制电路、显示缓存区和视频 BIOS 程序三个部分组成。控制电路主要完成时序发生、显示缓冲区数据操作、主时钟选择和 D/A 转换等功能;显示缓冲区提供显示数据缓存空间;视频 BIOS 作为控制程序固化在显示卡的 ROM 中。VGA 接口为显示器提供两类信号,一类是数据信号,一类是控制信号。数据信号包括红、绿、蓝信号,简称 RGB 信号,控制信号包括水平同步信号和垂直同步信号。输出不同分辨率时,水平同步信号和垂直同步信号的频率也不同。

要实现 VGA 显示就要解决数据来源、数据存储、时序实现等问题,其中关键还是如何实现 VGA 时序。VGA 的标准参考显示时序如图 6 所示。行时序和帧时序都需要产生同步脉冲、显示后沿、显示时序段和显示前沿四个部分。几种常用模式的时序参数如表 1 所示。



图 6 VGA 参考时序

表 1 几种 VGA 常用模式的时序参数

图像模式	Line Timing(μs)				帧时序(lines)			
	a	b	c	d	a	b	c	d
1024×768XGA(75Hz)	1.2	2.2	13.0	0.2	3	28	768	1
1024×768XGA(60Hz)	2.1	2.5	15.8	0.4	6	29	768	3
800×600SVGA(60Hz)	3.2	2.2	20.0	1.0	4	23	600	1
640×480VGA(75Hz)	2.0	3.8	20.3	0.5	3	16	480	1

#### 3.2 方案论证

方案一:Altera 提供的演示教程中有 VGA controller 的 IP 核,将 VGA controller 直接挂载在 Avalone 总线上,用 DMA 控制器来衔接 SRAM 和 VGA 控制器,设计图如图 7 所示。

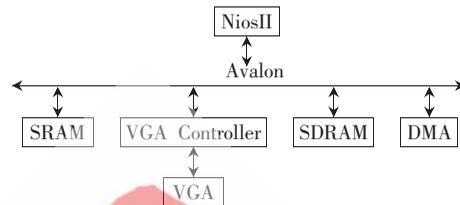


图 7 基于 DMA 的 VGA 控制

在本设计中,有大量的图像数据从 SRAM 传输到 VGA 控制模块的 FIFO 中,这些数据在传输过程中不需要进行算术逻辑运算。如果通过 CPU 来操作会占用大量的 CPU 时间。为了提高 CPU 的工作效率,采用 DMA 来完成,DMA 模块图如图 8 所示。这种电路设计比较复杂,尤其是 DMA 模块,而且由 Altera 提供的 VGA 控制器功能强大,只用到了其中的一点功能,性价比太低,不适合整个系统的设计<sup>[5-6]</sup>。



图 8 DMA 模块

方案二:自己做 VGA 控制器,将数据存放在双口 RAM 中,作为 VGA 的显存,直接用 Nios II 的 I/O 口来控制显存。其模型图如图 9 所示。这种控制方式资源占用量很少,而且便于操作,本系统选用了这种方案。

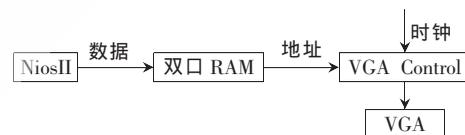


图 9 基于 I/O 的 VGA 控制

#### 3.3 NiosII 与 VGA 的接口电路

本系统设计时在 Quartus II 中的部分引脚截图如图 10 所示。其中 xiancun\_control 是 Nios 的 I/O 控制口,HS 是行同步信号,VS 是场同步信号。RGB 为红绿蓝三色控制端口。

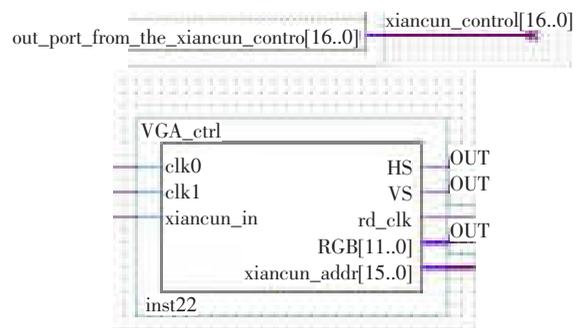


图 10 FPGA\_VGA

本系统集成前端采集、中间处理和后续显示功能模块,充分利用了FPGA的逻辑资源和NiosII处理器的强大功能,较好地实现了预期目标。与同类系统相比,具有开发时间短、程序可移植性强和成本低等优势。该系统作为电力系统谐波分析系统的一部分,在数据采集及预处理方面已经取得较好的效果,后期将进一步研究基于FPGA内部逻辑结构的FFT实用算法。

#### 参考文献

- [1] 肖雁鸿,毛筱,等.电力系统谐波测量方法综述[J].电网技术,2002,26(6):61-64.
- [2] 吴茂存.基于FPGA的电力系统谐波检测[D].济南:山东大学,2002.
- [3] Analog Devices, Inc. AD73360 Data Sheet. 1999.

- [4] 孙国银. AD73360在电量测量系统中的应用[J]. 中国测试技术, 2007, 23(2): 70-73.
- [5] 潘松. SOPC技术实用教程[M]. 北京: 清华大学出版社, 2005.
- [6] 张志刚. FPGA与SOPC设计教程[M]. 西安: 西安电子科技大学出版社, 2007.

(收稿日期: 2011-03-01)

#### 作者简介:

刁玉,男,1981年生,助理工程师,主要研究方向:电子信息和计量检测。

宋泽琳,男,1984年生,硕士研究生,主要研究方向:数字信号处理与FPGA技术。

马令坤,男,1967年生,博士,教授,主要研究方向:信号与信息处理方面。

