

# 高清液晶电视 LCD 屏检测仪的设计

祁芮中台

(清华大学 电子工程系, 北京 100084)

**摘要:** 介绍了一种高清液晶电视 LCD 显示屏的检测仪器, 该仪器具有体积小、造价低廉、方便实用的特点。系统的核心控制单元为 FPGA 芯片, 可以在无显卡支持的情况下, 控制产生 VGA 行、场同步信号, 由 VGA 端子向高清显示器输出多种静态和动态检测图样, 并可支持 640×480@60 Hz、1 280×1 024@60 Hz、1 920×1 080@60 Hz 多种主流分辨率的测试。

**关键词:** LCD 检测; FPGA; 多分辨率; VGA

中图分类号: TP216

文献标识码: A

文章编号: 1674-7720(2011)13-0022-03

## High definition LCD test equipment design

Qirui Zhongtai

(Department of Electronic Engineering, Tsinghua University, Beijing 100084, China)

**Abstract:** This paper introduced a portable, chip and convenient testing equipment for high definition LCD. The core part of the control system is an FPGA chip, which generates VGA synchronization signals and various LCD test patterns without any graphic cards. This design is compatible with three popular resolution mode of 640×480@60Hz, 1 280×1 024@60 Hz and 1 920×1 080@60 Hz in LCD market.

**Key words:** LCD testing; FPGA; multi-resolution; VGA

随着多媒体技术的快速发展与普及, 液晶显示屏(LCD)在生活中的使用十分普遍。因为目前高清电视的分辨率大多不为电脑显卡所支持, 传统的电脑软件测试方法无法满足个体用户对显示屏质量的测试需求。为解决此问题, 本文设计了一款价格低、使用灵活、体积小巧的便携式多分辨率 LCD 图样发生器, 可以为实验室人员和消费者提供逐点检测高清液晶屏的机会。

### 1 LCD 检测项目及样图

#### 1.1 检测项目

##### (1) 坏点检测

坏点主要有亮点、暗点两种。质量上乘的液晶显示器要求在全黑图样下无亮点, 在全白图样下各点亮度均匀, 暗点数目小于 3 个而且不能出现相邻坏点。本产品坏点检测图样为纯色背景。

##### (2) 对比度

对比度就是把白色信号在 100% 和 0% 的饱和度相减, 再除以用光照度  $L_{ux}$  (即勒克斯, 每平方米的流明值)

为计量单位下 0% 的白色值所得到的数值<sup>[1]</sup> (0% 的白色信号实际上就是黑色)。较高的对比度对应着显示图像的高锐度, 能带来更丰富的色彩层次感。本产品对比检测图样为灰度条。

##### (3) 色彩

丰富、逼真的色彩显示是 LCD 的一大特色, 而色彩的显示准确程度也是屏幕质量的衡量标准之一。本产品选用彩条图样来检测。

##### (4) 分辨率

高分辨率的屏幕能显示更加精细的画面。但是屏幕实际的显示能力还要接受仪器的检验。本产品用黑白密纹图样来检测屏幕的水平分辨率和垂直分辨率是否真实, 并检测色偏现象的发生。

##### (5) 响应速度

响应时间决定了显示器每秒所能显示的画面帧数, 更快的响应速度是为更优质的连续画面显示提供硬件的基础。本产品将用瞬变图和移动方块图样来定性检测屏幕响应速度。

## 图形、图像与多媒体

Image Processing and Multimedia Technology

## 1.2 检测样图

检测样图如图 1 所示。

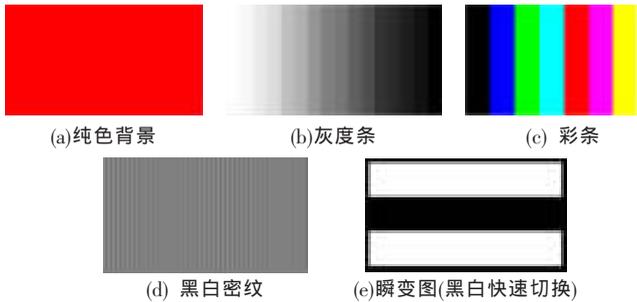


图 1 LCD 检测图样

## 2 系统设计

本文使用 Altera 公司型号为 EP3C16F484C6 的 FPGA 芯片和 DE0 开发平台。设计的环节包括软件设计、设计综合、仿真验证、下载验证。采用的软件工具为 Quartus II 9.1, 描述语言为 VerilogHDL。本设计支持三种常用的显示分辨率: 各类液晶显示器通用的  $640 \times 480 @ 60 \text{ Hz}$ 、4:3 屏幕的高分辨率模式  $1280 \times 1024 @ 60 \text{ Hz}$ 、16:9 高清模式  $1920 \times 1080 @ 60 \text{ Hz}$ 。每种分辨率下, 都支持七种检测图样的 VGA 显示。在产品外形的设计上, 以简洁、实用为基本要求, 旨在节约成本的同时提供给用户便捷的操作体验。

## 2.1 系统结构与外形设计

图 2 是 LCD 屏检测仪的系统结构图, 系统功能主要由核心器件 FPGA 实现。



图 2 系统结构图

图 3 是产品的外形设计构思图。

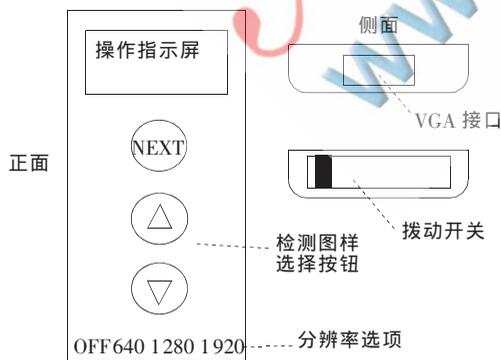


图 3 产品外形设计图

## 2.2 系统模块

从图 2 可以看到, 本系统主要包括时钟信号发生模

块、VGA 同步信号产生模块、VGA 显示控制模块、外部输入处理模块和工作模式显示模块。时钟发生模块用于产生不同分辨率下扫描所需的像素时钟; VGA 同步信号产生模块用于产生输出的行同步、帧同步信号; VGA 显示控制模块根据外部的输入来控制 VGA 显示数据的输出, 从而产生特定的检测图样; 接口方面的外部输入处理模块则负责按键的消抖和显示模式的译码工作。工作模式显示模块用于向用户指示产品当前的工作状态。

## 3 系统功能实现

## 3.1 VGA 时序说明

本系统需要由 VGA 输出的信号包括: 行同步信号 (HSYNC)、场(帧)同步信号 (VSYNC)、RGB 数据信号 (模拟值)。其中至关重要是行、场同步信号, 只有正确地输出与分辨率相应的同步信号, 才能准确、稳定地在 LCD 上显示检测图样。根据 VGA 视频传输标准, 屏幕着色从左上角开始, 从左到右、从上到下逐行扫描, 每行扫描结束后都要由行同步信号实现显示器的行同步, 每一帧的扫描结束后都要由场同步信号实现场同步。视频电子标准协会 (VESA) 对显示器时序做了规范, 行时序和场时序都要包括同步脉冲 (Sync)、显示后沿 (Back Porch)、显示区 (Display Interval) 和显示前沿 (Front Porch) 四个部分。VGA 工业标准还规定了同步信号的负极性, 即同步脉冲信号为低电平<sup>[2]</sup>。

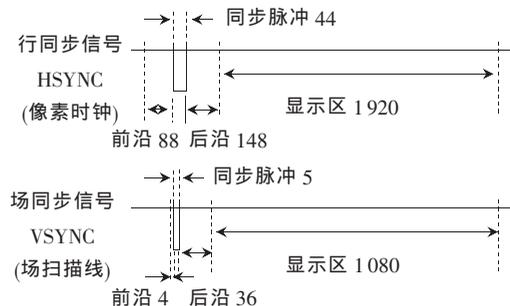
表 1、表 2 分别是 VGA 行、场时序宽度分配<sup>[3]</sup>, 图 4 是同步信号时序示意图。

表 1 VGA 行时序宽度分配

分辨率	VGA 显示模式 像素时钟/MHz	行时序/像素时钟					总计
		同步	后沿	显示	前沿		
$640 \times 480 @ 60 \text{ Hz}$	25	96	48	640	16	800	
$1280 \times 1024 @ 60 \text{ Hz}$	108	112	248	1280	48	1688	
$1920 \times 1080 @ 60 \text{ Hz}$	148.5	44	148	1920	88	2200	

表 2 VGA 场时序宽度分配

分辨率	VGA 显示模式 行时钟/kHz	场时序/线					总计
		同步	后沿	显示	前沿		
$640 \times 480 @ 60 \text{ Hz}$	31.5	2	33	480	10	525	
$1280 \times 1024 @ 60 \text{ Hz}$	64	3	38	1024	1	1066	
$1920 \times 1080 @ 60 \text{ Hz}$	67.5	5	36	1080	4	1125	

图 4  $1920 \times 1080 @ 60 \text{ Hz}$  VGA 同步信号时序图

特别需要注意的是,行同步信号各阶段持续时长的单位是像素时钟周期,而场同步信号各阶段持续时长的单位为行时钟周期(线),即扫描一行的时间长度。

### 3.2 像素时钟的产生

由于高分辨率模式所需的像素时钟往往都大于 100 MHz,不能由开发板自带的晶振分频产生,所以在设计中采用了 Quartus 中 Tool -> MegaWizard Plug-In Manager 产生 IP 核中的 ALTPLL 模块,实现数字锁相环 PLL,将 50 MHz 的原始时钟信号转变为稳定的高频像素时钟。

### 3.3 VGA 行场同步信号发生

下面是本设计中 VGA 同步信号产生的 VerilogHDL 描述:

```
reg [11:0] h_cnt, v_cnt;
always @(posedge clk_pix or negedge rst_n)
if(! rst_n)
h_cnt <= 0;
else if(h_cnt == H_TOTAL)
//scanning of one line finished
h_cnt <= 0;
else
h_cnt <= h_cnt + 1'b1;
always @(posedge clk_pix or negedge rst_n)
if(! rst_n)
v_cnt <= 0;
else if(h_cnt == H_TOTAL)
if(v_cnt == V_TOTAL)
//scanning of one frame finished
v_cnt <= 0;
else
v_cnt <= v_cnt + 1'b1;
assign VGA_VS=(v_cnt>=0 && v_cnt<V_SYNC)? 1'b0:1'b1;
assign VGA_HS=(h_cnt>=0 && h_cnt<H_SYNC)? 1'b0:1'b1;
```

### 3.4 检测样图信号的产生

由于检测图样多为有规律的色块,在图样产生过程中可以充分利用位运算来提高信号产生的速度,减少对存储单元的依赖。

### 3.5 仿真结果

本设计采用 ModelSim 专业仿真软件进行仿真。对于 PLL 模块,由于 SE 版本的 ModelSim 不支持 Quartus II 内置 IP 核,可以在 Quartus II 内独立仿真;对于其他模块,建立 testbench.v 测试文件,在 ModelSim 中新建项目进行编译、仿真。图 5、图 6 分别是 PLL 模块与 VGA 同步信号发生仿真结果。

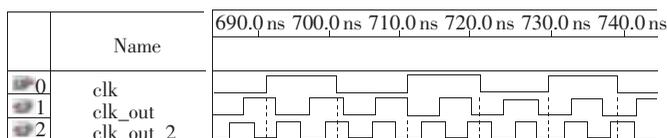


图 5 PLL 模块仿真图(clk\_out:108M clk\_out\_2:148.5M)

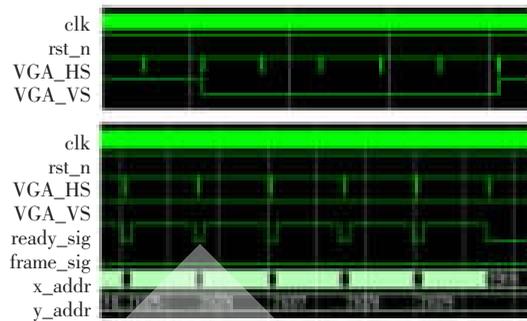


图 6 VGA 同步信号发生仿真图

仿真图中,clk 是晶振产生的 50 MHz 时钟;rst\_n 是低电平有效清零输入;VGA\_HS、VGA\_VS 分别为行同步、场同步信号;ready\_sig 为有效显示区指示信号;frame\_sig 为帧脉冲,每帧结束时产生一个高脉冲;x\_addr、y\_addr 为当前扫描像素的坐标。

## 4 实际测试效果

产品的所有功能在 Altera 公司提供的 DE0 开发板上实现。图 7 是在 SHARP 46 英寸液晶屏(分辨率为 1 920×1 080@60 Hz)上的实测结果(照片)。

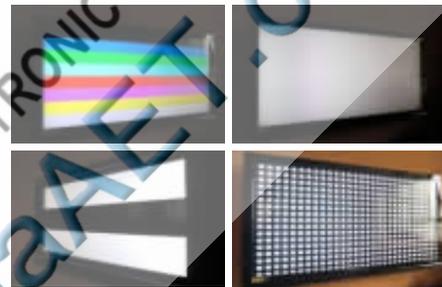


图 7 实际测试效果图

由于 VGA 有着较为广泛的使用,所以本设计的图样输出接口设计成 VGA 模拟信号的输出。随着存储设备容量的扩大和信息传输速度的加快,未来的高清视频和高清图像的显示将由数字传输取代模拟传输。所以,若要进一步改进本文高分辨率 LCD 屏检测仪的设计,可以考虑增加 HDMI 和 YPbPr 多端子的输出,并进一步扩大检测分辨率范围,从而保证检测仪能适应更多 LCD 屏的检测。

### 参考文献

- [1] 田佳天.高清 SDI 电视测试信号源在 FPGA 硬件平台上的设计和实现 [DB/OL].http://www.paper.edu.cn,2010-12-23.
- [2] 王恒心,熊庆国,王鑫,等.基于 FPGA/CPLD 的嵌入式 VGA 显示系统[J].微计算机原理,2008:146-148.
- [3] VGA 信号时序关系(VGA Signal Timing)[DB/OL].http://tinyvga.com/vga-timing.2011-02.

(收稿日期:2011-03-02)

### 作者简介:

祁芮中台,男,1990 年生,本科生,主要研究方向:数字信号处理。